

การออกแบบวงจรขยายที่มีอัตราส่วนลดขนาดแบบวิธีร่วมสูง สัญญาณรบกวนและออฟเซตต่ำ
ด้วยเทคนิคชอปเปอร์และวงจรสวิตช์ตัวเก็บประจุ



นาย ณพงค์ ปณิธานธรรม

สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า

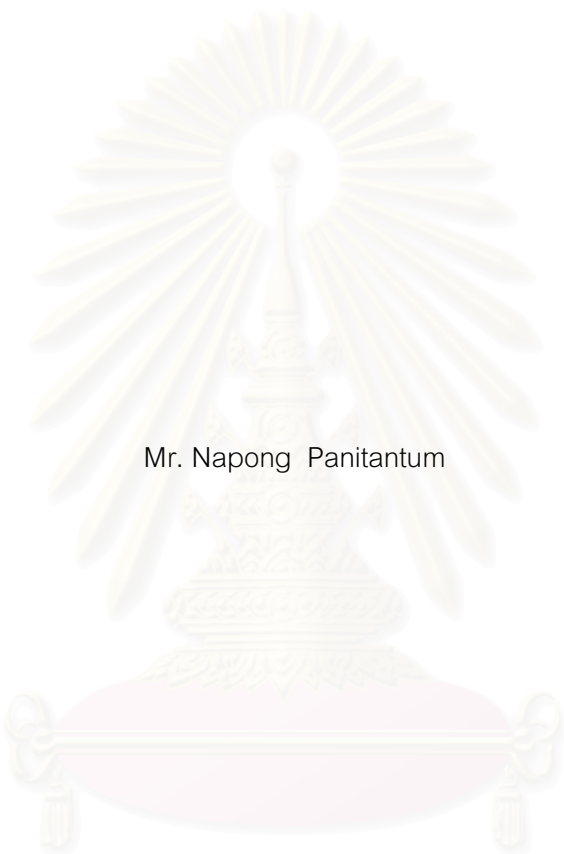
คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

ปีการศึกษา 2544

ISBN 974-03-1187-3

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

A DESIGN OF A HIGH CMRR, LOW NOISE, AND LOW OFFSET AMPLIFIER
USING CHOPPER TECHNIQUE AND SWITCHED-CAPACITOR CIRCUITS



Mr. Napong Panitantum

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

A Thesis Submitted in Partial Fulfillment of the Requirements
for the Degree of Master of Engineering in Electrical Engineering

Department of Electrical Engineering

Faculty of Engineering

Chulalongkorn University

Academic Year 2001

ISBN 974-03-1187-3

หัวข้อวิทยานิพนธ์ การออกแบบวงจรมอเตอร์ที่มีอัตราส่วนลดขนาดแบบวิธีร่วมสูง สัญญาณรบกวนและออฟเซตต่ำด้วยเทคนิคชอปเปอร์และวงจรมอเตอร์ตัวเก็บประจุ

โดย นาย ณพวงศ์ ปณิธานธรรม

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ที่ปรึกษา อาจารย์ ดร.นัยวุฒิ วงษ์โคเมท

คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้บัณฑิตวิทยาลัย
เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต

..... คณบดีคณะวิศวกรรมศาสตร์
(ศาสตราจารย์ ดร.สมศักดิ์ ปัญญาแก้ว)

คณะกรรมการสอบวิทยานิพนธ์

..... ประธานกรรมการ
(รองศาสตราจารย์ ดร.เอกชัย ลีลาวัศม์)

..... อาจารย์ที่ปรึกษา
(อาจารย์ ดร.นัยวุฒิ วงษ์โคเมท)

..... กรรมการ
(รองศาสตราจารย์ ดร.ประภาส จงสถิตยวัฒน์)

..... กรรมการ
(ผู้ช่วยศาสตราจารย์ เจ็ดกุล ไสภาวินิตย์)

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ณพวงศ์ ปณิธานธรรม : การออกแบบวงจรมีอัตราส่วนลดขจัดแบบวิธีร่วมสูง สัญญาณรบกวนและออฟเซตต่ำด้วยเทคนิคชอปเปอร์และวงจรมอดูเลชัน (A DESIGN OF A HIGH CMRR, LOW NOISE, AND LOW OFFSET AMPLIFIER USING CHOPPER TECHNIQUE AND SWITCHED-CAPACITOR CIRCUITS) อ. ที่ปรึกษา : ดร.ณัฐวุฒิ วงษ์โคเมท, 97 หน้า. ISBN 974-03-1187-3.

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรมีอัตราส่วนการขจัดแบบวิธีร่วมสูง สัญญาณรบกวนต่ำและออฟเซตต่ำซึ่งโดยทั่วไปเรียกว่า "วงจรมอดูเลชันอินสตรูเมนต์" วงจรนี้ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบโดยใช้วงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุในการออกแบบเพื่อเพิ่มความเข้าคู่ระหว่างความถี่การชอปเปอร์และความถี่ศูนย์กลางของวงจรรองผ่านแถบ นอกจากนี้การใช้วงจรรองผ่านแถบร่วมกับวิธีการชกตัวอย่างช่วยลดความจำเป็นในการใช้วงจรรองป้องกันเคลือบแฝงสำหรับขจัดสัญญาณรบกวนและฮาร์มอนิกคู่ของความถี่การชอปเปอร์และช่วยให้สามารถลดความถี่การชกตัวอย่างของวงจรมอดูเลชันอินสตรูเมนต์เป็นดิจิทัลลงถึง 16 เท่าโดยมีการเคลือบแฝงของสัญญาณรบกวนความถี่สูงเพิ่มขึ้นเพียงเล็กน้อย วงจรมอดูเลชันอินสตรูเมนต์ต้นแบบถูกส่งไปเจือสารด้วยเทคโนโลยี 0.7 μ m CMOS ผลการทดสอบแสดงให้เห็นว่าวงจรมอดูเลชันอินสตรูเมนต์ที่เลือกปรับค่าได้ระหว่าง 1x, 2x, 5x หรือ 10x107.1 เท่า มีแบนด์วิดท์ประมาณ 5.5 kHz มีออฟเซตและสัญญาณรบกวนขาเข้าอ้างอิงเท่ากับ 88.7 μ V และ 17.2 nV/sqrt.Hz ตามลำดับ มีอัตราส่วนการขจัดแบบวิธีร่วมมากกว่า 137 dB และใช้กำลังงาน 11 mW ที่แหล่งจ่ายแรงดัน 5 V โดยมีความไม่เข้าคู่ระหว่างความถี่การชอปเปอร์และความถี่ศูนย์กลางของวงจรรองผ่านแถบ 0.84%

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา วิศวกรรมไฟฟ้า ลายมือชื่อนิสิต

สาขาวิชา วิศวกรรมไฟฟ้า ลายมือชื่ออาจารย์ที่ปรึกษา

ปีการศึกษา 2544

4270307521 : MAJOR ELECTRICAL ENGINEERING

KEY WORD: LOW NOISE / HIGH CMRR / CHOPPER TECHNIQUE / SWITCHED-CAPACITOR
CIRCUIT / INSTRUMENTATION AMPLIFIER

NAPONG PANITANTUM : A DESIGN OF A HIGH CMRR, LOW NOISE, AND LOW
OFFSET AMPLIFIER USING CHOPPER TECHNIQUE AND SWITCHED-
CAPACITOR CIRCUITS. THESIS ADVISOR : NAIYAVUDHI WONGKOMET, Ph.D.,
97 pp. ISBN 974-03-1187-3.

This thesis presents a design of a high CMRR, low noise and low offset instrumentation amplifier. The amplifier utilizes chopper technique in combination with a switched-capacitor bandpass filter. The switched-capacitor technique is employed to improve the matching between the chopping frequency and the bandpass center frequency. Furthermore, the combination of the bandpass filter and the peak-signal sampling approach eliminates the need for an anti-aliasing filter to remove noise and even harmonic of chopping frequency of the subsequent ADC and allows the sampling rate of the ADC to be reduced by a factor of 16 with minimal increase in high-frequency aliased noise. The prototyped amplifier is implemented in a 0.7 μ m CMOS process. Measurement results show that the amplifier has pin-selectable gain of 1x, 2x, 5x, 10x, 107.1 and bandwidth approximately of 5.5 kHz. Input offset and input-referred noise are 88.7 μ V and 17.2 nV/sqrt.Hz, respectively. The inband CMRR is better than 137 dB. The amplifier dissipates 11 mW from a 5-V supply. The mismatch between the chopping frequency and the bandpass center frequency is 0.84%.

Department Electrical Engineering Student's signature

Field of study Electrical Engineering Advisor's signature

Academic year 2001

กิตติกรรมประกาศ

ในโอกาสนี้ ข้าพเจ้าในฐานะผู้วิจัยขอขอบพระคุณ ดร.นัยวุฒิ วงษ์โคเมท อาจารย์ที่ปรึกษาวิทยานิพนธ์ สำหรับคำแนะนำ ข้อคิดเห็น และความช่วยเหลือทั้งทางด้านวิชาการและด้านปฏิบัติการของ ซึ่งช่วยให้วิทยานิพนธ์ฉบับนี้สำหรับลุล่วงมาได้ด้วยดี

ขอขอบคุณศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ (NECTEC) ที่ให้การสนับสนุนค่าใช้จ่ายรวมทั้งความสะดวกในการส่งจรรยาบรรณต้นแบบไปทำการพิจารณา

ขอขอบคุณเพื่อน ๆ พี่ ๆ และน้อง ๆ ในห้องปฏิบัติการวิจัยระบบเชิงเลขทุกคนสำหรับความช่วยเหลือและความผูกพันที่มีให้กัน

ท้ายสุด ขอขอบพระคุณบิดามารดา พี่ชาย น้องชาย และทุกคนในครอบครัวที่ให้การสนับสนุนทั้งทางด้านการเงิน และด้านกำลังใจทุก ๆ ทางอย่างเสมอมา



สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ

บทคัดย่อภาษาไทย	ง
บทคัดย่อภาษาอังกฤษ	จ
กิตติกรรมประกาศ.....	ฉ
สารบัญ.....	ช
สารบัญตาราง.....	ญ
สารบัญภาพ.....	ฎ
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของงานวิจัย.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	3
1.3 ขอบเขตของการวิจัย	3
1.4 ประโยชน์ที่คาดว่าจะได้รับ.....	3
1.5 วิธีดำเนินการวิจัย	3
1.6 โครงสร้างวิทยานิพนธ์.....	4
บทที่ 2 ปรีทัศน์วรรณกรรมของวงจรรายอินสตรีเมนต์.....	5
2.1 การออกแบบโดยใช้ฮอปแอมป์.....	5
2.2 การออกแบบโดยใช้วงจรรายพานกระแส.....	7
2.3 การออกแบบโดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบ.....	9
2.3.1 ผลกระทบต่ออัตราขยาย.....	10
2.3.2 ผลกระทบต่อออฟเซต.....	11
2.3.3 ผลกระทบต่อสัญญาณรบกวน	14
2.3.4 ผลกระทบต่อสัญญาณแบบวิธีร่วม.....	15
2.4 สรุป.....	16
บทที่ 3 เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุ.....	17
3.1 แนวคิดการออกแบบและหลักการทำงาน.....	17
3.2 การออกแบบวงจรรายอินสตรีเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุ.....	20
3.2.1 วงจรรายส่วนที่หนึ่ง.....	20
3.2.2 วงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุ	22

3.2.3	วงจรรายจ่ายส่วนที่สอง.....	24
3.2.4	วงจรมอดุลีเตอร์และวงจรมอดุลีเตอร์.....	25
3.2.5	วงจรรสร้างสัญญาณนาฬิกาและวงจรถดเชยการประวิง.....	25
3.3	ข้อจำกัดและความไม่เป็นอุดมคติ.....	29
3.3.1	ความไม่เข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์.....	29
3.3.2	สัญญาณรบกวน.....	31
3.4	สรุป.....	37
บทที่ 4	การออกแบบวงจรรายจ่ายอินสตรูเมนต์ต้นแบบ.....	38
4.1	กระบวนการเลือกสารและคุณสมบัติของวงจรรายจ่ายอินสตรูเมนต์.....	38
4.2	การออกแบบวงจรรายจ่ายอินสตรูเมนต์แต่ละส่วน.....	39
4.2.1	วงจรรายจ่ายส่วนที่หนึ่ง.....	41
4.2.2	วงจรรองผ่านแถบ.....	43
4.2.3	วงจรรายจ่ายส่วนที่สอง.....	45
4.2.4	วงจรมอดุลีเตอร์และวงจรมอดุลีเตอร์.....	46
4.2.5	วงจรรสร้างสัญญาณนาฬิกาและวงจรถดเชยการประวิง.....	47
4.2.6	วงจรมอดุส.....	48
4.2.7	วงจรถดสอบ.....	50
4.3	ผังวงจรของวงจรรายจ่ายอินสตรูเมนต์ต้นแบบ.....	51
4.4	คุณสมบัติของวงจรรายจ่ายอินสตรูเมนต์ต้นแบบ.....	53
4.5	สรุป.....	54
บทที่ 5	การทดสอบวงจรรายจ่ายอินสตรูเมนต์ต้นแบบ.....	55
5.1	วงจรสำหรับการทดสอบ.....	55
5.2	ขั้นตอนการทดสอบ.....	57
5.3	ผลการทดสอบ.....	58
5.4	วิเคราะห์ผลการทดสอบ.....	67
5.5	สรุป.....	71
บทที่ 6	ข้อสรุป และข้อเสนอแนะ.....	72
6.1	ข้อสรุป.....	72
6.2	ข้อเสนอแนะ.....	73

รายการอ้างอิง.....	75
ภาคผนวก.....	77
ภาคผนวก ก การคำนวณผลกระทบต่ออัตราขยาย ออฟเซตและสัญญาณรบกวนของวงจขยายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบ.....	78
ก.1 การคำนวณผลกระทบต่ออัตราขยาย	78
ก.2 การคำนวณผลกระทบต่อออฟเซต	79
ก.3 การคำนวณผลกระทบต่อสัญญาณรบกวน.....	80
ภาคผนวก ข แผนภาพวงจรแผ่นวงจรพิมพ์สำหรับการทดสอบวงจขยายอินสตรูเมนต์.....	82
ภาคผนวก ค ผลการวัดคุณสมบัติของกระบวนการเจือสารจากทางโรงงาน.....	85
ภาคผนวก ง บทความที่ได้รับการตีพิมพ์ในการประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 23	87
ภาคผนวก จ บทความที่อยู่ระหว่างการพิจารณาตอบรับใน 2002 IEEE Asia-Pacific Conference on Circuits and System (APCCAS'02)	92
ประวัติผู้เขียนวิทยานิพนธ์	97



สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญตาราง

ตารางที่ 3.1 ผลของความไม่เป็นอุดมคติของออปแอมป์ที่ต่อเป็นวงจรถูอินทิเกรเตอร์.....	30
ตารางที่ 4.1 คุณสมบัติของวงจรถ่ายอินสตรูเมนต์ในการออกแบบ.....	38
ตารางที่ 4.2 คุณสมบัติของวงจรถ่ายอินสตรูเมนต์ที่ต้นแบบจากการออกแบบ.....	53
ตารางที่ 5.1 ผลการวัดคุณสมบัติของวงจรถ่ายที่ใช้ทดสอบ	58
ตารางที่ 5.2 ผลการวัดแรงดันไบแอส แรงดันอ้างอิง และความถี่สัญญาณนาฬิกา	59
ตารางที่ 5.3 ผลการวัดออฟเซตขาเข้า และสัญญาณรบกวนขาเข้าอ้างอิง.....	62
ตารางที่ 5.4 ผลการวัดอัตราขยายของวงจรถ่ายอินสตรูเมนต์แบบชั๊กตัวอย่าง	64
ตารางที่ 5.5 ผลการวัดอัตราขยายของวงจรถ่ายส่วนที่หนึ่ง.....	65
ตารางที่ 5.6 ผลการวัดคุณสมบัติของวงจรถ่ายผ่านแถบ.....	66
ตารางที่ 5.7 ผลการวัดอัตราขยายของวงจรถ่ายส่วนที่สอง.....	67
ตารางที่ 5.8 คุณสมบัติของวงจรถ่ายอินสตรูเมนต์ที่ต้นแบบจากการทดสอบ.....	67
ตารางที่ 5.9 สัญญาณรบกวนขาเข้าอ้างอิงจากการออกแบบและการทดสอบ.....	70
ตารางที่ 6.1 ตารางเปรียบเทียบคุณสมบัติระหว่างวงจรถ่ายอินสตรูเมนต์ SCIA, INA114A และ AD620A...	72

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญภาพ

รูปที่ 1.1 ตัวอย่างการวัดสัญญาณขนาดเล็ก (ก) สัญญาณทางการแพทย์ (ข) สัญญาณผลต่างวงจรมอดูเลเตอร์.....	1
รูปที่ 1.2 ขั้นตอนการแปลงผันสัญญาณจากหัววัดเป็นสัญญาณดิจิทัล.....	2
รูปที่ 2.1 วงจรขยายสัญญาณผลต่างที่ใช้โอปแอมป์.....	5
รูปที่ 2.2 วงจรขยายอินสตรูเมนต์ที่ใช้โอปแอมป์.....	6
รูปที่ 2.3 วงจรสายพานกระแสร่นสองอย่างย่อ.....	7
รูปที่ 2.4 วงจรสายพานกระแสร่นสอง.....	7
รูปที่ 2.5 วงจรขยายอินสตรูเมนต์ที่ใช้วงจรถ่ายพาดกระแสร่นสอง.....	8
รูปที่ 2.6 หลักการทำงานของเทคนิคการชอปเปอร์.....	9
รูปที่ 2.7 เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบ.....	10
รูปที่ 2.8 สัญญาณ ณ ตำแหน่งต่าง ๆ ของเทคนิคการชอปเปอร์ที่มีแบนด์วิดท์ของวงจรถ่ายพาดต่างกัน.....	10
รูปที่ 2.9 สัญญาณ ณ ตำแหน่งต่าง ๆ ของเทคนิคการชอปเปอร์ที่วงจรถ่ายพาดมีการประวิงเท่ากับ $T/4$	11
รูปที่ 2.10 วงจรสวิตช์ไขว้คู่.....	12
รูปที่ 2.11 การส่งผ่านสัญญาณนาฬิกาและการฉีดประจุของทรานซิสเตอร์ MOS.....	12
รูปที่ 2.12 การคายประจุที่เกิดความไม่เข้าคู่ของการส่งผ่านสัญญาณนาฬิกาและการฉีดประจุที่วงจรมอดูเลเตอร์.....	13
รูปที่ 2.13 สัญญาณสไปก์ที่เกิดจากวงจรมอดูเลเตอร์ ณ ตำแหน่งต่าง ๆ.....	13
รูปที่ 2.14 ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนของวงจรถ่ายพาดทั่วไป.....	14
รูปที่ 2.15 ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนของวงจรถ่ายพาดที่ใช้เทคนิคการชอปเปอร์.....	15
รูปที่ 2.16 ผลกระทบของวงจรมอดูเลเตอร์แบบสวิตช์ไขว้คู่ต่อสัญญาณขาเข้า.....	15
รูปที่ 2.17 ผลการมอดูเลตสัญญาณแบบวิธีร่วมที่วงจรมอดูเลเตอร์.....	16
รูปที่ 3.1 การสร้างความเข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์ของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบต่อเนื่องทางเวลา.....	17
รูปที่ 3.2 แนวคิดในการออกแบบเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ.....	18
รูปที่ 3.3 สัญญาณ ณ ตำแหน่งต่าง ๆ ของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ โดยมีอัตราส่วนของความถี่สวิตช์ต่อความถี่ของการชอปเปอร์ (f_s/f_c) เท่ากับ 8.....	19
รูปที่ 3.4 แผนภาพปล็อกวงจรขยายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ.....	20
รูปที่ 3.5 วงจรขยายส่วนที่หนึ่ง.....	21
รูปที่ 3.6 วงจรรอง biquad อันดับสองค่า Q สูงแบบต่อเนื่องทางเวลา.....	22
รูปที่ 3.7 วงจรรอง biquad อันดับสองค่า Q สูงแบบสวิตช์ตัวเก็บประจุ.....	23
รูปที่ 3.8 วงจรขยายแบบสวิตช์ตัวเก็บประจุ.....	24

รูปที่ 3.9 สัญญาณขาออกของวงจรมอดูเลเตอร์แบบสวิทช์ตัวเก็บประจุ..... 25

รูปที่ 3.10 วงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์..... 25

รูปที่ 3.11 วงจรสร้างสัญญาณการสวิทช์..... 26

รูปที่ 3.12 วงจรสร้างสัญญาณการชอปเปอร์..... 26

รูปที่ 3.13 สัญญาณขาออกของวงจรมอดูเลเตอร์แบบสวิทช์ตัวเก็บประจุเมื่อสัญญาณขาเข้าเป็นแรงดันกระแสตรง..... 27

รูปที่ 3.14 การชั้กตัวอย่างสัญญาณขาออกของวงจรมอดูเลเตอร์แบบสวิทช์ตัวเก็บประจุที่ค่าขดทุก ๆ ครึ่งคาบการชอปเปอร์. 27

รูปที่ 3.15 วงจรสร้างสัญญาณการชั้กตัวอย่าง..... 28

รูปที่ 3.16 วงจรชดเชยการประวิง..... 28

รูปที่ 3.17 ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนและแบนด์วิดท์สัญญาณรบกวนสมมูล 33

รูปที่ 3.18 วงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุ..... 34

รูปที่ 3.19 พังก์ชันถ่ายโอนจากตัวเก็บประจุ C_2 และ C_3 ไปยังขาออกของวงจรมอดูเลเตอร์แบบสวิทช์ตัวเก็บประจุ..... 35

รูปที่ 3.20 วงจรมอดูเลเตอร์..... 36

รูปที่ 4.1 วงจรในส่วนของการขยายสัญญาณของวงจรมอดูเลเตอร์..... 40

รูปที่ 4.2 สัญญาณนาฬิกาสำหรับการชอปเปอร์และการสวิทช์ของวงจรมอดูเลเตอร์..... 41

รูปที่ 4.3 แผนภาพและขนาดของวงจรมอดูเลเตอร์..... 42

รูปที่ 4.4 แผนภาพและขนาดของออปแอมป์ OA1..... 44

รูปที่ 4.5 แผนภาพและขนาดของออปแอมป์ OA3 ยกเว้นส่วนป้อนกลับสัญญาณแบบวีธีร่วม..... 46

รูปที่ 4.6 วงจรสร้างสัญญาณการสวิทช์ที่มีเฟสก่อน-หลัง..... 47

รูปที่ 4.7 วงจรสร้างสัญญาณการชอปเปอร์ สัญญาณการชั้กตัวอย่าง และการชดเชยการประวิง..... 48

รูปที่ 4.8 แผนภาพและขนาดของวงจรมอดูเลเตอร์แบบสวิทช์ตัวเก็บประจุ..... 49

รูปที่ 4.9 แผนภาพและขนาดของวงจรมอดูเลเตอร์แบบสวิทช์ตัวเก็บประจุ..... 49

รูปที่ 4.10 วงจรเลือกทดสอบการทำงาน..... 50

รูปที่ 4.11 การชั้กตัวอย่างของสัญญาณที่ใช้ความถี่การชั้กตัวอย่างต่ำลงเจ็ดเท่า 51

รูปที่ 4.12 ผังวงจรมอดูเลเตอร์แบบ..... 52

รูปที่ 4.13 แพ้กเกจของวงจรมอดูเลเตอร์แบบ..... 53

รูปที่ 4.14 สัญญาณขาออกของวงจรมอดูเลเตอร์แบบสวิทช์ตัวเก็บประจุจากการทำงาน ($V_{in}=4m\text{ Vpp}$, $G=10x$) ... 54

รูปที่ 5.1 แผนภาพบล็อกการวัดสัญญาณในการทดสอบวงจรมอดูเลเตอร์..... 55

รูปที่ 5.2 ผังวงจรมอดูเลเตอร์สำหรับการทดสอบวงจรมอดูเลเตอร์..... 57

รูปที่ 5.3 สัญญาณนาฬิกาของวงจรมอดูเลเตอร์แบบ..... 60

รูปที่ 5.4 สัญญาณผลต่างขาออกของวงจรมอดูเลเตอร์แบบต่อเนื่องทางเวลา ($V_{input}=1\text{ Vpp}$, $G_{atten}=1/100$, $G_{SCIA}=1x$ และ $G_{D10-S}=1$)..... 61

รูปที่ 5.5 อัตราขยายต่อสัญญาณขาเข้าที่การขยายต่าง ๆ นอร์มัลไลซ์เทียบกับการขยายที่ 1..... 61

รูปที่ 5.6 ผลตอบสนองทางความถี่ของวงจรมอดูเลเตอร์..... 62

รูปที่ 5.7 สัญญาณแบบวิธีร่วมขาออกของวงจรมายอินสตรูเมนต์ที่ต้นแบบ ($V_{input}=4\text{ Vpp}$, $G_{atten}=1/10$, $G_{SCIA}=10x$ และ $G_{D-to-S}=1$).....	63
รูปที่ 5.8 สัญญาณขาออกผลต่างขาออกของวงจรมายอินสตรูเมนต์แบบชักตัวอย่าง ($V_{input}=1\text{ Vpp}$, $G_{atten}=1/100$, $G=1x$ และ $G_{D-to-S}=1$).....	63
รูปที่ 5.9 ออฟเซตที่ขาออกของวงจรมายอินสตรูเมนต์แบบชักตัวอย่าง	64
รูปที่ 5.10 ผลการแปลงฟูรีเยร์สัญญาณขาออกของวงจรมายอินสตรูเมนต์แบบชักตัวอย่าง ($V_{input}=0.1\text{ Vpp}$, $G_{atten}=1/100$ และ $G_{D-to-S}=1$).....	65
รูปที่ 5.11 ผลตอบสนองทางความถี่ของวงจรมายอินสตรูเมนต์ส่วนที่หนึ่ง	66
รูปที่ 5.12 ผลตอบสนองทางความถี่ของวงจรมายอินสตรูเมนต์ส่วนที่สอง	66
รูปที่ 5.13 ผลของความไม่สอดคล้องระหว่างการประวิงกับการเลื่อนเฟสของวงจรมายอินสตรูเมนต์และดีมอดูเลเตอร์	68
รูปที่ 5.14 การเลื่อนตำแหน่งความถี่ศูนย์กลางของวงจรมายอินสตรูเมนต์	69
รูปที่ 6.1 วงจรมายอินสตรูเมนต์แบบชักตัวอย่างที่มีการหักล้างออฟเซต	73
รูปที่ 6.2 สัดส่วนการใช้กำลังงานของวงจรมายอินสตรูเมนต์.....	74

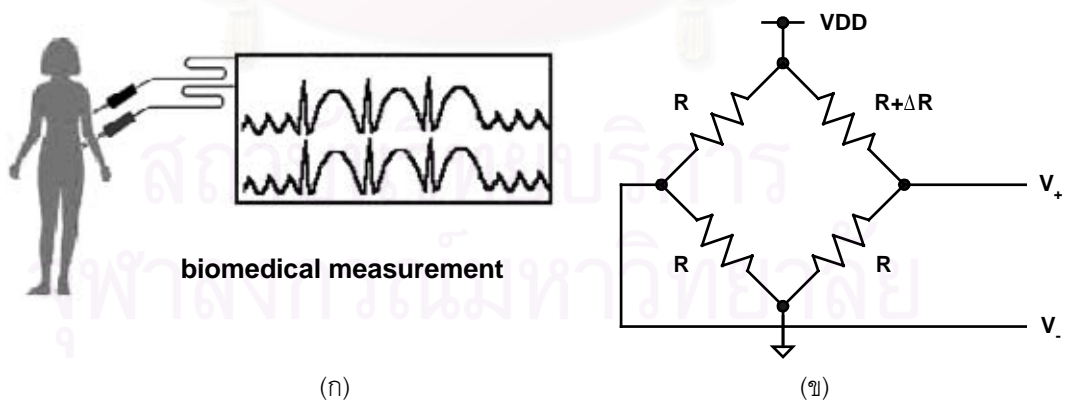
บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของงานวิจัย

ในการวัดสัญญาณต่าง ๆ นั้น เราจำเป็นต้องใช้ตัวตรวจรู้ (sensor) แปลงผันสัญญาณที่ต้องการวัดให้อยู่ในรูปของสัญญาณทางไฟฟ้า โดยสาเหตุที่จำเป็นต้องทำการแปลงผันสัญญาณที่ทำการวัดให้อยู่ในรูปของสัญญาณทางไฟฟ้าก็เพราะสัญญาณทางไฟฟ้าเป็นสัญญาณมาตรฐานที่ใช้ในอุปกรณ์อิเล็กทรอนิกส์ซึ่งเป็นอุปกรณ์ที่มีความสามารถใช้ในการประมวลผล การเก็บข้อมูล หรือแม้แต่ใช้ในการติดต่อสื่อสารได้เป็นอย่างดี ด้วยเหตุนี้จึงมีการพัฒนาตัวตรวจรู้สำหรับสัญญาณต่าง ๆ ขึ้นอย่างมากมาย เช่น ตัวต้านทานแปรค่าด้วยพลังแสง (photovaristor) ในการวัดแสง พิโซอิเล็กทริก (piezoelectric) ในการวัดแรงสั่นสะเทือน หรือหัววัดชีวภาพ (chemical sensor) เป็นต้น

แต่เนื่องจากสัญญาณไฟฟ้าที่ได้จากตัวตรวจรู้ส่วนใหญ่นั้นเป็นสัญญาณที่มีขนาดเล็ก และอาจมีขนาดเล็กมากถึงระดับมิลลิโวลต์หรือไมโครโวลต์ จึงจำเป็นต้องมีการขยายสัญญาณที่วัดออกมาได้ให้อยู่ในระดับที่เหมาะสมก่อนนำไปใช้งานต่อไป โดยขณะที่สัญญาณขาออกจากตัวตรวจรู้แบบสัญญาณด้านออกเดี่ยว (single-ended signal) นั้นสามารถทำการขยายได้ด้วยวงจรขยายทั่วไป สัญญาณขาออกจากตัวตรวจรู้แบบสัญญาณผลต่าง (differential-ended signal) ซึ่งมีขนาดเล็ก เช่น สัญญาณจากการวัดทางการแพทย์ หรือสัญญาณจากวงจรบริดจ์แบบวีตสโตนดังรูปที่ 1.1 (ก) และ (ข) ตามลำดับ เป็นต้น จำเป็นใช้วงจรขยายแบบพิเศษซึ่งโดยทั่วไปเรียกว่า วงจรขยายอินสตรูเมนต์ (instrumentation amplifier) เพื่อช่วยในการขยายสัญญาณ

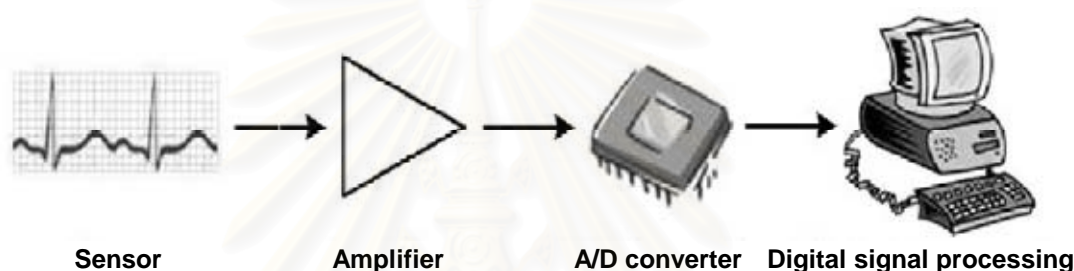


รูปที่ 1.1 ตัวอย่างการวัดสัญญาณขนาดเล็ก (ก) สัญญาณทางการแพทย์ (ข) สัญญาณผลต่างวงจรรบริดจ์

วงจรรขยายอินสตรูเมนต์คือวงจรที่ทำหน้าที่ขยายสัญญาณผลต่างด้วยอัตราขยายค่าคงที่ค่าหนึ่ง และทำหน้าที่ลดทอนสัญญาณแบบวิธีร่วม (common-mode signal) ซึ่งอาจมีขนาดใหญ่กว่าโดยอยู่ในระดับหลายร้อยมิลลิโวลต์หรือระดับโวลต์ซึ่งเกิดจากการรบกวนของสัญญาณอื่น ๆ ในสภาพแวดล้อม หรือเกิดจากการเหนี่ยวนำของสัญญาณภายนอก เช่น สัญญาณของระบบไฟฟ้ากำลัง เป็นต้น และนอกจากอัตราส่วนการขยาย

สัญญาณผลต่างกับสัญญาณแบบวิธีร่วมหรือที่เรียกว่าอัตราส่วนการขจัดแบบวิธีร่วม (common-mode rejection ratio: CMRR) ที่สูงแล้ว วงจรขยายอินสตรูเมนต์ต้องมีสัญญาณรบกวนต่ำด้วยเนื่องจากสัญญาณที่ได้รับจากตัวตรวจวัดนั้นมีขนาดเล็ก

จากความก้าวหน้าในการประมวลผลและการเก็บรักษาข้อมูลของสัญญาณไฟฟ้าแบบดิจิทัลที่มีจุดเด่นทั้งความแม่นยำ สะดวก รวดเร็วและประหยัดนั้น ทำให้สัญญาณดิจิทัลเป็นสัญญาณที่มีการใช้งานอย่างกว้างขวางรวมทั้งในระบบการวัดด้วย โดยสัญญาณไฟฟ้าของวงจขยายอินสตรูเมนต์ซึ่งได้จากการขยายสัญญาณจากตัวตรวจวัดจะถูกแปลงเป็นสัญญาณดิจิทัลอีกหนึ่งโดยวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (analog-to-digital converter) เพื่อใช้ในการเก็บข้อมูลหรือการประมวลผลในรูปแบบสัญญาณดิจิทัลต่อไป ดังแสดงในรูปที่ 1.2



รูปที่ 1.2 ขั้นตอนการแปลงผันสัญญาณจากหัววัดเป็นสัญญาณดิจิทัล

ในอดีตวงจรที่ใช้ในการแปลงผันสัญญาณจากตัวตรวจวัดเป็นสัญญาณดิจิทัลนั้นเป็นวงจรรวมในลักษณะแยกกันระหว่าง ตัวตรวจวัด วงจขยายอินสตรูเมนต์ วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล และวงจรประมวลผลสัญญาณทางดิจิทัล โดยการออกแบบเป็นการออกแบบแยกกันตามเทคโนโลยีของวงจรแต่ละส่วน แต่แนวโน้มการออกแบบวงจรในปัจจุบันจะเป็นการออกแบบวงจรในรูปแบบวงจรรวม (integrated circuit) ด้วยเทคโนโลยี CMOS เนื่องจากเทคโนโลยี CMOS เป็นเทคโนโลยีหลักที่ใช้ในการออกแบบวงจรรวมประเภทดิจิทัลซึ่งได้มีการพัฒนาเทคโนโลยีอย่างสูงจนเป็นเทคโนโลยีที่มีราคาถูก มีความคุ้มค่าสูงในการผลิตเชิงอุตสาหกรรม ดังจะเห็นได้จากการออกแบบวงจรต่าง ๆ ในปัจจุบันนั้นนิยมออกแบบด้วยเทคโนโลยี CMOS เช่น วงจขยายอินสตรูเมนต์ [1]-[4] วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล [5], [6] หรือแม้แต่ตัวตรวจวัดบางชนิด [3] โดยผลการออกแบบวงจรด้วยเทคโนโลยีเดียวกันนี้ทำให้สามารถออกแบบวงจรรวมในลักษณะชิปเดี่ยว (single chip) เช่น วงจรรวมซึ่งประกอบด้วยตัวตรวจวัดและวงจขยายรวมกัน หรือ วงจรรวมในแบบหลายช่องสัญญาณ (multi-channel) ได้อีกด้วย

งานวิจัยนี้นำเสนอการออกแบบวงจขยายอินสตรูเมนต์ในรูปแบบวงจรรวมเทคโนโลยี CMOS สำหรับตัวตรวจวัดที่มีช่วงการทำงานในย่านความถี่ต่ำ เช่น ตัวตรวจวัดที่ใช้ในงานด้านอุตสาหกรรม หรือตัวตรวจวัดสำหรับสัญญาณทางการแพทย์ เป็นต้น

1.2 วัตถุประสงค์ของการวิจัย

วัตถุประสงค์ของการวิจัยนี้เพื่อทำการออกแบบและพัฒนางวงจรรขยายอินสตรูเมนต์ซึ่งมีอัตราส่วนการขยายแบบวิธีร่วมสูง สัญญาณรบกวนต่ำ และออฟเซตต่ำ สำหรับตัวตรวจวัดที่มีช่วงการทำงานในย่านความถี่ต่ำในรูปแบบวงจรรวม โดยใช้เทคโนโลยี CMOS

1.3 ขอบเขตของการวิจัย

1. ออกแบบวงจรรขยายอินสตรูเมนต์โดยคุณสมบัติสำคัญดังนี้
 - กระบวนการเจือสาร Alcatel Microelectronics เทคโนโลยี 0.7 μ m CMOS
 - แหล่งจ่ายแรงดัน 5 V
 - อัตราขยาย 60 dB (1000)
 - แบนด์วิดท์ \approx 4 kHz
 - ออฟเซต < 20 μ V
 - สัญญาณรบกวน < 20 nV/sqrt.Hz
 - อัตราส่วนการขยายแบบวิธีร่วม > 90 dB
2. ออกแบบผังวงจรรวม (layout) ของวงจรรขยายอินสตรูเมนต์
3. ทดสอบคุณสมบัติของวงจรรวมที่ได้จากการเจือสาร

1.4 ประโยชน์ที่คาดว่าจะได้รับ

1. การพัฒนางวงจรรขยายอินสตรูเมนต์เทคโนโลยี CMOS ให้มีประสิทธิภาพสูงขึ้น
2. วงจรรขยายอินสตรูเมนต์เทคโนโลยี CMOS ซึ่งสามารถนำไปออกแบบในรูปแบบหลายช่องสัญญาณและแบบชิปเดี่ยวร่วมกับวงจรส่วนอื่น เช่น วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลต่อไป

1.5 วิธีดำเนินการวิจัย

1. ศึกษาเทคนิคการออกแบบและการทำงานของวงจรรขยายอินสตรูเมนต์แบบต่าง ๆ
2. ออกแบบข้อกำหนดของวงจรรขยายอินสตรูเมนต์ และวงจรรย่อยในแต่ละส่วน
3. ออกแบบและจำลองการทำงานของวงจรรย่อยหลัก
4. ออกแบบและจำลองการทำงานของวงจรรส่วนอื่น ๆ ที่ใช้ในวงจรรขยายอินสตรูเมนต์
5. จำลองการทำงานของวงจรรขยายอินสตรูเมนต์โดยรวม
6. ออกแบบผังวงจรรวมของวงจรรขยายอินสตรูเมนต์
7. ทดสอบวงจรรขยายอินสตรูเมนต์ที่ได้จากการเจือสาร
8. สรุปผลการวิจัย และเขียนวิทยานิพนธ์

1.6 โครงสร้างวิทยานิพนธ์

ในวิทยานิพนธ์นี้จะแบ่งเนื้อหาในการนำเสนอออกเป็น 4 ส่วน คือ ในส่วนของบทที่ 2 จะกล่าวถึงหลักการทำงานของเทคนิคต่าง ๆ ที่นิยมใช้ในการออกแบบวงจรรขยายอินสตรูเมนต์ รวมทั้งพื้นฐาน รายละเอียดการทำงาน และความไม่เป็นอุดมคติของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบซึ่งเป็นแนวความคิดในการออกแบบวงจรรขยายอินสตรูเมนต์ในงานวิจัยนี้

ในบทที่ 3 จะกล่าวถึงแนวความคิด หลักการทำงาน และการออกแบบวงจรรขยายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุ รวมทั้งข้อจำกัดและความไม่เป็นอุดมคติของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุนี้ด้วย

ในบทที่ 4 จะอธิบายถึงรายละเอียดของการออกแบบวงจรรขยายอินสตรูเมนต์ต้นแบบ และแสดงผลคุณสมบัติของวงจรรขยายอินสตรูเมนต์ที่ได้จากการจำลองการทำงาน

ส่วนในบทที่ 5 จะอธิบายถึงวิธีการและขั้นตอนในการทดสอบคุณสมบัติของวงจรรขยายอินสตรูเมนต์ต้นแบบ และนำเสนอผลการทดสอบและวิเคราะห์ผลที่ได้เปรียบเทียบกับคุณสมบัติที่ได้จากการออกแบบ และในบทสุดท้ายจึงทำการสรุปผลที่ได้จากงานวิจัยนี้พร้อมทั้งข้อเสนอแนะในการพัฒนาต่อไป

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 2

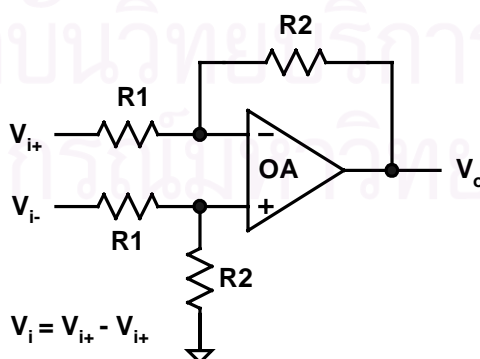
ปรีทัศน์วรรณกรรมของวงจรรขยายอินสตรูเมนต์

การออกแบบวงจรรขยายอินสตรูเมนต์ในรูปแบบวงจรรวมนั้นสามารถแบ่งตามเทคนิคพื้นฐานในการออกแบบได้เป็นสามวิธี โดยสองวิธีแรกนั้นเป็นวิธีธรรมดาทั่วไปคือเป็นการออกแบบโดยใช้ออปแอมป์ และการออกแบบโดยใช้วงจรรขยายพานกระแส (current conveyor) ซึ่งได้รับความนิยมมานานตั้งแต่ยุคของการออกแบบวงจรรขยายอินสตรูเมนต์ในรูปแบบวงจรรวมแยกส่วน (discrete device) ส่วนวิธีที่สามนั้นเป็นวิธีใหม่กว่าสองวิธีแรกคือเป็นการออกแบบโดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบ (bandpass filter) ซึ่งเป็นการประยุกต์ใช้วงจรรองผ่านแถบเข้ากับเทคนิคการชอปเปอร์ที่มีใช้มานานแล้วในการออกแบบวงจรรขยายอินสตรูเมนต์เพื่อให้มีประสิทธิภาพสูงขึ้น

ในส่วนของบทนี้จะทำการกล่าวถึงหลักการการทำงานของเทคนิคในการออกแบบวงจรรขยายอินสตรูเมนต์แต่ละวิธี รวมทั้งผลของความไม่เป็นอุดมคติซึ่งเป็นตัวกำหนดคุณสมบัติของวงจรรขยายอินสตรูเมนต์โดยประกอบด้วย ออฟเซต สัญญาณรบกวน และอัตราส่วนการขจัดแบบวิธีร่วม โดยเฉพาะรายละเอียดของการทำงานและผลของความไม่เป็นอุดมคติของการออกแบบโดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบซึ่งใช้ในงานวิจัยนี้

2.1 การออกแบบโดยใช้ออปแอมป์

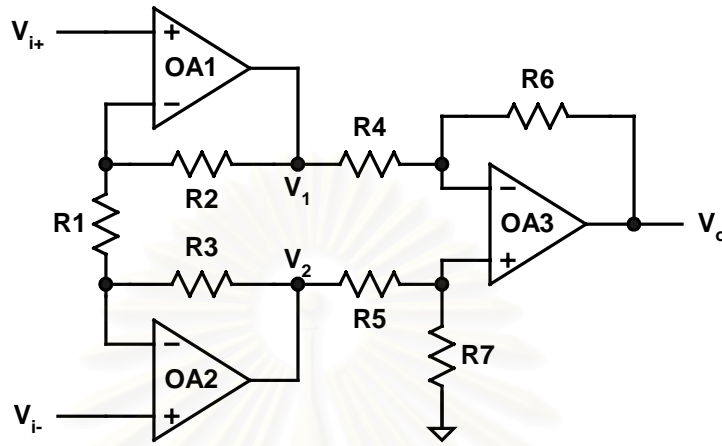
เนื่องจากการออกแบบวงจรรขยายสัญญาณผลต่างโดยใช้ออปแอมป์ดังรูปที่ 2.1 มีข้อจำกัดหลายอย่าง เช่น ความต้านทานขาเข้าที่จำกัดโดยความต้านทาน R_1 โดยเฉพาะวงจรรขยายที่ต้องการความต้านทานขาเข้าและอัตราขยายสูงซึ่งต้องใช้ความต้านทาน R_1 ที่สูงและ R_2 ที่สูงกว่าซึ่งจะทำให้อัตราส่วนการขจัดแบบวิธีร่วมมีค่าลดลงเนื่องจากความเข้าคู่ (matching) ที่ต่ำของความต้านทานค่าสูง ๆ



รูปที่ 2.1 วงจรรขยายสัญญาณผลต่างที่ใช้ออปแอมป์

ดังนั้นการออกแบบวงจรรขยายอินสตรูเมนต์โดยใช้ออปแอมป์ดังรูปที่ 2.2 [7] จึงได้รับความนิยมสำหรับการออกแบบที่ต้องการความต้านทานขาเข้าสูงเนื่องจากไม่จำเป็นต้องใช้ความต้านทานที่สูง โดยวงจรรขยายอิน-

สตริงเมนต์ที่ใช้โอปแอมป์นั้นประกอบด้วยโอปแอมป์ OA1-OA3 และความต้านทาน R1-R7 โดยมีพื้นฐานเป็นวงจรรขยายไม่กลับเฟสสองชุดต่ออยู่กับวงจรรขยายสัญญาณผลต่างดังรูปที่ 2.1 ที่ขาเข้าแต่ละด้าน โดยแรงดัน V_1 , V_2 ที่ขาออกของวงจรรขยายไม่กลับเฟสมีค่าเท่ากับ



รูปที่ 2.2 วงจรรขยายอินสตริงเมนต์ที่ใช้โอปแอมป์

$$\left(\frac{R_1}{R_1 + R_2 + R_3} + \frac{s}{\omega_{u1}} \right) V_1 = V_{i+} - \left(\frac{R_2 + R_3}{R_1 + R_2 + R_3} \right) V_{ic} \quad (2.1)$$

$$\left(\frac{R_1}{R_1 + R_2 + R_3} + \frac{s}{\omega_{u2}} \right) V_2 = V_{i-} - \left(\frac{R_2 + R_3}{R_1 + R_2 + R_3} \right) V_{ic} \quad (2.2)$$

โดยที่ ω_u คือความถี่แบนด์วิดท์อัตรขยายหนึ่ง (unity-gain bandwidth) ของโอปแอมป์ และ V_{ic} คือแรงดันขาเข้าแบบวิธีร่วม ($V_{ic} = (V_{i+} + V_{i-})/2$) และแรงดันขาออกของวงจรรขยายอินสตริงเมนต์ V_o มีค่าเท่ากับ

$$\left(\frac{R_4}{R_4 + R_6} + \frac{s}{\omega_{u3}} \right) V_o = - \left(\frac{R_6}{R_4 + R_6} V_1 - \frac{R_5}{R_5 + R_7} V_2 \right) \quad (2.3)$$

ดังนั้นเมื่อแทนค่า V_1 , V_2 จาก (2.1), (2.2) ใน (2.3) และกำหนดให้ $R_2=R_3$, $R_4=R_5=R_6=R_7=R$ และ $\omega_{u1}=\omega_{u2}=\omega_{u3}=\omega_u$ แล้ว อัตรขยายผลต่าง (A_{dm}) จะมีค่าเท่ากับ

$$\begin{aligned} A_{dm} &= V_o / (V_{i+} - V_{i-}) \\ &= \frac{1 + (2R_2/R_1)}{\left(1 + \left(1 + \frac{2R_2}{R_1} \right) \frac{s}{\omega_u} \right) \left(1 + \frac{2s}{\omega_u} \right)} \end{aligned} \quad (2.4)$$

ส่วนอัตรขยายแบบวิธีร่วม (A_{cm}) นั้นขึ้นอยู่กับความไม่เข้าคู่ (mismatch) ความถี่แบนด์วิดท์อัตรขยายหนึ่งของโอปแอมป์ OA1, OA2 ใน (2.1), (2.2) และความเข้าคู่ของความต้านทาน R4-R7 ใน (2.3) โดยมีค่าเท่ากับ

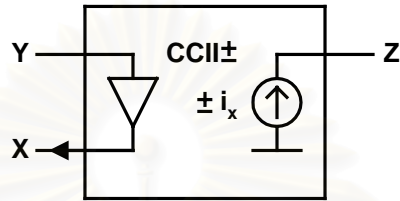
$$A_{cm, \omega_u} = s \left(\frac{\omega_{u1} - \omega_{u2}}{\omega_{u1} \omega_{u2}} \right) \left/ \left(\frac{R_1}{R_1 + 2R_2} + \frac{s}{\omega_u} \right) \right. \quad (2.5)$$

$$A_{cm, R} = 2\Delta R$$

โดยที่ ΔR คือความไม่เข้าคู่ของความต้านทาน R4-R7

ดังนั้นอัตราส่วนการจัดแบบวิธีร่วมของวงจรรายอินสตรูเมนต์ที่ใช้โอปแอมป์จึงขึ้นกับอัตราขยายผลต่างซึ่งควบคุมได้จากอัตราส่วนของความต้านทาน R1-R3 ความไม่เข้าคู่ของความกว้างแถบอัตราขยายหนึ่งของโอปแอมป์ OA1, OA2 และความไม่เข้าคู่ของความต้านทาน R4-R7 ส่วนออฟเซตและสัญญาณรบกวนของวงจรรายอินสตรูเมนต์นั้นขึ้นกับออฟเซตและสัญญาณรบกวนของโอปแอมป์ OA1, OA2 เป็นหลัก

2.2 การออกแบบโดยใช้วงจรสายพานกระแส

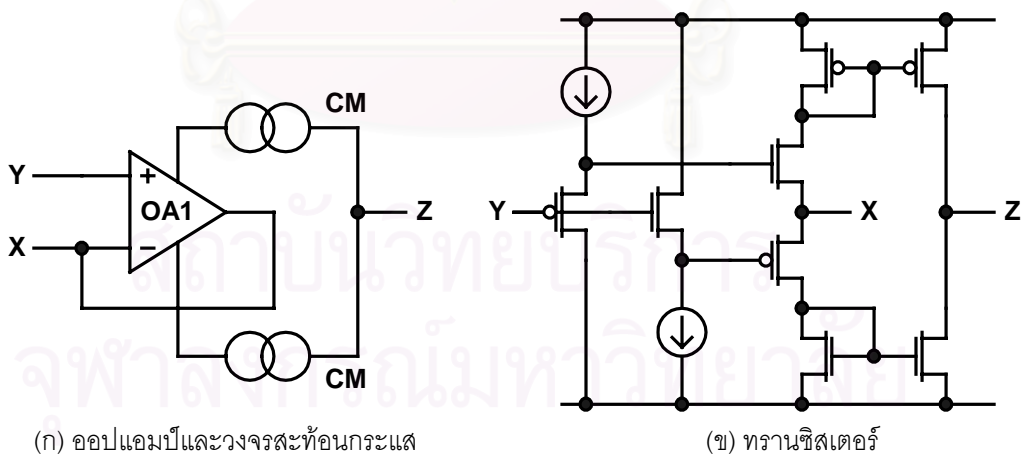


รูปที่ 2.3 วงจรสายพานกระแสรุ่นสองอย่างย่อ

วิธีการออกแบบวงจรรายอินสตรูเมนต์โดยทั่วไปอีกวิธีหนึ่งคือการออกแบบโดยประยุกต์ใช้วงจรสายพานกระแสแทนการใช้โอปแอมป์ [8], [9] โดยใช้วงจรสายพานกระแสรุ่นสอง (CCII) ซึ่งมีวงจรวงจรอย่างย่อดังรูปที่ 2.3 และมีฟังก์ชันถ่ายโอนที่เขียนในรูปของเมตริกซ์ได้ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.6)$$

โดยที่ ± 1 แสดงทิศทางของกระแสที่ขาออก และในทางปฏิบัติ วงจรสายพานกระแสรุ่นสองสามารถสร้างขึ้นได้โดยโอปแอมป์และวงจรสายพานกระแส (current mirror) หรือทรานซิสเตอร์ดังรูปที่ 2.4 (ก) และ (ข) ตามลำดับ

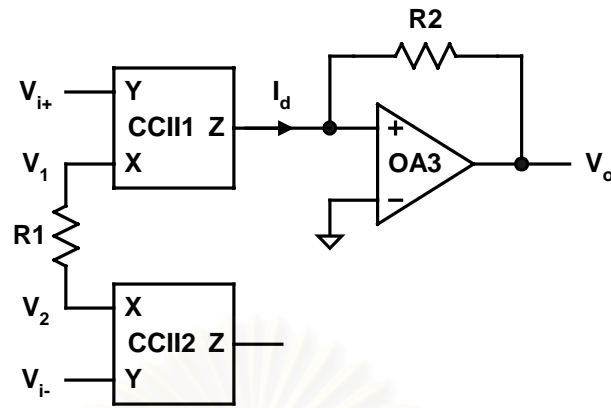


(ก) โอปแอมป์และวงจรสายพานกระแส

(ข) ทรานซิสเตอร์

รูปที่ 2.4 วงจรสายพานกระแสรุ่นสอง

รูปที่ 2.5 แสดงการต่อใช้งานของวงจรสายพานกระแส CCII1, CCII2 ความต้านทาน R1, R2 และโอปแอมป์เพื่อทำหน้าที่เป็นวงจรรายอินสตรูเมนต์โดยมีหลักการการทำงานคือ วงจรสายพานกระแสจะทำหน้าที่แปลงแรงดันขาเข้าผลต่างให้อยู่ในรูปของกระแสซึ่งไม่ขึ้นกับแรงดันขาเข้าแบบวิธีร่วม และส่งกระแสที่ได้ผ่านวงจรแปลงกระแสเป็นแรงดันกลับคืนมาอีกทีหนึ่ง



รูปที่ 2.5 วงจรขยายอินสตรูเมนต์ที่ใช้วงจรสายพานกระแสคู่สอง

สำหรับวงจรขยายอินสตรูเมนต์ที่ใช้วงจรสายพานกระแสคู่สองดังรูปที่ 2.4 (ก) [8] วงจรสายพานกระแสจะแปลงแรงดันขาเข้าเป็นกระแสซึ่งมีค่าเท่ากับ

$$I_d = (V_1 - V_2)/R_1$$

$$= \frac{1}{R_1} \left(\frac{V_{i+}}{\left(1 + \frac{s}{\omega_{u1}}\right)} - \frac{V_{i-}}{\left(1 + \frac{s}{\omega_{u2}}\right)} \right) \quad (2.7)$$

และแปลงกระแสเป็นแรงดันขาออกมีค่าเท่ากับ

$$V_o = \frac{-R_2}{\left(1 + \frac{s}{\omega_{u3}}\right)} I_d \quad (2.8)$$

ดังนั้นเมื่อกำหนดให้ $\omega_{u1} = \omega_{u2} = \omega_{u3} = \omega_u$ แล้ว วงจรขยายอินสตรูเมนต์จะมีอัตราขยายผลต่างเท่ากับ

$$A_{dm} = V_o / (V_{i+} - V_{i-})$$

$$= \frac{-R_2/R_1}{\left(1 + \frac{s}{\omega_u}\right)^2} \quad (2.9)$$

ส่วนอัตราขยายแบบวิธีร่วมซึ่งมีค่าขึ้นอยู่กับความไม่เข้าคู่ความกว้างแถบอัตราขยายหนึ่งของออปแอมป์ภายในวงจรสายพานกระแส CCII1, CCII2 เพียงอย่างเดียวโดยไม่ขึ้นกับความเข้าคู่ของความต้านทาน จะมีค่าเท่ากับ

$$A_{cm} = \frac{-R_2/R_1 \left(1 + s \left(\frac{\omega_{u2} - \omega_{u1}}{\omega_{u1}\omega_{u2}}\right)\right)}{\left(1 + \frac{s}{\omega_{u1}}\right) \left(1 + \frac{s}{\omega_{u2}}\right) \left(1 + \frac{s}{\omega_{u3}}\right)} \quad (2.10)$$

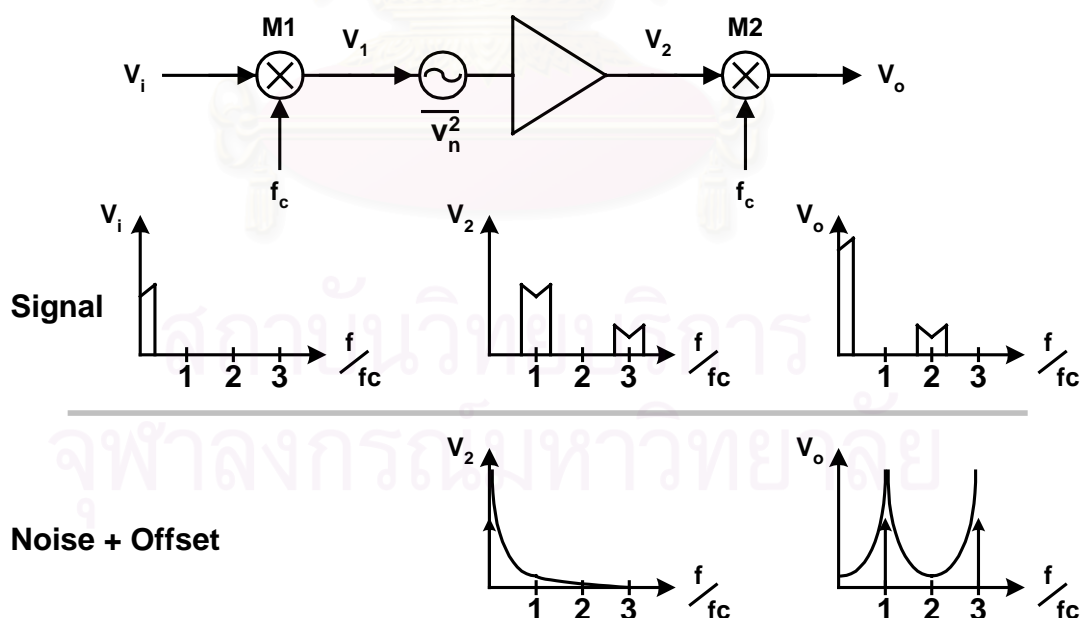
ข้อดีของการออกแบบวงจรขยายอินสตรูเมนต์โดยใช้วงจรสายพานกระแสคือ มีแบนด์วิดท์ที่กว้างและไม่ขึ้นกับอัตราขยายซึ่งต่างจากการออกแบบวงจรขยายอินสตรูเมนต์ที่ใช้ออปแอมป์ซึ่งมีแบนด์วิดท์แปรผกผันกับอัตราขยาย และมีค่าอัตราส่วนการจับแบบวิธีร่วมที่ไม่ขึ้นกับอัตราขยายของวงจรขยายอินสตรูเมนต์เช่นเดียวกัน โดยวงจรขยายอินสตรูเมนต์ที่ใช้วงจรสายพานกระแส นั้นเหมาะสำหรับสัญญาณที่ไม่ต้องการอัตราขยายมากแต่มีความถี่สูง

สำหรับวงจรมอดูเลชันอินสตรูเมนต์ที่ใช้วงจรมอดูเลชันกระแสสองที่ใช้ทรานซิสเตอร์ดังรูปที่ 2.4 (ข) ก็ทำงานเช่นเดียวกับวงจรมอดูเลชันกระแสที่ใช้โอปแอมป์ แต่ความไม่เข้าคู่ของวงจรมอดูเลชันกระแสซึ่งกำหนดอัตราขยายแบบวิธีร่วมจะมีค่าสูงกว่าเนื่องจากเป็นวงจรมอดูเลชันแบบเปิด ไม่มีการป้อนกลับเหมือนกับวงจรมอดูเลชันที่ใช้โอปแอมป์

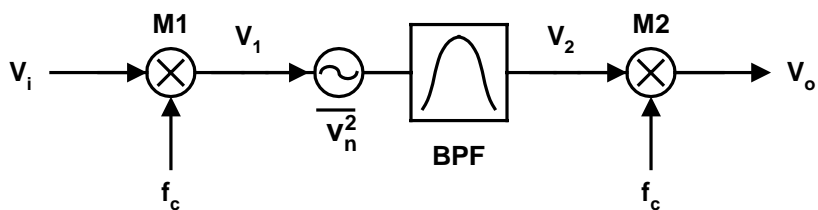
ส่วนออฟเซตและสัญญาณรบกวนของวงจรมอดูเลชันอินสตรูเมนต์ที่ใช้วงจรมอดูเลชันกระแสที่ขึ้นกับออฟเซตและสัญญาณรบกวนที่เกิดจากวงจรมอดูเลชันกระแสสอง CCII1, CCII2 เป็นหลัก เช่นเดียวกับวงจรมอดูเลชันอินสตรูเมนต์ที่ใช้โอปแอมป์

2.3 การออกแบบโดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรมอดูเลชัน

เทคนิคการชอปเปอร์ [10]-[15] เป็นเทคนิคที่มีการใช้งานอย่างกว้างขวางและนานมาแล้ว โดยใช้สำหรับวัดสัญญาณความถี่ต่ำได้อย่างแม่นยำโดยช่วยลดผลของสัญญาณรบกวนความถี่ต่ำที่เกิดจากวงจรมอดูเลชัน หลักการของการชอปเปอร์คือการมอดูเลตสัญญาณขาเข้าด้วยสัญญาณความถี่สูงดังรูปที่ 2.6 สัญญาณขาเข้าจะถูกย้ายไปอยู่ที่ความถี่สูงเพื่อหลีกเลี่ยงสัญญาณรบกวนความถี่ต่ำของวงจรมอดูเลชันซึ่งมีขนาดใหญ่ และสัญญาณจะถูกดีมอดูเลตกลับลงมาที่ความถี่ต่ำเช่นเดิมหลังจากทำการขยายสัญญาณแล้ว ส่วนสัญญาณรบกวนความถี่ต่ำและออฟเซตของวงจรมอดูเลชันจะถูกมอดูเลตที่ขาออกเพียงครั้งเดียวไปอยู่ที่ความถี่สูงแทน ในทางปฏิบัติ การมอดูเลตมักจะใช้สัญญาณสี่เหลี่ยมมากกว่าสัญญาณไซน์เนื่องจากสามารถสร้างได้ง่ายกว่า ดังนั้นสัญญาณที่ถูกมอดูเลตจะย้ายไปอยู่ที่ฮาร์โมนิกที่ต่าง ๆ ของความถี่การชอปเปอร์ (f_c)



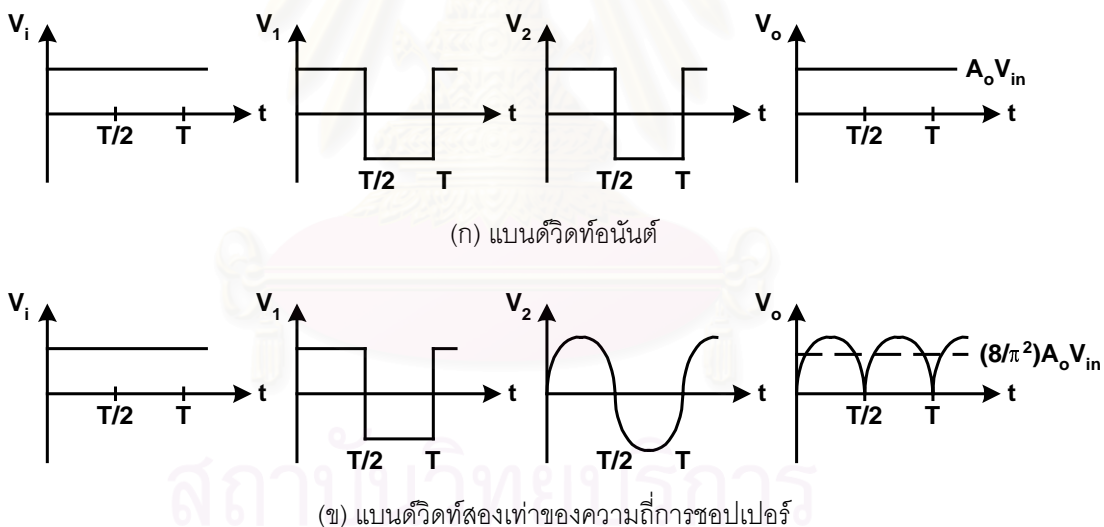
รูปที่ 2.6 หลักการทำงานของเทคนิคการชอปเปอร์



รูปที่ 2.7 เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบ

ส่วนเทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบ [12]-[15] เป็นการดัดแปลงเทคนิคการชอปเปอร์โดยใช้วงจรมอดูเลตที่เป็นวงจรกรองผ่านแถบแทนวงจรมอดูเลตธรรมดา ดังรูปที่ 2.7 โดยการใช้วงจรกรองผ่านแถบจะช่วยให้การชอปเปอร์มีประสิทธิภาพมากขึ้น จำกัดแบนด์วิดท์ของสัญญาณรบกวน และช่วยลดออฟเซตของวงจรมอดูเลตอินสตรูเมนต์ที่มีค่าต่ำลง แต่การออกแบบวงจรมอดูเลตอินสตรูเมนต์ที่ใช้เทคนิคนี้จำเป็นต้องมีการออกแบบให้ความถี่ศูนย์กลางของวงจรกรอง (f_c) เข้าคู่กับความถี่การชอปเปอร์ ในส่วนถัดไปจะกล่าวถึงผลกระทบของเทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบที่มีต่ออัตราขยาย ออฟเซต สัญญาณรบกวน และสัญญาณแบบวิธีร่วมของวงจรมอดูเลตอินสตรูเมนต์

2.3.1 ผลกระทบต่ออัตราขยาย



รูปที่ 2.8 สัญญาณ ณ ตำแหน่งต่าง ๆ ของเทคนิคการชอปเปอร์ที่มีแบนด์วิดท์ของวงจรมอดูเลตต่างกัน

สมมติให้สัญญาณขาเข้าในรูปที่ 2.6 เป็นแรงดันกระแสตรง V_{in} แล้ว เมื่อผ่านมอดูเลเตอร์ M_1 สัญญาณขาเข้าจะถูกมอดูเลตกลายเป็นสัญญาณสี่เหลี่ยมที่มีความถี่เท่ากับความถี่การชอปเปอร์ และถ้ากำหนดให้วงจรมอดูเลตมีอัตราขยายเท่ากับ A_o มีแบนด์วิดท์ที่กว้างอนันต์และไม่มีการประวิง (delay) สัญญาณที่ถูกมอดูเลตจะถูกขยายและถูกดีมอดูเลตกลับมาเป็นแรงดันกระแสตรงขนาด $A_o V_{in}$ ดังรูปที่ 2.8 (ก) แต่ถ้าวงจรมอดูเลตนั้นเป็นวงจรกรองผ่านต่ำแบบอุดมคติที่มีอัตราขยาย A_o เท่าเดิมแต่มีแบนด์วิดท์ที่กว้างเป็นสองเท่าของความถี่การชอปเปอร์แล้วนั้น สัญญาณที่มีความถี่สูงจะถูกกรองออก และสัญญาณขาออกของวงจรมอดูเลต V_2 จะกลายเป็นสัญญาณไซน์ที่มีความถี่เท่ากับความถี่การชอปเปอร์โดยมีแอมพลิจูดเท่ากับ $(4/\pi)(A_o V_{in})$ ดังนั้นสัญญาณขาออก

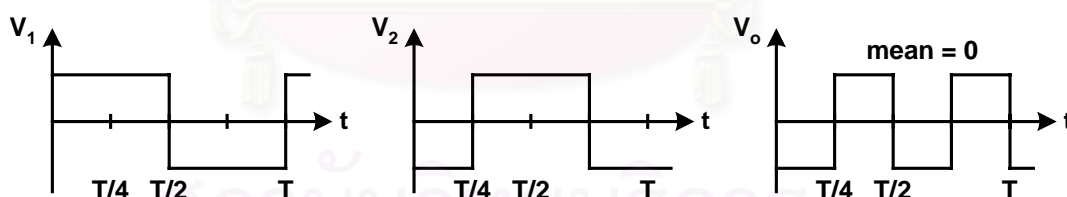
ของวงจรชอปเปอร์ V_o เมื่อถูกตีมอดูเลตกลับมากจะกลายเป็นสัญญาณไซน์แบบเรียงกระแส (rectified sine wave) ที่มีค่าเฉลี่ยแรงดันกระแสตรงเท่ากับ $(8/\pi^2)(A_o V_{in})$ ดังรูปที่ 2.8 (ข) โดยที่ T คือคาบของการชอปเปอร์ ($T=1/f_o$)

จากตัวอย่างผลของแบนด์วิดท์ของวงจรรขยายที่มีต่ออัตราการขยายของวงจรรขยายที่ใช้เทคนิคการชอปเปอร์ข้างต้นนั้นแสดงให้เห็นว่าอัตราการขยายของวงจรรขยายที่ใช้เทคนิคการชอปเปอร์จะมีค่าลดลงเมื่อวงจรรขยายมีแบนด์วิดท์จำกัด โดยอัตราการขยายของวงจรรขยายที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบซึ่งมีวงจรรขยายเป็นวงจรรองผ่านแถบนั้นสามารถคำนวณดังรายละเอียดในภาคผนวก ก ได้เท่ากับ

$$A_{chop,bpf} = \frac{8}{\pi^2} A_o Q \left[1 + \frac{\pi^2 - 9}{48Q^2} \right] \approx \frac{8}{\pi^2} A_o Q \quad (2.11)$$

โดยที่ Q คือตัวประกอบคุณภาพ (quality factor) และ $A_o Q$ คืออัตราการขยายที่ความถี่ศูนย์กลางของวงจรรองผ่านแถบตามลำดับ ซึ่งมีค่าใกล้เคียงกับกรณีที่วงจรรขยายเป็นวงจรรองผ่านต่ำแบบอุดมคติที่มีแบนด์วิดท์กว้างเป็นสองเท่าของความถี่การชอปเปอร์ดังตัวอย่างในรูปที่ 2.8 (ข)

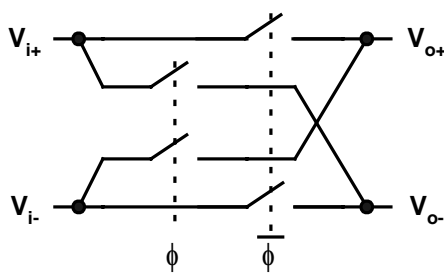
นอกเหนือจากแบนด์วิดท์ที่มีผลต่ออัตราการขยายของวงจรรขยายที่ใช้เทคนิคการชอปเปอร์แล้ว การประวิงสัญญาณของวงจรรขยายก็มีผลต่ออัตราการขยายด้วยเช่นกัน [12] เช่น ถ้ากำหนดให้สัญญาณมอดูเลตและสัญญาณตีมอดูเลตมีเฟสตรงกันและกำหนดให้สัญญาณขาออกของวงจรรขยายถูกประวิงไปเท่ากับ $T/4$ แล้ว ค่าเฉลี่ยของแรงดันกระแสตรงสัญญาณก็จะมีค่าเท่ากับศูนย์ดังรูปที่ 2.9 ดังนั้นเพื่อทำให้วงจรมีอัตราการขยายสูงสุด การประวิงสัญญาณของวงจรรขยายจะต้องมีค่าสอดคล้องกับการเลื่อนเฟสระหว่างสัญญาณมอดูเลตกับสัญญาณตีมอดูเลต



รูปที่ 2.9 สัญญาณ ณ ตำแหน่งต่าง ๆ ของเทคนิคการชอปเปอร์ที่วงจรรขยายมีการประวิงเท่ากับ $T/4$

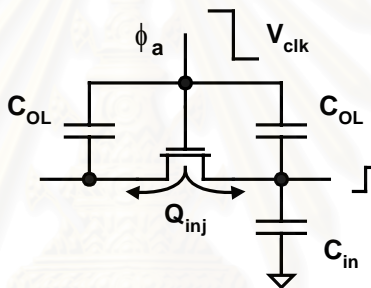
2.3.2 ผลกระทบต่อออฟเซต

สาเหตุหลักของออฟเซตของวงจรรขยายอินสตรูเมนต์เมื่อใช้เทคนิคการชอปเปอร์นั้นเกิดจากความไม่เป็นอุดมคติของตัววงจรมอดูเลเตอร์ [11], [14] โดยในทางปฏิบัติแล้ว วงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์ส่วนมากนั้นสร้างขึ้นจากวงจรสวิตช์ไขว้คู่ (cross-coupled switch) ดังรูปที่ 2.10 เนื่องจากเป็นวงจรที่ง่ายต่อการออกแบบโดยมีผลเช่นเดียวกับการมอดูเลตสัญญาณผลต่างด้วยสัญญาณสี่เหลี่ยม



รูปที่ 2.10 วงจรสวิตช์ไขว้คู่

ส่วนความไม่แม่นยำของวงจรมอดูเลเตอร์ที่เป็นสาเหตุของออฟเซตของวงจรมอดูเลตอร์นั้น เกิดจากความไม่เข้าคู่ของการส่งผ่านสัญญาณนาฬิกา (clock feedthrough) และการฉีดประจุ (charge injection) ของทรานซิสเตอร์ MOS ซึ่งทำหน้าที่เป็นสวิตช์ในวงจรสวิตช์ไขว้คู่ไปยังตัวเก็บประจุขาเข้าของวงจรมอดูเลตอร์ C_{in} ดังรูปที่ 2.11 ซึ่งจะเกิดขึ้นขณะทำการเปิดวงจรสวิตช์เพื่อเปลี่ยนเฟสของการมอดูเลต โดยผลของการส่งผ่านสัญญาณนาฬิกาและการฉีดประจุนี้จะทำให้แรงดันที่ขาเข้าของวงจรมอดูเลตอร์มีค่าเปลี่ยนไปแบบขั้นบันได



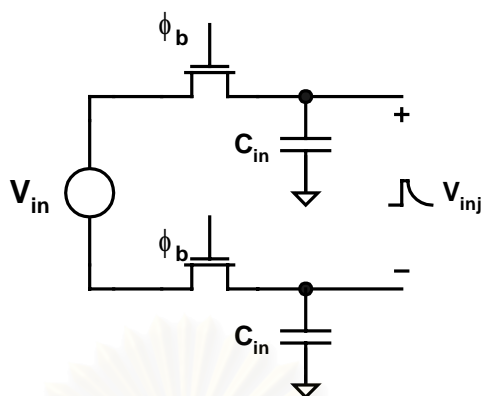
รูปที่ 2.11 การส่งผ่านสัญญาณนาฬิกาและการฉีดประจุของทรานซิสเตอร์ MOS

ส่วนผลของความไม่เข้าคู่ที่เกิดจากการส่งผ่านสัญญาณนาฬิกาและการฉีดประจุของสวิตช์สองตัวนั้น จะทำให้ผลต่างแรงดันบนตัวเก็บประจุขาเข้าทั้งสองข้างเปลี่ยนไป (V_{inj}) แบบฟังก์ชันขั้นบันไดด้วยเช่นกันโดยมีค่าเท่ากับ

$$V_{inj} = 2 \left[\frac{C_{ol}}{C_{ol} + C_{in}} V_{clk} \frac{\Delta C_{ol}}{C_{ol}} + \frac{1}{2} \frac{C_{ox}WL}{C_{in}} \left[\left(\frac{\Delta W}{W} + \frac{\Delta L}{L} \right) (V_{gs} - V_{th}) + \Delta V_{th} \right] \right] \quad (2.12)$$

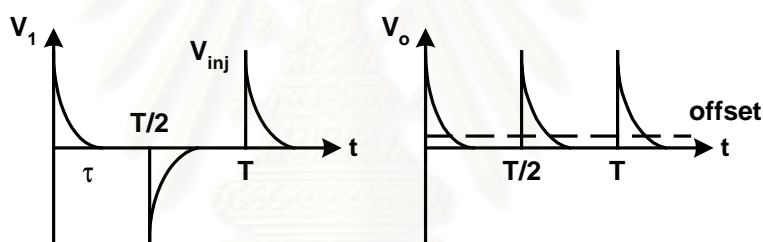
โดยที่ Δ คือผลความไม่เข้าคู่ด้านต่าง ๆ ของสวิตช์ V_{clk} คือแรงดันสัญญาณนาฬิกา และ C_{ox} คือค่าความเก็บประจุต่อพื้นที่ของทรานซิสเตอร์ MOS

และหลังจากที่สวิตช์ไขว้คู่ทำการเปลี่ยนเฟสเสร็จสิ้นแล้ว แรงดันผลต่างขาเข้าที่เกิดขึ้นนั้นจะถูกคายกลับออกมาที่แหล่งแรงดันขาเข้าแบบฟังก์ชันเอกซ์โพเนนเชียลดังรูปที่ 2.12 โดยมีค่าคงตัวเวลา (time constant) $\tau = 4R_{sw}C_{in}$ โดยที่ R_{sw} คือความต้านทานสมมูลของตัวสวิตช์ แต่โดยทั่วไปแล้วค่าคงตัวเวลานั้นมีค่าต่ำ ดังนั้นผลความไม่เข้าคู่ของการส่งผ่านสัญญาณนาฬิกาและการฉีดประจุของสวิตช์ไขว้คู่จึงทำให้ผลต่างแรงดันบนตัวเก็บประจุขาเข้าทั้งสองข้างของวงจรมอดูเลตอร์ที่เกิดขึ้นกลายเป็นสัญญาณสไปก์



รูปที่ 2.12 การคายประจุที่เกิดความไม่เข้าคู่ของการส่งผ่านสัญญาณนาฬิกาและการฉีดประจุที่วงจรมอดูเลเตอร์

โดยเมื่อกำหนดให้วงจรมอดูเลเตอร์มีอัตราขยายเท่ากับ A_o และมีแบนด์วิดท์กว้างอนันต์แล้วนั้น สัญญาณสไปก์ซึ่งเกิดขึ้นที่ด้านขาออกของวงจรมอดูเลเตอร์ดังกล่าวจะถูกขยายและถูกตีมอดูเลตกลายเป็นสัญญาณขาออกดังรูปที่ 2.13 ที่มีค่าเฉลี่ยแรงดันกระแสตรงของสัญญาณสไปก์ที่ขาออกของการชอปเปอร์ V_o เท่ากับ $(2\tau/T)A_o V_{inj}$ ซึ่งก็คือออฟเซตของวงจรมอดูเลเตอร์นั่นเอง



รูปที่ 2.13 สัญญาณสไปก์ที่เกิดจากวงจรมอดูเลเตอร์ ณ ตำแหน่งต่าง ๆ

สำหรับผลของออฟเซตเนื่องจากวงจรมอดูเลเตอร์ที่เป็นวงจรรองผ่านแถบก็สามารถคำนวณได้เช่นเดียวกัน ซึ่งมีรายละเอียดในส่วนของภาคผนวก ก โดยมีค่าออฟเซตเท่ากับ

$$V_{os,bpf} = \frac{2\tau}{T} A_o Q V_{inj} \frac{4}{\pi} \left[2Q\varepsilon + \frac{1}{4Q} \right] \quad (2.13)$$

โดยที่ ε คือความไม่เข้าคู่ระหว่างความถี่การชอปเปอร์กับความถี่ศูนย์กลางของวงจรรองผ่านแถบซึ่งมีค่าเท่ากับ $(f_c - f_o)/f_o$ และประสิทธิภาพในการลดออฟเซตของวงจรมอดูเลเตอร์ที่เป็นวงจรรองผ่านแถบเมื่อเทียบกับวงจรมอดูเลเตอร์ที่มีแบนด์วิดท์กว้างอนันต์ (E_{BP}) ที่ค่าอัตราขยายเท่ากันมีค่าเท่ากับ

$$E_{BP} = \frac{\pi}{8Q} [8Q^2\varepsilon + 1] \quad (2.14)$$

และค่า Q ที่ทำให้ประสิทธิภาพในการลดออฟเซตสูงสุด [15] เท่ากับ

$$Q_{opt} = \sqrt{\frac{1}{8\varepsilon}} \quad (2.15)$$

โดยสำหรับการออกแบบวงจรโดยทั่วไปแล้ว ความไม่เข้าคู่ของความถี่การชอปเปอร์กับความถี่ศูนย์กลางของวงจรรองผ่านแถบจะอยู่ที่ประมาณ 0.5-1% ดังนั้นค่า Q ที่เหมาะสมจะอยู่ในช่วง 3.5-5 ส่วนการเลือก

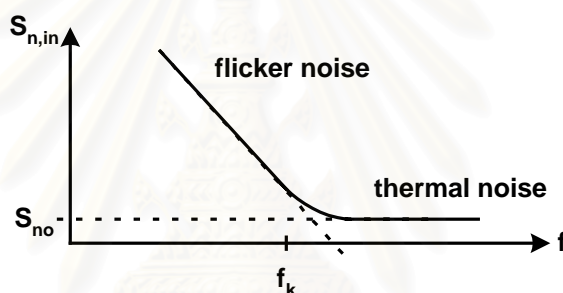
ค่า Q ที่สูงเกินไปนั้นจะทำให้ความสามารถในการลดออฟเซตมีค่าต่ำลง นอกจากนั้นแล้วยังจะทำให้สัญญาณของวงจรมีการเพี้ยนเกิดขึ้นด้วย

2.3.3 ผลกระทบต่อสัญญาณรบกวน

ในวงจรรวมนั้น สัญญาณรบกวนที่สำคัญมีอยู่สองชนิดคือ สัญญาณรบกวนเชิงความร้อน (thermal noise) ซึ่งเป็นสัญญาณรบกวนแถบความถี่กว้าง (broadband noise) และสัญญาณรบกวนฟลิคเกอร์ (flicker noise) หรือสัญญาณรบกวน $1/f$ ซึ่งเป็นสัญญาณรบกวนที่มีความหนาแน่นกำลังเชิงสเปกตรัม (power spectral density) แปรผกผันกับความถี่ดังรูปที่ 2.14 โดยสัญญาณรบกวนทั้งสองสามารถเขียนเป็นสมการได้ดัง (2.16)

$$S_{n,in}(f) = S_{n,th}(f) + S_{n,1/f}(f) = S_{no} \left(1 + \frac{f_k}{|f|} \right) \quad (2.16)$$

โดยที่ S_{no} คือความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนเชิงความร้อน และ f_k คือความถี่ที่ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนเชิงความร้อนและสัญญาณรบกวนฟลิคเกอร์มีค่าเท่ากัน

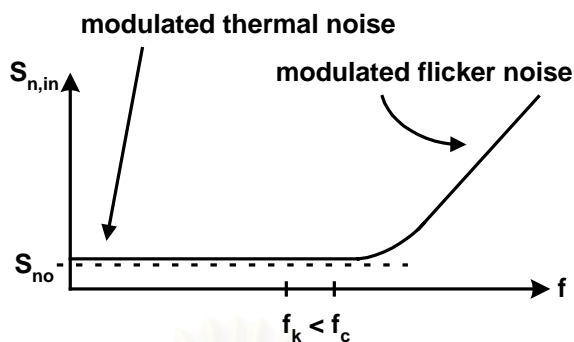


รูปที่ 2.14 ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนของวงจรรวมทั่วไป

แต่สำหรับวงจรรวมที่ใช้เทคนิคการชอปเปอร์นั้น สัญญาณรบกวนความถี่ต่ำของวงจรรวมจะถูกมอดูเลตที่วงจรมอดูเลเตอร์ไปที่ฮาร์โมนิกคี่ของความถี่การชอปเปอร์ ในขณะที่สัญญาณรบกวนความถี่สูงจะถูกมอดูเลตมาที่ความถี่ต่ำแทนดังรูปที่ 2.15 [16] ดังนั้นจึงทำให้สัญญาณรบกวนในช่วงความถี่ต่ำที่เราสนใจนั้นมีค่าลดลง ส่วนวงจรรองผ่านแถบที่ใช้ในเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบนั้นทำหน้าที่จำกัดแบนด์วิดท์ของสัญญาณรบกวน โดยผลของสัญญาณรบกวนในช่วงความถี่ต่ำของวงจรรวมอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบสามารถคำนวณดังในภาคผนวก ก [12] มีค่าเท่ากับ

$$S_{n,in}(f) = \frac{\pi^2}{8} S_{no} (1 + f_k T) \quad (2.17)$$

โดยพจน์แรกเป็นสัญญาณรบกวนที่เกิดจากสัญญาณรบกวนเชิงความร้อน ส่วนพจน์หลังเป็นสัญญาณรบกวนที่เกิดจากสัญญาณรบกวนฟลิคเกอร์ ซึ่งผลของการใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบทำให้สัญญาณรบกวนเชิงความร้อนมีขนาดใหญ่ขึ้น $\pi^2/8$ เท่า (~ 2 dB) เนื่องจากอัตราขยายที่ลดลง ส่วนขนาดของสัญญาณรบกวนฟลิคเกอร์นั้นจะขึ้นกับความถี่การชอปเปอร์ โดยความถี่การชอปเปอร์ที่เหมาะสมคืออยู่ที่ประมาณ f_k หรือสูงกว่าเล็กน้อย เนื่องจากจะทำให้ขนาดสัญญาณรบกวนฟลิคเกอร์มีค่าต่ำกว่าขนาดสัญญาณรบกวนเชิงความร้อน และทำให้ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนเมื่อรวมผลของสัญญาณรบกวนฟลิคเกอร์มีค่าเพิ่มขึ้นไม่เกิน 2 เท่า (6 dB)

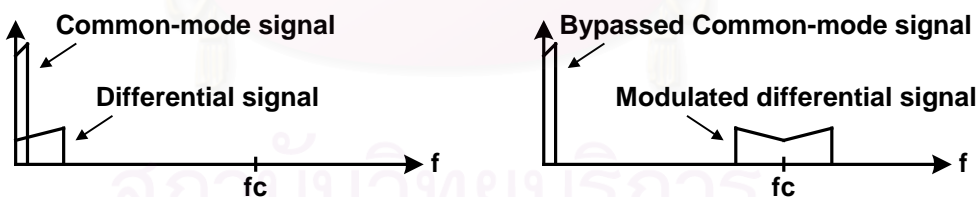


รูปที่ 2.15 ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนของวงจรรขยายที่ใช้เทคนิคการชอปเปอร์

2.3.4 ผลกระทบต่อสัญญาณแบบวิธีร่วม

เมื่อสัญญาณขาเข้าถูกป้อนผ่านตัววงจรมอดูเลเตอร์นั้น สัญญาณขาเข้าผลต่างจะถูกมอดูเลตโดยวงจรสวิตช์ไขว้คู่ไปอยู่ที่ความถี่สูง ในขณะที่สัญญาณแบบขาเข้าแบบวิธีร่วมจะถูกส่งผ่านไปที่วงจรรขยายโดยตรง โดยที่ไม่เกิดการมอดูเลตโดยวงจรสวิตช์ไขว้คู่ขึ้นดังเช่นสัญญาณขาเข้าผลต่างเลยดังรูปที่ 2.16 เนื่องจากสัญญาณทั้งสองข้างของสัญญาณแบบวิธีร่วมนั้นมีค่าเท่ากัน และเมื่อสัญญาณแบบวิธีร่วมนี้ผ่านวงจรรขยายแล้วจะทำให้เกิดสัญญาณผลต่างและสัญญาณแบบวิธีร่วมที่ขาออกของวงจรรขยาย โดยสัญญาณผลต่างนั้นเกิดจากอัตราขยายแบบวิธีร่วมไปผลต่าง (common-mode to differential-mode gain) A_{cm-dm} ของวงจรรขยาย โดยที่ค่า A_{cm-dm} ขึ้นกับความเข้าคู่ในวงจรรขยาย และสัญญาณผลต่างที่เกิดขึ้นจะถูกมอดูเลตที่วงจรมอดูเลเตอร์เป็นสัญญาณขาออกเท่ากับ [15]

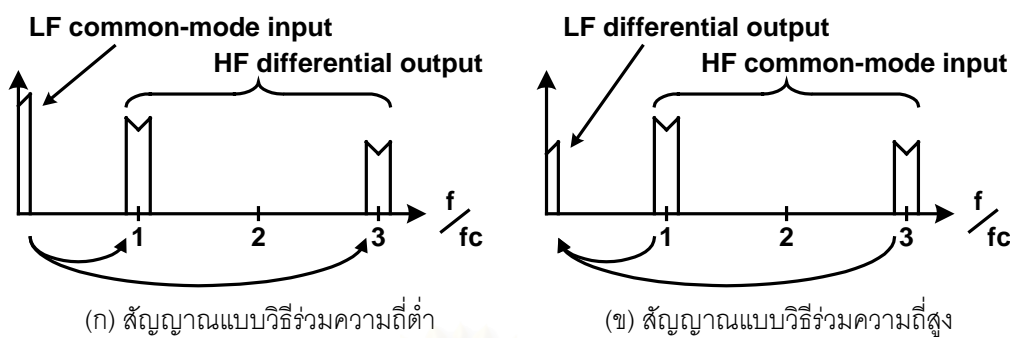
$$|V_{out}(f)| = 2 \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{2}{n\pi} \left| A_{cm-dm} \left(f - \frac{n}{T} \right) \cdot V_{cm} \left(f - \frac{n}{T} \right) \right| \quad (2.18)$$



(ก) สัญญาณก่อนผ่านวงจรมอดูเลเตอร์ (ข) สัญญาณหลังผ่านวงจรมอดูเลเตอร์

รูปที่ 2.16 ผลกระทบของวงจรมอดูเลเตอร์แบบสวิตช์ไขว้คู่ต่อสัญญาณขาเข้า

ผลของการมอดูเลตดัง (2.18) ทำให้สัญญาณแบบวิธีร่วมที่ความถี่ต่ำ $V_{cm}(f < (f_c/2))$ จะถูกมอดูเลตกลายเป็นสัญญาณผลต่างที่ฮาร์โมนิกคี่ของความถี่การชอปเปอร์ดังรูปที่ 2.17 (ก) และสัญญาณแบบวิธีร่วมที่ความถี่สูง $V_{cm}(f > (f_c/2))$ จะถูกมอดูเลตลงมากกลายเป็นสัญญาณผลต่างที่ความถี่ต่ำแทนดังรูปที่ 2.17 (ข) โดยผลการมอดูเลตสัญญาณแบบวิธีร่วมที่ความถี่สูงดังกล่าวลงมาเป็นสัญญาณผลต่างที่ความถี่ต่ำนั้นมีค่าสูงสุดเมื่อ $n=1$ ใน (2.18) หรือที่ความถี่การชอปเปอร์นั่นเอง ส่วนผลการมอดูเลตสัญญาณแบบวิธีร่วมที่ความถี่สูงขึ้นไปจะถูกลดทอนลงด้วยอัตรา -12 dB/oct. โดยเป็นผลมาจากการลดทอนของวงจรรองผ่านแถบ -6 dB/oct. และจากสัมประสิทธิ์ $1/n$ ใน (2.18) อีก -6 dB/oct.



(ก) สัญญาณแบบวิธีร่วมความถี่ต่ำ

(ข) สัญญาณแบบวิธีร่วมความถี่สูง

รูปที่ 2.17 ผลการมอดูเลตสัญญาณแบบวิธีร่วมที่วงจรมีอคูเลเตอร์

นอกจากนี้ สัญญาณผลต่างในช่วงความถี่ต่ำที่เกิดจากสัญญาณแบบวิธีร่วมนั้นสามารถจำกัดให้มีขนาดต่ำลงมากขึ้นได้อีกโดยการใช้วงจรกรองผ่านต่ำเพื่อกรองสัญญาณแบบวิธีร่วมที่สูงก่อนเข้าวงจขยายอินสตรูเมนต์ซึ่งเป็นสาเหตุของสัญญาณผลต่างในช่วงความถี่ต่ำ

ส่วนสัญญาณแบบวิธีร่วมนั้นเกิดจากอัตราขยายแบบวิธีร่วมไปแบบวิธีร่วม (common-mode to common-mode gain) A_{cm-cm} จะมีค่าขึ้นอยู่กับวงจรป้อนกลับสัญญาณแบบวิธีร่วม (common-mode feedback) ในวงจขยาย

2.4 สรุป

ในบทนี้กล่าวถึงหลักการทำงานและความไม่เป็นอุดมคติของเทคนิคที่นิยมใช้ในการออกแบบวงจรอินสตรูเมนต์ทั้งสามแบบคือ การออกแบบโดยใช้โอปแอมป์ การออกแบบโดยใช้วงจรสายพานกระแส และการออกแบบโดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบ โดยเฉพาะในส่วนของเทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบเนื่องจากเป็นเทคนิคที่ใช้ในการออกแบบวงจขยายอินสตรูเมนต์ในงานวิจัยนี้ โดยเทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบนั้นจะมีผลกระทบทำให้อัตราขยายโดยรวมของวงจรมีค่าลดลง แต่จะช่วยลดออฟเซต ช่วยจำกัดแบนด์วิดท์ของสัญญาณรบกวนให้มีค่าต่ำลง และทำให้อัตราส่วนการขจัดแบบวิธีร่วมของวงจขยายอินสตรูเมนต์มีค่าเพิ่มขึ้น

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 3

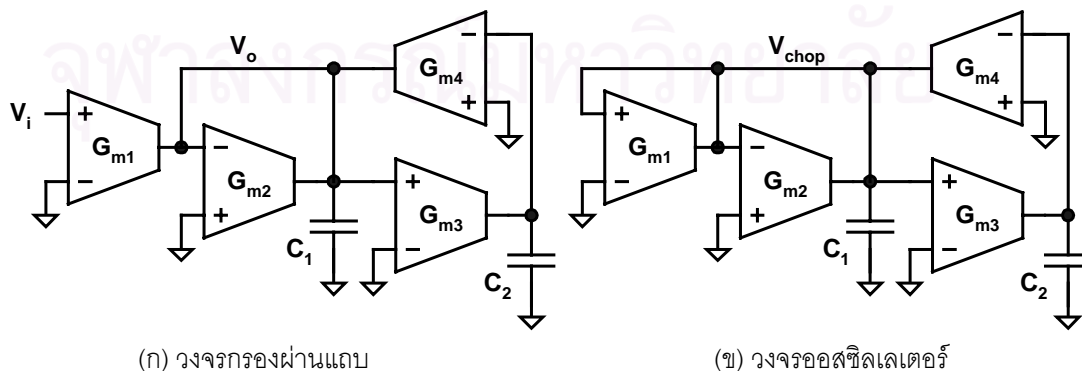
เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ

จากหลักการการทำงานของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบในบทที่ผ่านมาจะเห็นว่าการออกแบบวงจรที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบให้มีคุณสมบัติที่ดีนั้นจำเป็นต้องออกแบบให้ความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์นั้นมีความเข้าคู่กัน ดังนั้นในบทนี้จึงนำเสนอการประยุกต์ใช้วงจรสวิตช์ตัวเก็บประจุในการออกแบบวงจรรองผ่านแถบเพื่อให้ความถี่ทั้งสองมีความเข้าคู่กันมากยิ่งขึ้นเนื่องจากความถี่ศูนย์กลางของวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุนั้นกำหนดได้จากอัตราส่วนขนาดของตัวเก็บประจุที่ใช้และความถี่การสวิตช์

นอกจากนั้น ในบทนี้จะนำเสนอรายละเอียดของการออกแบบวงจรรขยายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ (Switched-capacitor chopping instrumentation amplifier: SCIA) ทุก ๆ ส่วน รวมทั้งข้อจำกัดความเข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์ และผลของความไม่เป็นอุดมคติของวงจรรขยายอินสตรูเมนต์ SCIA ในส่วนที่แตกต่างจากวงจรรขยายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบต่อเนื่องทางเวลา (Continuous-time chopping instrumentation amplifier: CCIA) ที่อธิบายในบทที่ 2 ด้วย

3.1 แนวคิดการออกแบบและหลักการทำงาน

เนื่องจากการออกแบบโดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบที่ดีนั้นจำเป็นต้องออกแบบให้ความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์นั้นมีความเข้าคู่กัน ดังนั้นสำหรับการออกแบบวงจรรขยายอินสตรูเมนต์โดยทั่วไปซึ่งเป็นวงจรรขยายอินสตรูเมนต์ CCIA นั้น [14], [15] จึงนิยมออกแบบให้วงจรรองผ่านแถบและวงจรรอสซิลเลเตอร์สำหรับสร้างความถี่การชอปเปอร์นั้นมีลักษณะวงจร (topology) แบบเดียวกันดังเช่นวงจรรองผ่านแถบและวงจรรอสซิลเลเตอร์ในรูปที่ 3.1 (ก) และ (ข) ซึ่งมีฟังก์ชันถ่ายโอนของวงจรรองผ่านแถบและวงจรรอสซิลเลเตอร์เมื่อกำหนดให้ $g_{m1}=g_{m2}$, $g_{m3}=g_{m4}$ และ $C_1=C_2=C$ เท่ากับ



รูปที่ 3.1 การสร้างความเข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์ของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบต่อเนื่องทางเวลา

$$\frac{v_o}{v_i} = \frac{(G_{m1}/C)s}{s^2 + (G_{m1}/C)s + (G_{m3}/C)^2} \quad (3.1)$$

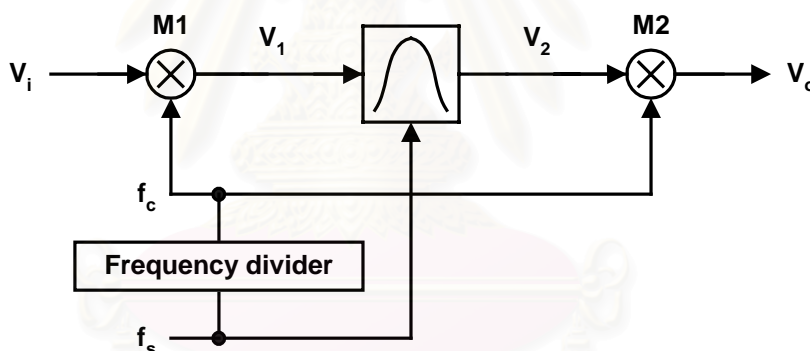
และเท่ากับ

$$(s^2 + (G_{m3}/C)^2)v_{chop} = 0 \quad (3.2)$$

ตามลำดับ โดยวงจรกรองผ่านแถบและวงจรออสซิลเลเตอร์จะมีความถี่ศูนย์กลางของวงจรกรองผ่านแถบและความถี่ออสซิลเลเตอร์สำหรับสร้างสัญญาณการชอปเปอร์นั้นเท่ากันซึ่งมีค่าเท่ากับ

$$\omega_o = \omega_c = \frac{G_{m3}}{C} \quad (3.3)$$

ส่วนแนวคิดการออกแบบโดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุนั้นเป็นการออกแบบให้ความถี่ศูนย์กลางของวงจรกรองผ่านแถบและความถี่การชอปเปอร์มีความเข้าคู่กันโดยอาศัยคุณสมบัติของวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุซึ่งมีความถี่ศูนย์กลางที่ควบคุมได้อย่างแม่นยำโดยที่ความถี่ศูนย์กลางของวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุนั้นขึ้นอยู่กับอัตราส่วนขนาดของตัวเก็บประจุในวงจรและความถี่การสวิทช์ (f_s) และจากการที่วงจรรายอินสตรูเมนต์นั้นมีความถี่การสวิทช์แล้วจึงไม่จำเป็นต้องมีวงจรออสซิลเลเตอร์สำหรับสร้างความถี่การชอปเปอร์อีก แต่สามารถใช้ความถี่การสวิทช์นี้ในการสร้างความถี่การชอปเปอร์เพื่อควบคุมการมอดูเลตและดีมอดูเลตแทนได้โดยการหารความถี่ดังรูปที่ 3.2



รูปที่ 3.2 แนวคิดในการออกแบบเทคนิคการชอปเปอร์ร่วมกับวงจรผ่านแถบแบบสวิทช์ตัวเก็บประจุ

และผลจากการออกแบบให้ความถี่ศูนย์กลางของวงจรกรองผ่านแถบและความถี่การชอปเปอร์ทั้งสองขึ้นอยู่กับความถี่การสวิทช์เดียวกันนั้นทำให้ความเข้าคู่ของความถี่ทั้งสองขึ้นอยู่กับความแม่นยำในการสร้างความถี่ทั้งสองจากความถี่สวิทช์เพียงอย่างเดียวและไม่ขึ้นกับค่าสมบรูณ์ของความถี่การสวิทช์อีกต่อไป โดยความแม่นยำของความถี่ศูนย์กลางของวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุนั้นขึ้นอยู่กับความแม่นยำของค่าตัวเก็บประจุและความเป็นอุดมคติของออปแอมป์ในวงจรสวิทช์ตัวเก็บประจุ ส่วนความแม่นยำในการสร้างความถี่การชอปเปอร์นั้นขึ้นอยู่กับวงจรที่ใช้สร้างความถี่การชอปเปอร์

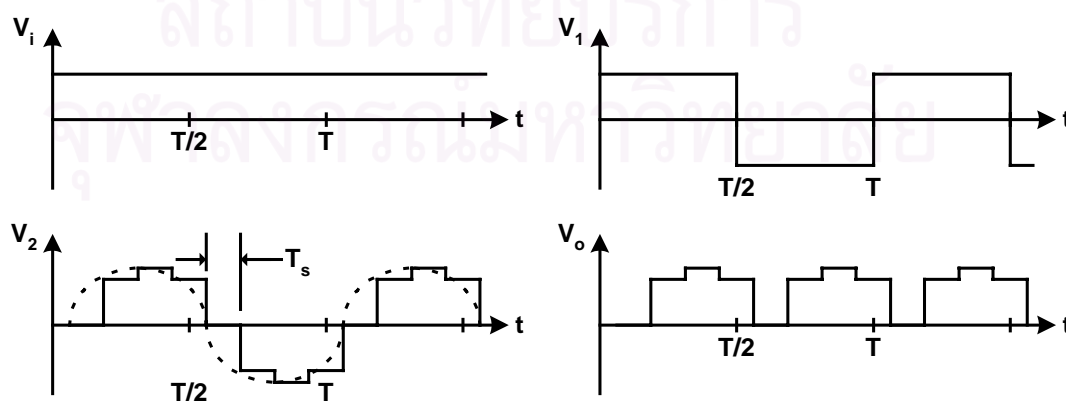
ดังนั้นในส่วนของการออกแบบวงจรสร้างความถี่การชอปเปอร์จึงเลือกที่จะออกแบบด้วยวงจรรวมความถี่โดยกำหนดให้ความถี่การสวิทช์นั้นมีค่าเป็น 2^2 เท่าของความถี่การชอปเปอร์เนื่องจากสามารถออกแบบวงจรรวมความถี่ด้วยฟลิปฟลอปได้อย่างง่ายและมีความแม่นยำในการสร้างความถี่การชอปเปอร์สูงจนสามารถละเลยผลความไม่เข้าคู่ของความถี่ศูนย์กลางของวงจรกรองผ่านแถบและความถี่การชอปเปอร์ที่เกิดจากวงจรส่วนนี้ได้ และทำให้ผลความความไม่เข้าคู่ของความถี่ทั้งสองจะขึ้นอยู่กับความแม่นยำของความถี่ศูนย์กลาง

กลางของวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุซึ่งจะได้กล่าวถึงรายละเอียดการคำนวณในส่วนถัดไปเพียงอย่างเดียว

ส่วนหลักการทำงานของวงจรมายอินสตรูเมนต์ SCIA นั้นก็จะเหมือนกับการทำงานของวงจรมายอินสตรูเมนต์ CCIA ดังที่ได้อธิบายใน 2.3 ยกเว้นเรื่องสัญญาณขาออก โดยสัญญาณขาออกของวงจรมายอินสตรูเมนต์ SCIA นั้นจะเป็นสัญญาณแบบไม่ต่อเนื่องทางเวลาเนื่องจากการทำงานของวงจรสวิตช์ตัวเก็บประจุนั้นจะทำงานเป็นคาบ ๆ โดยในหนึ่งคาบจะมีการชั้ตัวอย่าง (sampling) และประมวลผลสัญญาณสลับกัน ดังนั้นสัญญาณขาออกของวงจรมายอินสตรูเมนต์ SCIA นั้นก็จะกลายเป็นสัญญาณแบบไม่ต่อเนื่องทางเวลาหรือสัญญาณแบบชั้ตัวอย่างด้วยเช่นกัน

แต่เนื่องจากการที่สัญญาณจากตัวตรวจรู้ในระบบส่วนใหญ่ นั้นนิยมถูกเก็บในรูปแบบสัญญาณดิจิตอล ซึ่งเป็นสัญญาณแบบไม่ต่อเนื่องทางเวลาเช่นเดียวกันดังรูปที่ 1.2 ดังนั้นการใช้งานวงจรมายอินสตรูเมนต์ SCIA ที่มีสัญญาณขาออกแบบชั้ตัวอย่างนั้นจึงสามารถทำได้โดยเปรียบเสมือนเป็นการย้ายตำแหน่งการชั้ตัวอย่างของสัญญาณจากส่วนวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิตอลมาอยู่ที่วงจรมายอินสตรูเมนต์ SCIA เท่านั้น เพียงแต่จะต้องออกแบบให้การชั้ตัวอย่างของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิตอลนั้นเกิดขึ้น ณ ตำแหน่งเวลาที่ถูกต้องซึ่งสามารถกำหนดได้โดยเฉพาะอย่างยิ่งกับการออกแบบวงจรมายอินสตรูเมนต์ SCIA และวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิตอลร่วมกันในรูปแบบวงจรรวม

รูปที่ 3.3 แสดงตัวอย่างสัญญาณ ณ ตำแหน่งต่าง ๆ ของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ โดยเมื่อกำหนดให้สัญญาณขาเข้า V_i เป็นแรงดันไฟตรงแล้ว สัญญาณขาออกของวงจรมอดูเลเตอร์ V_1 จะกลายเป็นสัญญาณสี่เหลี่ยมมุมฉากที่เท่ากับค่าการชอปเปอร์เช่นเดิม ส่วนสัญญาณเมื่อผ่านวงจรรองผ่านแถบ V_2 แล้วจะกลายเป็นสัญญาณแบบชั้ตัวอย่างโดยเป็นสัญญาณไซน์ความถี่การชอปเปอร์ที่ถูกชั้ตัวอย่างที่ความถี่สวิตซ์แทนและมีการประจุเกิดขึ้น และเมื่อสัญญาณถูกดีมอดูเลต ณ เวลาที่เหมาะสมแล้วก็จะได้สัญญาณขาออก V_o ที่คล้ายคลึงกับสัญญาณขาออกที่ได้จากเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบต่อเนื่องทางเวลาดังรูปที่ 2.8 (ข) แต่เป็นสัญญาณแบบชั้ตัวอย่าง โดยมี T_s คือคาบของการสวิตซ์

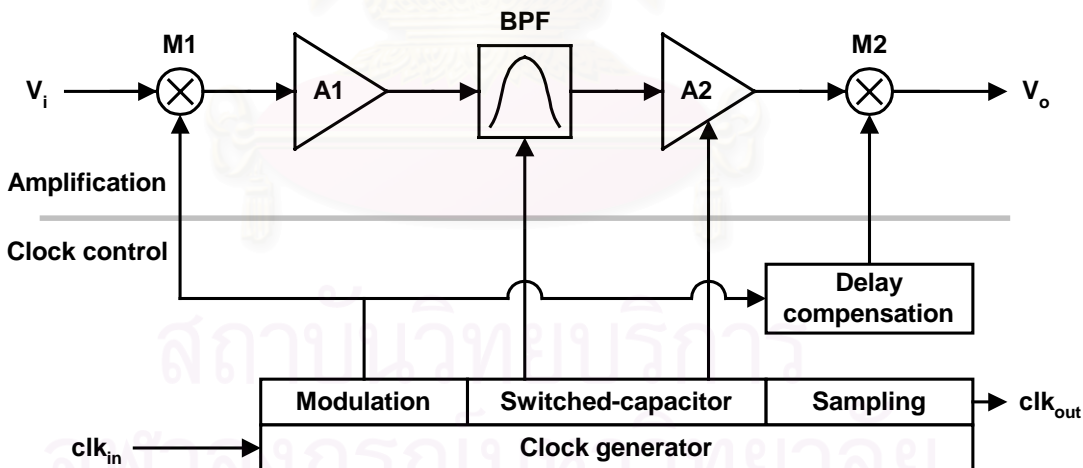


รูปที่ 3.3 สัญญาณ ณ ตำแหน่งต่าง ๆ ของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ โดยมีอัตราส่วนของความถี่สวิตซ์ต่อความถี่ของการชอปเปอร์ (f_s/f_c) เท่ากับ 8

อย่างไรก็ตาม สัญญาณขาออกของวงจรมอดูเลเตอร์ SCIA นั้นก็สามารถนำไปใช้เป็นสัญญาณแบบต่อเนื่องทางเวลาได้เช่นกันเนื่องจากการนำสัญญาณขาออกไปใช้นั้นจำเป็นต้องกรองสัญญาณฮาร์มอนิกคู่ของความถี่การชอปเปอร์ซึ่งเกิดจากการมอดูเลตและการดีมอดูเลตด้วยสัญญาณที่เหลื่อมในเทคนิคการชอปเปอร์ออกไป ดังนั้นถ้าใช้วงจรรองผ่านต่ำแบบต่อเนื่องทางเวลาเพื่อกรองสัญญาณฮาร์มอนิกคู่ของความถี่การชอปเปอร์นี้ออกไปแล้ว สัญญาณขาออกแบบซีกตัวอย่างของวงจรมอดูเลเตอร์ SCIA นี้ก็จะถูกกรองกลายเป็นสัญญาณแบบต่อเนื่องทางเวลาได้โดยมีสัญญาณขาออกเช่นเดียวกับสัญญาณขาออกของวงจรมอดูเลเตอร์ CCIA ดังที่กล่าวใน 2.3

3.2 การออกแบบวงจรมอดูเลเตอร์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ

รูปที่ 3.4 แสดงแผนภาพบล็อกของวงจรมอดูเลเตอร์ SCIA ซึ่งประกอบด้วยวงจรมอดูเลตสองส่วนคือ วงจรมอดูเลตในส่วนการขยายสัญญาณ และวงจรมอดูเลตในส่วนการควบคุมสัญญาณนาฬิกา โดยส่วนของการขยายสัญญาณนั้นประกอบด้วยวงจรมอดูเลเตอร์ (M1) วงจรมอดูเลตส่วนที่หนึ่ง (A1) วงจรรองผ่านแถบ (BPF) วงจรมอดูเลตส่วนที่สอง (A2) และวงจรมอดูเลเตอร์ (M2) ตามลำดับ ส่วนการควบคุมสัญญาณนาฬิกาประกอบด้วยวงจรมอดูเลตสัญญาณการชอปเปอร์ สัญญาณการสวิตช์ของวงจรมอดูเลตตัวเก็บประจุ สัญญาณการซีกตัวอย่างสัญญาณขาออก และวงจรมอดูเลตการประจุซึ่งจะได้กล่าวถึงรายละเอียดของการทำงานและการออกแบบของวงจรมอดูเลตแต่ละส่วนถัดไป



รูปที่ 3.4 แผนภาพบล็อกของวงจรมอดูเลเตอร์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ

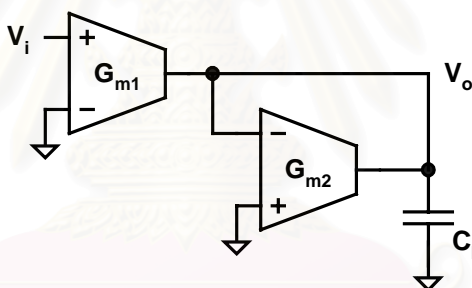
3.2.1 วงจรมอดูเลตส่วนที่หนึ่ง

วงจรมอดูเลตส่วนที่หนึ่งและวงจรมอดูเลตส่วนที่สองที่ด้านหน้าและด้านหลังของวงจรรองผ่านแถบทำหน้าที่เพิ่มอัตราขยายของวงจรมอดูเลต SCIA ให้มีค่าสูงขึ้นเนื่องจากอัตราขยายของวงจรรองผ่านแถบเพียงอย่างเดียวนั้นมีค่าไม่สูงพอ โดยในการออกแบบนั้นวงจรมอดูเลตส่วนที่หนึ่งควรออกแบบเป็นวงจรมอดูเลตแบบต่อ

เนื่องทางเวลาเนื่องจากวงจรมีขั้วต่อแบบสวิทช์ตัวเก็บประจุซึ่งสร้างขึ้นโดยการแทนค่าความต้านทานของวงจรมีขั้วต่อแบบรูปที่ 2.1 ด้วยสวิทช์และตัวเก็บประจุจะมีความต้านทานขาเข้าที่จำกัดและมีสัญญาณรบกวนสูงเนื่องจากการเคลือบแผ่นของสัญญาณรบกวนที่ความถี่สูง ในขณะที่วงจรมีขั้วต่อแบบต่อเนื่องทางเวลานั้นจะเป็นวงจรมีขั้วต่อที่มีความต้านทานขาเข้าสูงและโดยทั่วไปแล้วมีสัญญาณรบกวนต่ำกว่าวงจรมีขั้วต่อแบบสวิทช์ตัวเก็บประจุหลายเท่า นอกจากนี้วงจรมีขั้วต่อแบบต่อเนื่องทางเวลายังสามารถออกแบบให้มีอัตราขยายได้สูงกว่าวงจรมีขั้วต่อแบบสวิทช์ตัวเก็บประจุซึ่งจะช่วยลดผลของสัญญาณรบกวนจากวงจรมีขั้วต่อแบบสวิทช์ตัวเก็บประจุ

สำหรับการออกแบบวงจรมีขั้วต่อแบบวงจรมีขั้วต่อแบบอินสตรูเมนต์ SCIA นี้จะทำการออกแบบโดยใช้วงจรมีขั้วต่อแบบต่อเนื่องทางเวลาซึ่งเป็นวงจรมีขั้วต่อแบบวงเปิดดังรูปที่ 3.5 ซึ่งประกอบด้วยทรานส์คอนดักแตนซ์ G_{m1} และ G_{m2} โดยทรานส์คอนดักแตนซ์ G_{m1} จะทำหน้าที่แปลงแรงดันขาเข้าของวงจรมีขั้วต่อแบบต่อเนื่องทางเวลาให้เป็นกระแสและทรานส์คอนดักแตนซ์ G_{m2} จะทำหน้าที่เป็นโหลดเพื่อแปลงกระแสที่ได้กลับเป็นแรงดันโดยมีอัตราขยายเท่ากับอัตราส่วนของค่าทรานส์คอนดักแตนซ์ทั้งสองตัว ส่วนตัวเก็บประจุ C_1 นั้นเป็นโหลดแบบตัวเก็บประจุของวงจรมีขั้วต่อแบบต่อเนื่องทางเวลา โดยวงจรมีขั้วต่อแบบต่อเนื่องทางเวลานี้มีฟังก์ชันถ่ายโอนเท่ากับ

$$H(s) = \frac{(G_{m1}/G_{m2})}{\frac{s}{(G_{m2}/C_1)} + 1} \quad (3.4)$$



รูปที่ 3.5 วงจรมีขั้วต่อแบบต่อเนื่องทางเวลา

ข้อเสียของการออกแบบวงจรมีขั้วต่อแบบต่อเนื่องทางเวลาด้วยวงจรมีขั้วต่อแบบวงเปิดนั้นคือจะมีความเป็นเชิงเส้นและความแม่นยำของอัตราขยายต่ำกว่าการออกแบบด้วยวงจรมีขั้วต่อแบบวงปิด แต่วงจรมีขั้วต่อแบบวงเปิดนั้นจะมีสัญญาณรบกวนที่ต่ำกว่าซึ่งมีความจำเป็นมากสำหรับการออกแบบวงจรมีขั้วต่อแบบต่อเนื่องทางเวลาซึ่งเป็นวงจรมีขั้วต่อแบบวงเปิด ส่วนความไม่เป็นเชิงเส้นของวงจรมีขั้วต่อแบบต่อเนื่องทางเวลานั้นจะมีผลกระทบต่อสัญญาณไม่มากนักเนื่องจากสัญญาณขาเข้าของวงจรมีขั้วต่อแบบต่อเนื่องทางเวลานั้นมีขนาดเล็กและความแม่นยำของอัตราขยายนั้นก็สามารถทำได้โดยอาศัยการปรับเทียบและชดเชยในส่วนการประมวลผลสัญญาณทางดิจิทัล

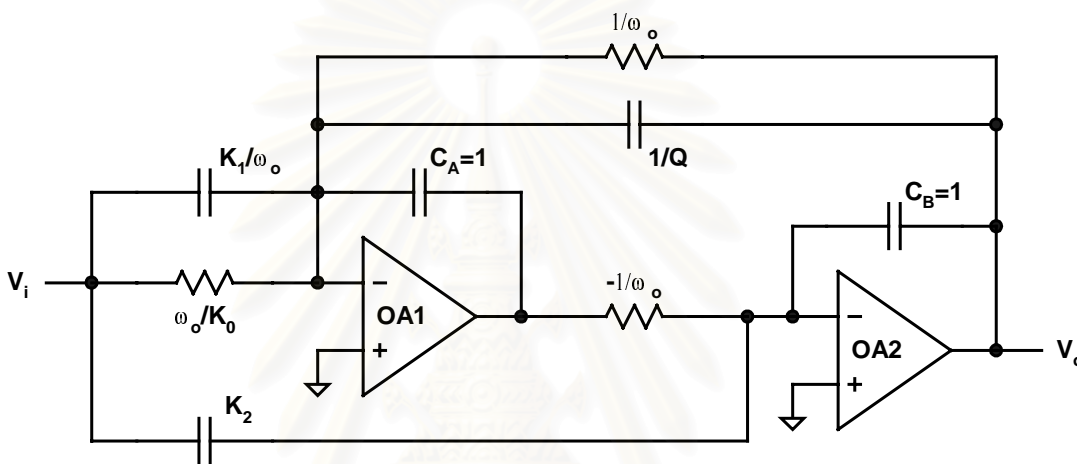
นอกจากนั้น ถ้าออกแบบวงจรมีขั้วต่อแบบต่อเนื่องทางเวลาให้มีแบนด์วิดท์ที่เหมาะสมแล้วก็จะสามารถใช้วงจรมีขั้วต่อแบบต่อเนื่องทางเวลานี้เป็นวงจรมีขั้วต่อแบบต่อเนื่องทางเวลาเพื่อช่วยป้องกันผลของการเคลือบแผ่น (anti-aliasing) ของสัญญาณรบกวนความถี่สูงที่จะเกิดขึ้นจากการซิกซ์ตัวอย่างของวงจรมีขั้วต่อแบบต่อเนื่องทางเวลาแบบสวิทช์ตัวเก็บประจุได้เพิ่มขึ้นอีกส่วนหนึ่ง

3.2.2 วงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุ

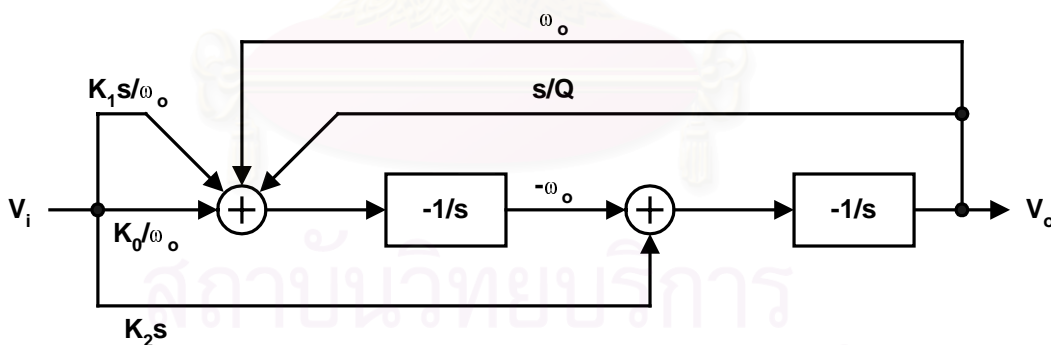
วงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุสำหรับการออกแบบวงจรขยายอินสตรูเมนต์ด้วยเทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุสามารถออกแบบโดยใช้วงจรกรอง biquad อันดับสองค่า Q สูงแบบต่อเนื่องทางเวลาดังรูปที่ 3.6 ซึ่งมีฟังก์ชันถ่ายโอน

$$H(s) = \frac{K_2s^2 + K_1s + K_0}{s^2 + (\omega_o/Q)s + \omega_o^2} \tag{3.5}$$

เป็นวงจรต้นแบบ โดยที่ ω_o คือความถี่ศูนย์กลาง และ Q คือตัวประกอบคุณภาพของวงจรกรอง



(ก) วงจรกรองแบบต่อเนื่องทางเวลา

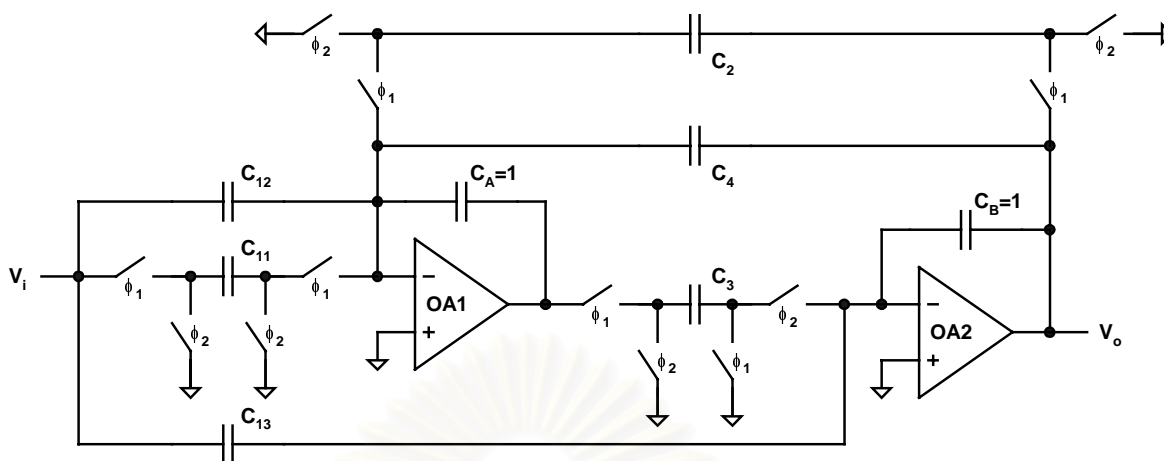


(ข) แผนภาพบล็อกวงจรกรองแบบต่อเนื่องทางเวลา

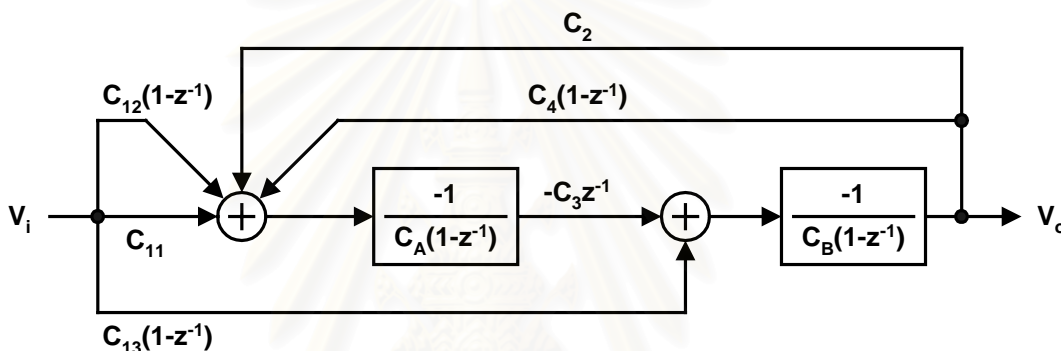
รูปที่ 3.6 วงจรกรอง biquad อันดับสองค่า Q สูงแบบต่อเนื่องทางเวลา

ส่วนวงจรกรองผ่านแถบ biquad อันดับสองค่า Q สูงแบบสวิทช์ตัวเก็บประจุ [17], [18] ซึ่งได้จากการแทนความต้านทานในวงจรกรองต้นแบบที่เป็นวงจรแบบต่อเนื่องทางเวลาด้วยสวิทช์และตัวเก็บประจุดังรูปที่ 3.7 มีฟังก์ชันถ่ายโอน

$$H(z) = \frac{C_A C_{13} z^2 + (C_{11} C_3 + C_{12} C_3 - 2C_A C_{13})z + (-C_{12} C_3 + C_A C_{13})}{C_A C_B z^2 + (-2C_A C_B + C_2 C_3 + C_3 C_4)z + (C_A C_B - C_3 C_4)} \tag{3.6}$$



(ก) วงจรกรองแบบสวิตช์ตัวเก็บประจุ



(ข) แผนภาพบล็อกวงจรกรองแบบสวิตช์ตัวเก็บประจุ

รูปที่ 3.7 วงจรกรอง biquad อันดับสองค่า Q สูงแบบสวิตช์ตัวเก็บประจุ

และเมื่อเทียบสัมประสิทธิ์ของฟังก์ชันถ่ายโอนของวงจรกรองแบบสวิตช์ตัวเก็บประจุใน (3.6) กับฟังก์ชันถ่ายโอนของวงจรกรองผ่านแถบแบบต่อเนื่องทางเวลาที่ได้จากการแปลงเชิงเส้นคู่ (bilinear transform) โดยแทนค่า $s = \frac{2}{T} \cdot \frac{z-1}{z+1}$ ใน (3.5) และแทนค่า $K_2=0$, $K_1=A_0\omega_0$ และ $K_0=0$ แล้วจะได้ค่าตัวเก็บประจุต่างๆ ของวงจรกรองผ่านแถบแบบสวิตช์ตัวเก็บประจุเมื่อกำหนดให้ค่าตัวเก็บประจุ C_A และ C_B มีค่าเท่ากับ 1 หน่วยแล้วมีค่าเท่ากับ

$$\begin{aligned}
 C_{11} &= 0 & C_{12} &= A_0 \frac{2}{\sqrt{4 + (2/Q)\omega_{o,s}T + \omega_{o,s}^2 T^2}} \cong A_0 \\
 C_{13} &= \frac{2A_0\omega_{o,s}T}{4 + (2/Q)\omega_{o,s}T + \omega_{o,s}^2 T^2} & C_2 = C_3 &= \frac{2\omega_{o,s}T}{\sqrt{4 + (2/Q)\omega_{o,s}T + \omega_{o,s}^2 T^2}} \\
 C_4 &= \frac{1}{Q} \frac{2}{\sqrt{4 + (2/Q)\omega_{o,s}T + \omega_{o,s}^2 T^2}} \cong \frac{1}{Q} & &
 \end{aligned} \tag{3.7}$$

โดยที่ $\omega_{o,s}$ คือความถี่ศูนย์กลางของวงจรกรองผ่านแถบแบบต่อเนื่องทางเวลาที่สามารถทำได้จากการทำให้ความถี่ศูนย์กลางของวงจรกรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ ($\omega_{o,z}$) บิดเพี้ยนไปก่อน (prewarping) ซึ่งสามารถคำนวณได้จาก

$$\omega_{o,s} = \frac{2}{T} \tan\left(\frac{\omega_{o,z}T}{2}\right) \tag{3.8}$$

โดยที่ $\omega_{o,z}$ คืออัตราส่วนความถี่ศูนย์กลางหรือความถี่การขอปเปอร์ต่อความถี่การสวิตช์นั่นเองซึ่งมีค่าเท่ากับ $2\pi f_c/f_s$

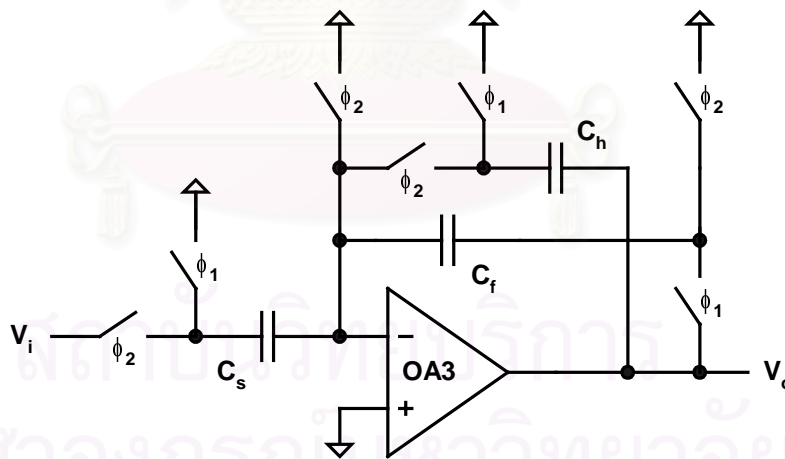
แต่การออกแบบในปฏิบัตินั้นค่า C_A, C_B, C_{12}, C_{13} และ C_4 จะถูกออกแบบให้เป็นจำนวนเต็มเท่าของหน่วยตัวเก็บประจุที่เล็กที่สุดเพื่อให้ตัวเก็บประจุแต่ละตัวมีความเข้าคู่กัน ดังนั้นค่า C_{12}, C_{13} และ C_4 จึงถูกประมาณให้เท่ากับ $A_o, 0$ และ $1/Q$ ตามลำดับเพื่อความสะดวกในการออกแบบ แต่ค่า C_2 และ C_3 นั้นจะไม่ทำการประมาณค่าให้เป็นจำนวนเต็มเท่าของหน่วยตัวเก็บประจุเนื่องจากค่า C_2 และ C_3 เป็นค่าหลักในการกำหนดความถี่ศูนย์กลางของวงจรกรองผ่านแถบ และเมื่อแทนค่า $C_{11}=C_{13}=0$ ใน (3.6) จะได้ฟังก์ชันถ่ายโอนของวงจรกรองผ่านแถบแบบสวิตช์ตัวเก็บประจุเท่ากับ

$$H(z) = \frac{C_{12}C_3z - C_{12}C_3}{C_A C_B z^2 + (-2C_A C_B + C_2 C_3 + C_3 C_4)z + (C_A C_B - C_3 C_4)} \tag{3.9}$$

3.2.3 วงจรขยายส่วนที่สอง

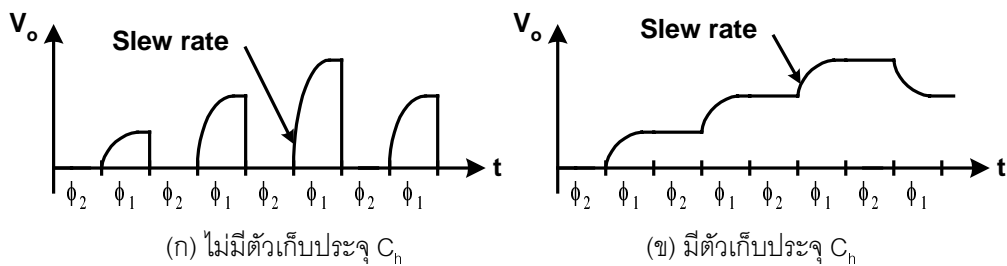
วงจรขยายส่วนที่สองเป็นวงจรขยายแบบสวิตช์ตัวเก็บประจุเนื่องจากสัญญาณขาออกของวงจรกรองผ่านแถบเป็นสัญญาณแบบซีกตัวอย่างซึ่งเป็นสัญญาณที่ไม่ต่อเนื่องทางเวลา ดังนั้นวงจรขยายส่วนที่สองจึงจำเป็นต้องออกแบบเป็นวงจรขยายแบบสวิตช์ตัวเก็บประจุเช่นเดียวกันกับวงจรกรองผ่านแถบบังคับรูปที่ 3.8 โดยมีอัตราขยายเท่ากับ

$$A = \frac{C_s}{C_f} \tag{3.10}$$



รูปที่ 3.8 วงจรขยายแบบสวิตช์ตัวเก็บประจุ

ส่วนตัวเก็บประจุ C_n ทำหน้าที่คงค่าแรงดันขาออกขณะที่ตัวเก็บประจุ C_f ทำการตั้งค่าแรงดันใหม่ในเฟสที่ 2 ดัง (ข) เพื่อลดความจำเป็นของกระแสขาออกของออปแอมป์ OA3 ที่ใช้สำหรับการสลูว์ (slew rate) ของสัญญาณขาออกในเฟสที่ 1

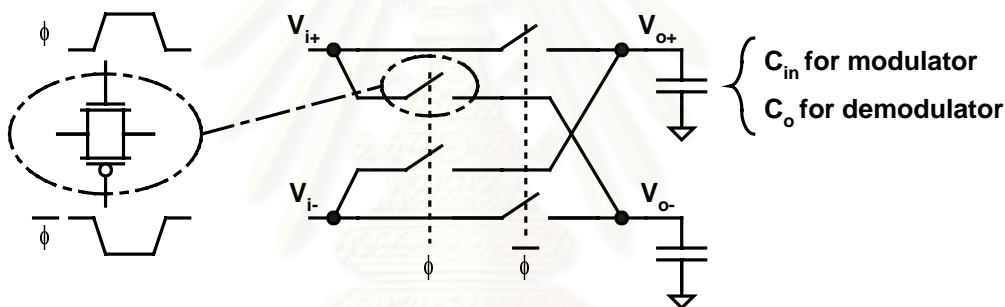


รูปที่ 3.9 สัญญาณขาออกของวงจรถ่ายแบบสวิตช์ตัวเก็บประจุ

3.2.4 วงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์

วงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์ทั้งสองส่วนใช้วงจรสวิตช์ไขว้คู่ดังรูปที่ 3.10 โดยเป็นสวิตช์แบบ CMOS ซึ่งมีความต้านทานเท่ากับ

$$R = \left[\frac{1}{\mu_p C_{ox} (W/L)(V_{gs} - V_t)} \right]_{pmos} // \left[\frac{1}{\mu_n C_{ox} (W/L)(V_{gs} - V_t)} \right]_{nmos} \quad (3.11)$$



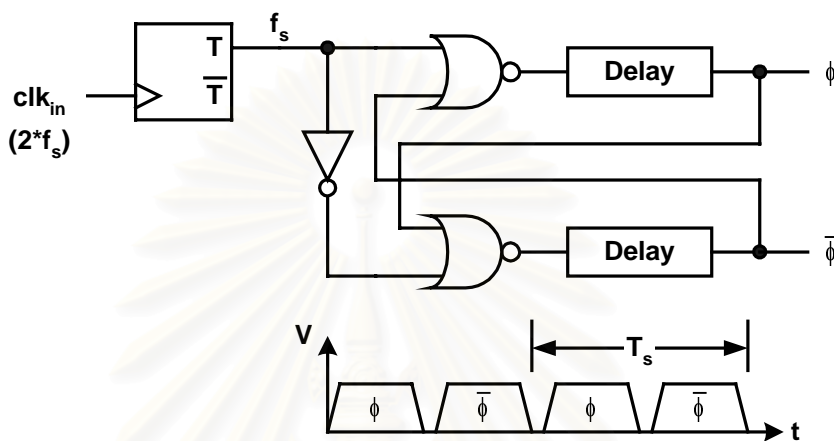
รูปที่ 3.10 วงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์

ในส่วนของการออกแบบวงจรสวิตช์ไขว้คู่จะออกแบบให้ตัวสวิตช์มีความต้านทานซึ่งคำนวณได้จาก (3.11) มีค่าต่ำเพื่อให้แบนด์วิดท์ของวงจรสวิตช์ไขว้คู่ซึ่งเกิดจากความต้านทานของสวิตช์และตัวเก็บประจุที่เป็นโหลดของแต่ละวงจรมีค่าสูงกว่าแบนด์วิดท์ของสัญญาณไม่ต่ำกว่าสิบเท่าเพื่อป้องกันผลกระทบจากแบนด์วิดท์ที่จำกัดของวงจรสวิตช์ไขว้คู่ที่มีต่อการเข้าที่ (settling) ของสัญญาณซึ่งจะทำให้อัตราขยายมีค่าต่ำลงและเกิดความเพี้ยน (distortion) ขึ้น นอกจากนี้ ในส่วนของการออกแบบวงจรสวิตช์ไขว้คู่ของวงจรมอดูเลเตอร์นั้นยังขึ้นอยู่กับค่าออฟเซตของวงจรถ่ายอินสตรูเมนต์ดังที่กล่าวใน 2.3.2 ด้วยเช่นกันโดยจะเป็นตัวกำหนดความต้านทานต่ำสุดของตัวสวิตช์ในวงจรมอดูเลเตอร์

3.2.5 วงจรสร้างสัญญาณนาฬิกาและวงจรชดเชยการประวิง

สัญญาณนาฬิกาที่ใช้ในเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ ประกอบด้วยสัญญาณนาฬิกา 3 ส่วน คือ 1. สัญญาณการสวิตช์ซึ่งใช้ในการสวิตช์ของวงจรรองผ่านแถบและวงจรถ่ายส่วนที่สองที่เป็นวงจรสวิตช์ตัวเก็บประจุ 2. สัญญาณการชอปเปอร์ซึ่งใช้ในการมอดูเลตและการดีมอดูเลต และ 3. สัญญาณการซีกตัวอย่างของวงจรมอดูเลตสัญญาณแอนะล็อกเป็นดิจิทัลซึ่งใช้กำหนดตำแหน่งการซีกตัวอย่างสัญญาณขาออกของวงจรถ่ายอินสตรูเมนต์ที่ถูกต้อง

ในส่วนของการสร้างสัญญาณการสวิตช์นั้น วงจรสร้างสัญญาณการสวิตช์จะรับสัญญาณนาฬิกา ความถี่สองเท่าของความถี่การสวิตช์จากภายนอกและทำการหารความถี่สัญญาณนาฬิกาทั้งสองเท่าด้วย ฟลิปฟลอปเพื่อจะได้สัญญาณการสวิตช์ที่มีวัฏจักรหน้าที่ (duty cycle) เท่ากับ 50% และนำไปใช้สร้างสัญญาณ นาฬิกาที่ไม่เหลื่อมกัน (non-overlapping clock) สำหรับการควบคุมสวิตช์ในวงจรสวิตช์ตัวเก็บประจุต่อไปนี้ดังรูป ที่ 3.11 [18]



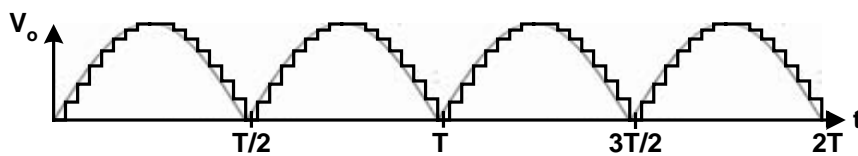
รูปที่ 3.11 วงจรสร้างสัญญาณการสวิตช์

ส่วนสัญญาณการชอปเปอร์สร้างขึ้นด้วยวงจรหารความถี่โดยใช้ฟลิปฟลอปดังที่กล่าวใน 3.1 ซึ่งมี ความถี่สัญญาณการสวิตช์เป็น 2^n เท่าของความถี่สัญญาณการชอปเปอร์ ดังนั้นสัญญาณการชอปเปอร์จึงสร้าง โดยการหารสัญญาณการสวิตช์โดยใช้ฟลิปฟลอปต่อกัน n ตัวดังรูปที่ 3.12



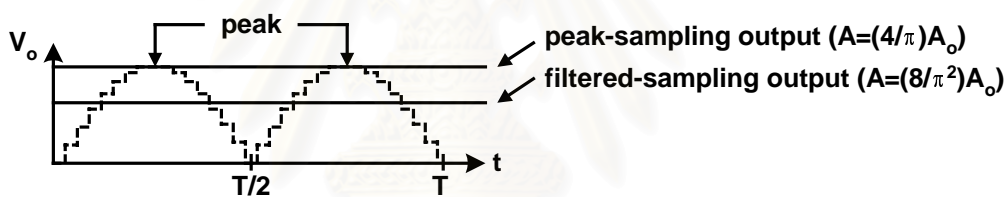
รูปที่ 3.12 วงจรสร้างสัญญาณการชอปเปอร์

สำหรับสัญญาณการชกตัวอย่างซึ่งจะถูกนำไปใช้เป็นสัญญาณนาฬิกาของวงจรแปลงผันสัญญาณแอนะลอกเป็นดิจิตอลถูกสร้างขึ้นเพื่อใช้ในการกำหนดตำแหน่งในการแปลงผันสัญญาณขาออกของวงจรรขยายอิน- สตรูเมนต์ SCIA เนื่องจากสัญญาณขาออกของวงจรรขยายอินสตรูเมนต์ SCIA นั้นเป็นสัญญาณแบบไม่ต่อเนื่อง ทางเวลาโดยสัญญาณขาออกจะมีการเปลี่ยนแปลงทุกคาบของการสวิตช์ดังรูปที่ 3.3 ดังนั้นในการแปลงผัน สัญญาณจึงจำเป็นต้องกำหนดตำแหน่งการชกตัวอย่างที่ถูกต้องขึ้นและการสร้างสัญญาณการชกตัวอย่างอย่าง ง่ายที่สุดก็ทำได้โดยการใช้นสัญญาณการสวิตช์เป็นสัญญาณการชกตัวอย่างนั่นเอง โดยสัญญาณขาออกของวง- จรรขยายอินสตรูเมนต์ที่ถูกชกตัวอย่างนั้นจะมีลักษณะเป็นสัญญาณดังรูปที่ 3.13 นั่นคือเป็นสัญญาณขาออกที่มี ลักษณะเดียวกับการใช้เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบแบบต่อเนื่องทางเวลาแต่เป็นสัญญาณ แบบชกตัวอย่าง และจำเป็นต้องกรองสัญญาณฮาร์โมนิกคู่ของความถี่การชอปเปอร์ออกไปซึ่งสามารถทำได้โดย ใช้การประมวลผลสัญญาณแบบดิจิตอลที่คอมพิวเตอร์

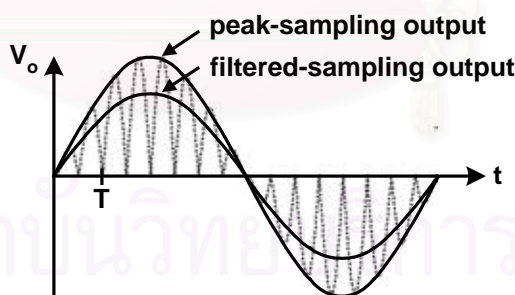


รูปที่ 3.13 สัญญาณขาออกของวงจรขยายอินสตรูเมนต์ที่ใช้เทคนิคการซอมเปอ์ร่วมกับวงจรกรองผ่านแถบแบบ สวิตซ์ตัวเก็บประจุเมื่อสัญญาณขาเข้าเป็นแรงดันกระแสตรง

แต่อย่างไรก็ตาม การใช้สัญญาณการสวิตซ์เป็นสัญญาณการซอมเปอ์ตัวอย่างทำให้วงจรแปลงผันสัญญาณ แอนะลอกเป็นสัญญาณดิจิตอลต้องทำงานที่ความถี่สูงมากเกินความจำเป็น ดังนั้นจึงจำเป็นต้องมีการลด ความถี่ของการซอมเปอ์ตัวอย่างสัญญาณขาออกของวงจรขยายอินสตรูเมนต์ลง โดยตำแหน่งการซอมเปอ์ที่ดีที่สุด สำหรับการซอมเปอ์ตัวอย่างความถี่ต่ำกว่าความถี่การสวิตซ์คือการซอมเปอ์ตัวอย่างที่ตำแหน่งค่ายอดของสัญญาณขาออก ในแต่ละครึ่งคาบของการซอมเปอ์ดังรูปที่ 3.14 เนื่องจากการซอมเปอ์ตัวอย่างที่ตำแหน่งนี้จะทำให้ได้สัญญาณขา ออกที่มีค่าสูงสุดและเป็นการกรองสัญญาณฮาร์โมนิกคู่ของความถี่การซอมเปอ์ไปด้วยในตัว ดังนั้นความถี่การ ซอมเปอ์ตัวอย่างสัญญาณขาออกของวงจรขยายอินสตรูเมนต์จะลดลงมาที่ความถี่สองเท่าของการซอมเปอ์เท่านั้น และมีอัตราขยายสูงขึ้นประมาณ $\pi/2$ เท่า



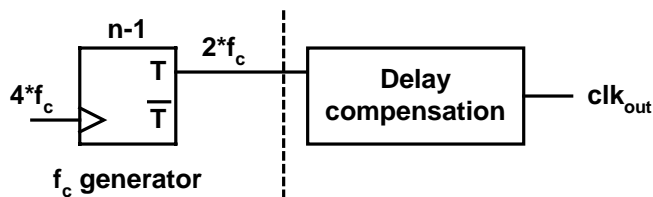
(ก) สัญญาณขาเข้าเป็นแรงดันกระแสตรง



(ข) สัญญาณขาเข้าเป็นคลื่นรูปไซน์

รูปที่ 3.14 การซอมเปอ์ตัวอย่างสัญญาณขาออกของวงจรขยายอินสตรูเมนต์ที่ค่ายอดทุก ๆ ครึ่งคาบการซอมเปอ์

ส่วนสัญญาณการซอมเปอ์ตัวอย่างที่สองเท่าของความถี่การซอมเปอ์นั้นสามารถสร้างได้โดยใช้สัญญาณ ขาออกจากฟลิปฟลอปตัวที่ $n-1$ ของวงจรสร้างสัญญาณการซอมเปอ์ซึ่งมีความถี่เป็นสองเท่าของความถี่การ ซอมเปอ์และต่อกับวงจรชดเชยการประวิงดังรูปที่ 3.15

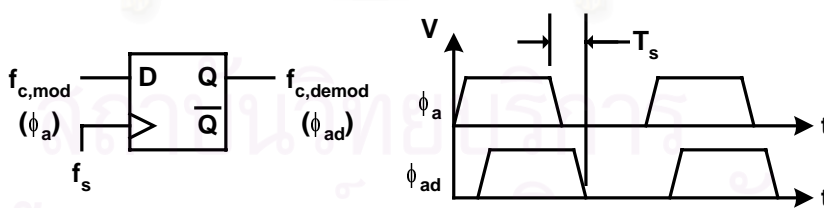


รูปที่ 3.15 วงจรสร้างสัญญาณการซีกตัวอย่าง

และถึงแม้ว่าการซีกตัวอย่างสัญญาณขาออกด้วยความถี่ที่ต่ำกว่าความถี่การสวิตช์นั้นจะทำให้เกิดการเคลือบแฝงของสัญญาณรบกวนความถี่สูง แต่ก็จะมีผลเฉพาะสัญญาณรบกวนของวงจรถายส่วนที่สองเท่านั้น ส่วนสัญญาณรบกวนของวงจรถายส่วนที่หนึ่งและวงจรรองผ่านแถบจะมีผลของการเคลือบแฝงน้อยมากเนื่องจากสัญญาณรบกวนของวงจรถายทั้งสองส่วนนี้ถูกจำกัดแบนด์วิดท์ด้วยวงจรรองผ่านแถบแล้ว และเนื่องจากสัญญาณรบกวนของวงจรถายอินสตรูเมนต์นั้นขึ้นอยู่กับสัญญาณรบกวนของวงจรถายส่วนที่หนึ่งและวงจรรองผ่านแถบเป็นส่วนใหญ่ ดังนั้นการซีกตัวอย่างสัญญาณขาออกด้วยความถี่ที่ต่ำกว่าความถี่การสวิตช์นั้นจะทำให้สัญญาณรบกวนของวงจรถายอินสตรูเมนต์ทั้งหมดเพิ่มขึ้นเพียงเล็กน้อยเท่านั้น

ส่วนวงจรถดเชยการประวิงนั้นทำหน้าที่เลื่อนเฟสสัญญาณการดีมอดูเลตเมื่อเทียบกับสัญญาณการมอดูเลตให้สอดคล้องกับการประวิงสัญญาณของวงจรถายสัญญาณเพื่อช่วยรักษาอัตราขยายของวงจรถายอินสตรูเมนต์ให้มีค่าสูงที่สุดดังที่กล่าวใน 2.3.1 โดยวงจรถดเชยการประวิงของวงจรรองผ่านแถบและวงจรถายส่วนที่สองเนื่องจากวงจรถายทั้งสองส่วนนี้เป็นวงจรสวิตช์ตัวเก็บประจุซึ่งมีเวลาการประวิงเป็นค่าแน่นอนโดยขึ้นอยู่กับลักษณะของวงจรถดเชยและค่าการสวิตช์

สำหรับวงจรรองและวงจรถายแบบสวิตช์ตัวเก็บประจุดังรูปที่ 3.7 และรูปที่ 3.8 ซึ่งมีเวลาการประวิงของแต่ละวงจรถดเชยกับค่าการสวิตช์ ดังนั้นวงจรถดเชยการประวิงของวงจรถายอินสตรูเมนต์จึงสร้างได้ด้วยฟลิปฟล็อปโดยทำหน้าที่เลื่อนเฟสสัญญาณการดีมอดูเลตเมื่อเทียบกับสัญญาณการมอดูเลตออกไปหนึ่งคาบของการสวิตช์ดังรูปที่ 3.16



รูปที่ 3.16 วงจรถดเชยการประวิง

3.3 ข้อจำกัดและความไม่เป็นอุดมคติ

เนื้อหาในส่วนนี้จะอธิบายถึงข้อจำกัดและความไม่เป็นอุดมคติของวงจรรขยายอินสตรูเมนต์ SCIA ซึ่งประกอบด้วยความไม่เข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์ ออฟเซต สัญญาณรบกวนและสัญญาณแบบวิธีร่วม แต่เนื่องจากสาเหตุและผลกระทบของออฟเซตและสัญญาณแบบวิธีร่วมของวงจรรขยายอินสตรูเมนต์นั้นเกิดขึ้นจากวงจรมอดูเลเตอร์และอัตราขยายแบบวิธีร่วมไปผลต่างของวงจรรขยายตามลำดับและไม่ได้ขึ้นอยู่กับการประยุกต์ใช้วงจรรองแบบสวิตช์ตัวเก็บประจุแทนวงจรรองแบบต่อเนื่องทางเวลา ดังนั้นออฟเซตและสัญญาณแบบวิธีร่วมของวงจรรขยายอินสตรูเมนต์ SCIA จะสามารถคำนวณได้เช่นเดียวกับการคำนวณค่าออฟเซตและสัญญาณแบบวิธีร่วมของวงจรรขยายอินสตรูเมนต์ CCIA ดังรายละเอียดใน 2.3.2 และ 2.3.4 ตามลำดับ

ส่วนรายละเอียดของความไม่เข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์ และสาเหตุและผลกระทบของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุที่มีต่อสัญญาณรบกวนนั้นจะได้อธิบายดังต่อไปนี้

3.3.1 ความไม่เข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์

จากที่กล่าวใน ความไม่เข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบและความถี่การชอปเปอร์ของเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุนั้นจะขึ้นอยู่กับความแม่นยำในการสร้างความถี่ทั้งสอง แต่เนื่องจากความถี่การชอปเปอร์นั้นสร้างขึ้นจากวงจรรวมความถี่การสวิตช์ตั้ง ซึ่งมีความแม่นยำสูงมาก ดังนั้นความไม่เข้าคู่ระหว่างความถี่ทั้งสองจึงขึ้นอยู่กับความแม่นยำของความถี่ศูนย์กลางของวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุเมื่อเทียบกับความถี่การสวิตช์ โดยสาเหตุของความไม่แม่นยำ (ϵ) นี้มีอยู่ด้วยกันสามประการดังต่อไปนี้

1. ความไม่เข้าคู่ของตัวเก็บประจุ (ϵ_c)

ความไม่เข้าคู่ของตัวเก็บประจุทำให้ค่าอัตราส่วนของตัวเก็บประจุในวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุเปลี่ยนไปซึ่งเป็นสาเหตุทำให้ฟังก์ชันถ่ายโอนและความถี่ศูนย์กลางของวงจรรองผ่านแถบเปลี่ยนไป โดยความถี่ศูนย์กลางของวงจรรองผ่านแถบนั้นสามารถคำนวณได้จากการแปลงเชิงเส้นคู่ของฟังก์ชันถ่ายโอนของวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุใน (3.9) กลับด้วยการแทน $z = \frac{2+sT}{2-sT}$ และเทียบสัมประสิทธิ์กับฟังก์ชันถ่ายโอนของวงจรรองผ่านแถบแบบต่อเนื่องทางเวลาแล้วจะได้

$$\omega_{o,s} = \frac{2}{T} \sqrt{\frac{C_2 C_3}{4C_A C_B - C_2 C_3 - 2C_3 C_4}}$$

$$\omega_{o,z} = \frac{2}{T} \tan^{-1} \left(\sqrt{\frac{C_2 C_3}{4C_A C_B - C_2 C_3 - 2C_3 C_4}} \right) \quad (3.12)$$

และความไม่แม่นยำของความถี่ศูนย์กลางของวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุเมื่อเทียบกับความถี่ การสวิทช์เนื่องจากความไม่เข้าคู่ของตัวเก็บประจุก็จะหาได้จากอนุพันธ์ของ (3.12) โดยมีค่าเท่ากับ

$$\begin{aligned} \frac{\partial \omega_{o,z}}{\partial c} &= \frac{2}{T} \cdot \cos^2\left(\frac{\omega_{o,z}T}{2}\right) \cdot \frac{N(c)}{\sqrt{C_2C_3(4C_A C_B - C_2C_3 - 2C_3C_4)^3}} \\ \frac{\partial f_{o,z}}{f_{o,z}} &= \frac{1}{\pi f_{o,z}T} \cdot \cos^2(\pi f_{o,z}T) \cdot \frac{N(c)}{\sqrt{C_2C_3(4C_A C_B - C_2C_3 - 2C_3C_4)^3}} \end{aligned} \quad (3.13)$$

โดยที่ $N(c) = C_3(2C_A C_B - C_3C_4)\partial C_2 + C_2(2C_A C_B \partial C_3 + C_3(C_3\partial C_4 - 2C_B\partial C_A - 2C_A\partial C_B))$ และ ∂C_x คือความไม่เข้าคู่หรือความไม่แม่นยำของตัวเก็บประจุ C_x โดยความไม่แม่นยำของความถี่ศูนย์กลางของวงจรรองผ่านแถบจะมีค่าประมาณเท่ากับความไม่เข้าคู่ของตัวเก็บประจุ เช่น ตัวเก็บประจุที่มีความไม่เข้าคู่ 0.12% จะทำให้เกิดความไม่แม่นยำของความถี่ศูนย์กลางของวงจรรองผ่านแถบประมาณ 0.125%

2. ความไม่เป็นอุดมคติของออปแอมป์ (ϵ_{opamp})

ความไม่เป็นอุดมคติของออปแอมป์ที่ใช้ในวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุก็มีผลทำให้ความถี่ศูนย์กลางมีค่าเปลี่ยนแปลงได้เช่นกัน โดยความไม่เป็นอุดมคติของออปแอมป์นั้นมีด้วยกันสองอย่าง คือ การมีอัตราขยายกระแสตรงที่จำกัดและการมีแบนด์วิดท์ที่จำกัด ซึ่งผลของความไม่เป็นอุดมคติของออปแอมป์ทั้งสองอย่างนี้ทำให้การต่อออปแอมป์เป็นวงจรรีจิสเตอร์มีอัตราขยายและเฟสผิดพลาดไป [16] ดังตารางที่ 3.1

ตารางที่ 3.1 ผลของความไม่เป็นอุดมคติของออปแอมป์ที่ต่อเป็นวงจรรีจิสเตอร์

อัตราขยายที่จำกัด (A_o) เมื่อ $(\omega_i T/2) \ll 1$	แบนด์วิดท์ที่จำกัด (f_u) เมื่อ $(\omega_i T) \ll 1$
$m(\omega_i) \approx -1/A_o$	$m(\omega_i) \approx -2\pi \left(\frac{f_i}{f_s}\right) e^{-\pi \left(\frac{f_u}{f_s}\right)}$
$\theta(\omega_i) \approx 1/A_o$	$\theta(\omega_i) \approx m(\omega_i)$ อินทิเกรเตอร์แบบกลับขั้ว $\theta(\omega_i) \approx 0$ อินทิเกรเตอร์แบบไม่กลับขั้ว

โดยที่ ω_i , f_i คือความถี่แอมพลิจูดอัตราขยายหนึ่งของวงจรรีจิสเตอร์ T คือคาบของการสวิทช์ f_u คือความถี่แอมพลิจูดอัตราขยายหนึ่งของออปแอมป์ $m(\omega_i)$ คือความผิดพลาดด้านอัตราขยายและ $\theta(\omega_i)$ คือความผิดพลาดด้านเฟสของวงจรรีจิสเตอร์

ผลจากความผิดพลาดด้านอัตราขยายและเฟสนี้จะทำความถี่ศูนย์กลางซึ่งมีค่าเท่ากับความถี่แอมพลิจูดอัตราขยายหนึ่งของวงจรรีจิสเตอร์ และค่า Q ประสิทธิภาพของวงจรรองผ่านแถบมีค่าเปลี่ยนแปลงไปเท่ากับ

$$\frac{\partial f_o}{f_o} = \frac{\partial \omega_o}{\omega_o} \approx \frac{1}{2} [m_1(\omega_i) + m_2(\omega_i)] \quad Q_{\text{eff}} \approx \frac{Q}{1 + Q[\theta_1(\omega_i) + \theta_2(\omega_i)]} \quad (3.14)$$

โดยที่ $m_1(\omega)$, $\theta_1(\omega)$, $m_2(\omega)$ และ $\theta_2(\omega)$ คือความผิดพลาดด้านอัตราขยายและด้านเฟสของอินทิเกรเตอร์ตัวที่หนึ่ง (ออปแอมป์ OA1 และ C_A) และอินทิเกรเตอร์ตัวที่สอง (ออปแอมป์ OA2 และ C_B) ของวงจรรองแบบสวิทช์ตัวเก็บประจุดังรูปที่ 3.7 (ก) ตามลำดับ

ผลของความไม่เป็นอุดมคติของออปแอมป์ดังที่กล่าวมานั้นทำให้วงจรแบบสวิทช์ตัวเก็บประจุดังรูปที่ 3.7 (ก) ซึ่งมีอินทิเกรเตอร์ตัวที่หนึ่งและตัวที่สองเป็นอินทิเกรเตอร์แบบกลับขั้วและไม่กลับขั้วตามลำดับนั้นมีความถี่ศูนย์กลางของวงจรรองผ่านแถบเปลี่ยนไปเท่ากับ

$$\frac{\partial f_o}{f_o} \approx \frac{1}{2} \left[\left(-\frac{1}{A_o} - 2\pi \left(\frac{f_o}{f_s} \right) e^{-\pi \left(\frac{f_u}{f_s} \right)} \right)_{OA1} + \left(-\frac{1}{A_o} - 2\pi \left(\frac{f_o}{f_s} \right) e^{-\pi \left(\frac{f_u}{f_s} \right)} \right)_{OA2} \right] \quad (3.15)$$

ซึ่งความถี่ศูนย์กลางของวงจรรองจะมีค่าต่ำลงเนื่องจากทุกพจน์ใน (3.15) นั้นมีค่าเป็นลบ โดยในออปแอมป์ที่มีอัตราขยายกระแสตรงที่มากกว่า 72 dB (4000) และมีแบนด์วิดท์มากกว่าความถี่การสวิทช์ประมาณ 2 เท่า นั้นจะทำให้ความถี่ศูนย์กลางของวงจรรองผ่านแถบมีค่าลดลงประมาณ 0.06% ซึ่งมีผลน้อยมาก

3. การประมาณค่าตัวเก็บประจุในการวาดผังวงจรรวม (ϵ_{layout})

ในการวาดผังวงจรรวมของค่าตัวเก็บประจุ C_2 และ C_3 ของวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุซึ่งมีค่าไม่เป็นจำนวนเต็มเท่าของหน่วยตัวเก็บประจุที่ใช้ในการออกแบบนั้นจะทำให้ความกว้างและความยาวของตัวเก็บประจุ C_2 และ C_3 นั้นมีขนาดไม่ลงตัวกับขนาดของกริด (grid) ที่เล็กที่สุดสำหรับการวาดผังวงจรรวม ดังนั้นในการวาดผังวงจรรวมจริงจึงต้องทำการปรับความกว้างและความยาวของตัวเก็บประจุให้พอดีกับกริดซึ่งจะทำให้ค่าตัวเก็บประจุ C_2 และ C_3 เปลี่ยนไป และทำให้ความถี่ศูนย์กลางของวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุเปลี่ยนไปด้วยเช่นกันโดยสามารถคำนวณได้จาก (3.12) แต่การเปลี่ยนแปลงของความถี่ศูนย์กลางจากการประมาณค่าตัวเก็บประจุนี้จะเป็นค่าคงที่ค่า ๆ หนึ่งอยู่ในช่วง $\pm 0.3\%$

3.3.2 สัญญาณรบกวน

ในขณะที่สัญญาณรบกวนที่เกิดขึ้นของวงจรรายอินสตรูเมนต์ CCIA เป็นสัญญาณรบกวนโดยตรง (direct noise) ซึ่งเกิดจากสัญญาณรบกวนอ้างอิง (referred noise) จากอุปกรณ์แต่ละตัวมารวมกันนั้น แต่สัญญาณรบกวนที่เกิดขึ้นของวงจรรายอินสตรูเมนต์ SCIA เป็นสัญญาณการซักตัวอย่าง (sample-and-hold noise) [17], [19] ซึ่งเกิดจากการซักตัวอย่างสัญญาณรบกวนของวงจรวิตซ์ตัวเก็บประจุเป็นส่วนใหญ่และโดยทั่วไปจะมีค่ามากกว่าสัญญาณรบกวนโดยตรงเนื่องจากการเคลือบแฝงของสัญญาณรบกวน ดังนั้นในส่วนนี้จะอธิบายถึงการคำนวณสัญญาณรบกวนของวงจรรายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุโดยแบ่งการคำนวณออกเป็น 3 ขั้นตอนคือ

1. การคำนวณสัญญาณรบกวนอ้างอิงของวงจรแต่ละส่วน
2. การคำนวณสัญญาณรบกวนการซักตัวอย่างของวงจรวิตซ์ตัวเก็บประจุ และ
3. การคำนวณสัญญาณรบกวนของวงจรรายอินสตรูเมนต์

ซึ่งมีรายละเอียดในแต่ละขั้นตอนดังต่อไปนี้

1. การคำนวณสัญญาณรบกวนอ้างอิงของวงจรแต่ละส่วน

ในขั้นตอนแรกนี้จะทำการคำนวณสัญญาณรบกวนอ้างอิงของวงจรมอดูเลเตอร์ วงจรรายอินสตรูเมนต์ วงจรมอดูเลเตอร์ ออปแอมป์ OA1, OA2, OA3 และสวิทช์ในวงจรวิตซ์ตัวเก็บประจุเพื่อใช้สำหรับการคำนวณ

สัญญาณรบกวนการชักตัวอย่างของวงจรวจรสวิทช์ตัวเก็บประจุต่อไป โดยสัญญาณรบกวนขาเข้าอ้างอิง (input-referred noise) ของวงจรถัดๆส่วนนั้นสามารถคำนวณได้จากผลรวมของสัญญาณรบกวนจากอุปกรณ์แต่ละตัวคูณกับกำลังสองของฟังก์ชันถ่ายโอนจากอุปกรณ์นั้น ๆ มายังขาเข้า

$$S_{input-referred}(f) = \sum |H_{device-input}(f)|^2 \cdot S_{device}(f) \quad (3.16)$$

และสำหรับวงจรรวมเทคโนโลยี CMOS นั้น สัญญาณรบกวนที่สำคัญคือสัญญาณรบกวนของทรานซิสเตอร์ MOS โดยการคำนวณสัญญาณรบกวนนั้นจะขึ้นกับย่านการทำงานซึ่งแบ่งออกได้เป็นสองย่านคือ

1. ทรานซิสเตอร์ MOS ที่ทำงานในย่านไตรโอด (triode region)

ทรานซิสเตอร์ MOS ที่ทำงานในย่านไตรโอดซึ่งมีคุณลักษณะเหมือนกับความต้านทานและถูกนำไปใช้ในวงจรถัดๆ เช่น วงจรมอดูเลเตอร์ วงจรดีมอดูเลเตอร์ และสวิทช์ในวงจรวจรสวิทช์ตัวเก็บประจุ ดังนั้นขนาดสัญญาณรบกวนของทรานซิสเตอร์ MOS ในย่านนี้จึงคำนวณได้เช่นเดียวกับการคำนวณขนาดสัญญาณรบกวนของความต้านทานตัวหนึ่งโดยเป็นสัญญาณรบกวนเชิงความร้อนที่มีค่าเฉลี่ยกำลังสองของสัญญาณรบกวนเท่ากับ

$$\begin{aligned} \overline{V_{n,th}^2} &= 4kTR_{on}\Delta f \\ &\approx 4kT \left(\frac{1}{\mu C_{ox} \frac{W}{L} (V_{gs} - V_t)} \right) \Delta f \end{aligned} \quad (3.17)$$

โดยที่ k คือค่าคงที่โบลต์ซมันน์ และ T คืออุณหภูมิ

2. ทรานซิสเตอร์ MOS ที่ทำงานในย่านอิ่มตัว (saturation region)

สัญญาณรบกวนของทรานซิสเตอร์ MOS ที่ทำงานในย่านอิ่มตัวประกอบด้วยสัญญาณรบกวนเชิงความร้อนและสัญญาณรบกวนฟลิคเกอร์โดยแต่ละส่วนมีค่าเฉลี่ยกำลังสองของสัญญาณรบกวนเท่ากับ

$$\overline{V_{n,th}^2} = 4kT \left(\frac{2}{3g_m} \right) \Delta f \quad (3.18)$$

$$\overline{V_{n,1/f}^2} = \frac{K_f}{C_{ox}WLf} \Delta f \quad (3.19)$$

โดยที่ g_m คือทรานส์คอนดักแตนซ์ของทรานซิสเตอร์ และ K_f คือสัมประสิทธิ์ของสัญญาณรบกวนฟลิคเกอร์ที่มีค่าขึ้นอยู่กับเทคโนโลยีซึ่งโดยทั่วไปมีค่าอยู่ในช่วง 10^{-24} และ 10^{-25} V²F สำหรับทรานซิสเตอร์ NMOS และ PMOS ตามลำดับ และกำหนดให้ค่าเฉลี่ยของสัญญาณรบกวนเชิงความร้อนและสัญญาณรบกวนฟลิคเกอร์มีค่าเท่ากันคือ ความถี่มุมสัญญาณรบกวน 1/f (1/f noise corner frequency: f_k) โดยสามารถคำนวณได้จาก (3.18) และ (3.19) และมีค่าเท่ากับ

$$f_k = \frac{3\mu K_f (V_{gs} - V_t)}{8kTL^2} \quad (3.20)$$

และเนื่องจากเทคนิคการชอปเปอร์นั้นเป็นเทคนิคที่ใช้ในการลดผลของสัญญาณรบกวนที่ความถี่ต่ำโดยมอดูเลตสัญญาณความถี่ต่ำไปทำการขยายที่ความถี่สูง ดังนั้นการออกแบบจึงต้องออกแบบให้สัญญาณรบกวนมีความถี่มุมสัญญาณรบกวน 1/f ต่ำกว่าความถี่การชอปเปอร์เพื่อหลีกเลี่ยงสัญญาณรบกวนความถี่ต่ำที่เกิดจากการมอดูเลตของสัญญาณรบกวนฟลิคเกอร์ที่ความถี่สูงซึ่งทำได้ 3 วิธีคือ

1. ออกแบบโดยใช้ทรานซิสเตอร์ PMOS เนื่องจากโดยทั่วไป K_p ของทรานซิสเตอร์ PMOS จะมีค่าต่ำกว่า K_n ของทรานซิสเตอร์ NMOS อยู่หลายเท่า
2. ออกแบบให้ MOS มีค่า $(V_{gs}-V_t)$ ต่ำ และ
3. ออกแบบทรานซิสเตอร์ MOS โดยใช้ค่า L ใหญ่

โดยเฉพาะวงจรรขยายส่วนที่หนึ่งเนื่องจากเป็นวงจรรขยายส่วนแรกสุด

2. การคำนวณสัญญาณรบกวนการชักรั่วอย่างของวงจรวิตซ์ตัวเก็บประจุ

โดยปกติเมื่อสัญญาณถูกชักรั่วอย่างก็จะเกิดการเคลือบแฝงของสัญญาณในช่วงความถี่ที่สูงกว่าครึ่งหนึ่งของความถี่การสวิตซ์ สำหรับสัญญาณรบกวนนั้นเมื่อถูกชักรั่วอย่างก็จะเกิดการเคลือบแฝงของสัญญาณรบกวนในช่วงความถี่สูงขึ้นเช่นเดียวกัน

สำหรับวงจรวิตซ์ตัวเก็บประจุ การชักรั่วอย่างจะเกิดขึ้นจากการสวิตซ์ของตัวเก็บประจุ ดังนั้นผลของการชักรั่วอย่างสัญญาณรบกวนซึ่งแต่ละความถี่ไม่สัมพันธ์กัน (uncorrelated) กันนั้นจะสามารถคำนวณได้โดยมีค่าเท่ากับ [17], [19]

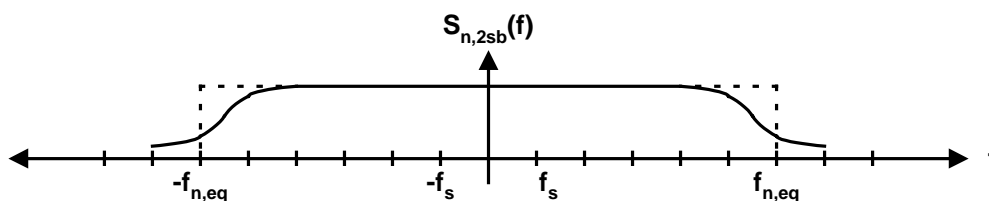
$$\begin{aligned} S_{n,out}^{SH}(f) &= \sum |H_{cap-out}(f)|^2 \cdot S_n^{SH}(f) \\ &= \sum |H_{cap-out}(f)|^2 \cdot \left(\frac{\tau}{T}\right)^2 \text{sinc}^2(\tau f) \sum_{k=-\infty}^{\infty} S_{n,2-sb}(f - kf_s) \end{aligned} \quad (3.21)$$

โดยที่ $H_{cap-out}(f)$ คือฟังก์ชันถ่ายโอนจากตัวเก็บประจุที่ชักรั่วอย่างสัญญาณรบกวนไปยังขาออกของวงจร, τ คือคาบเวลาในช่วงที่สัญญาณรบกวนถูกคงค่า, $T=1/f_s$ คือคาบของการสวิตซ์ และ $S_{n,2-sb}(f)$ คือความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนแถบข้างคู่ (double sideband noise PSD)

แต่สำหรับการใช้สัญญาณแบบชักรั่วอย่างของวงจรรองผ่านแถบและวงจรรขยายส่วนที่สอง สัญญาณรบกวนจะถูกคงค่าตลอดทั้งคาบ ดังนั้นค่า $\tau=T$ ส่วนทอม $\sum_{k=-\infty}^{\infty} S_{n,2-sb}(f - kf_s)$ คือผลของการเคลือบแฝงของสัญญาณรบกวนในช่วงความถี่สูง โดยคำนวณได้จากการทับซ้อนของความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนที่ถูกเลื่อนความถี่ดังรูปที่ 3.17 ดังนั้นสัญญาณรบกวนจะมีความหนาแน่นกำลังเชิงสเปกตรัมใหญ่ขึ้นเท่ากับอัตราส่วนของแบนด์วิดท์สมมูลของสัญญาณรบกวน (equivalent noise bandwidth: $f_{n,eq}$) ต่อความถี่การชักรั่วอย่างดัง (3.22)

$$\sum_{k=-\infty}^{\infty} S_n(f - kf_s) = \frac{2f_{n,eq}}{f_s} \cdot S_{n,2-sb}(f) = \frac{f_{n,eq}}{f_s} \cdot S_n(f) \quad (3.22)$$

โดยที่ $S_n(f)$ คือความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนแถบข้างเดี่ยว (single sideband noise PSD)



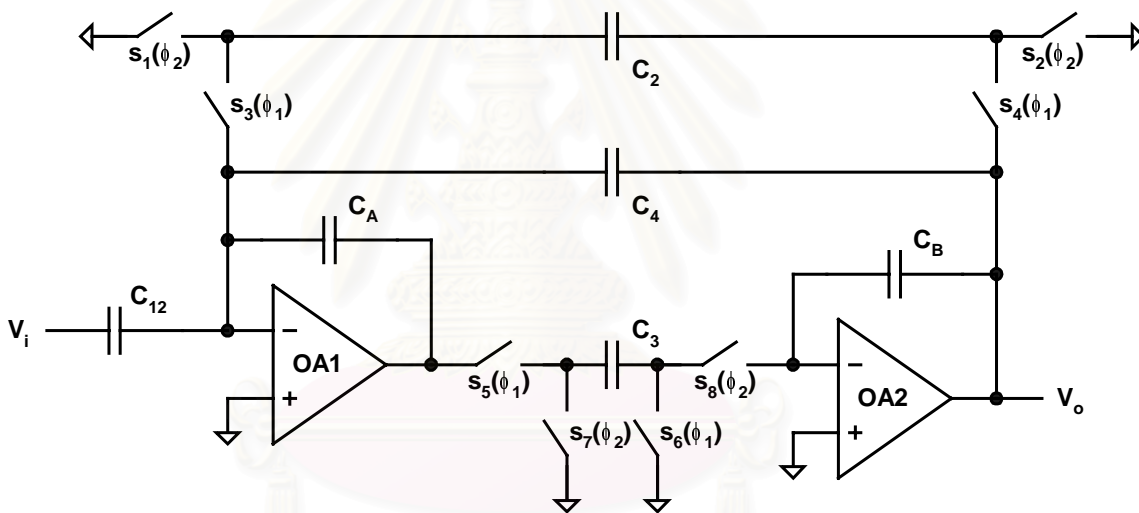
รูปที่ 3.17 ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนและแบนด์วิดท์สัญญาณรบกวนสมมูล

ดังนั้นสัญญาณรบกวนการชักตัวอย่างของวงจรรองผ่านแถบและวงจรมอดูเลเตอร์ที่สลับเป็นวงจรมอดูเลเตอร์ตัวเก็บประจุสามารถคำนวณได้โดยคำนวณสัญญาณรบกวนโดยตรงที่ถูกชักตัวอย่างที่ตัวเก็บประจุแต่ละตัวและทำการคำนวณผลของการชักตัวอย่างต่อสัญญาณรบกวนดังกล่าวดังต่อไปนี้

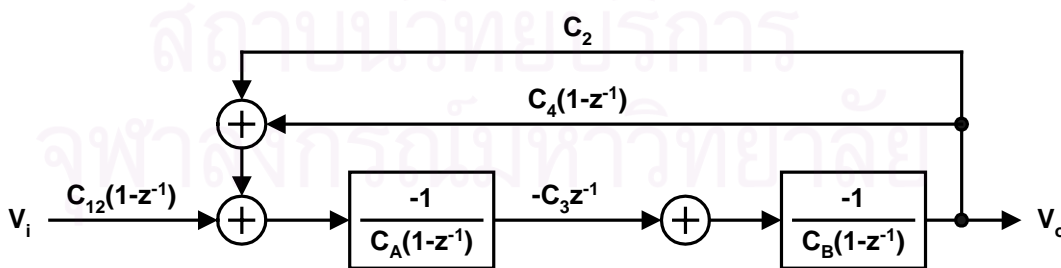
1. สัญญาณรบกวนการชักตัวอย่างของวงจรรองผ่านแถบ

สัญญาณรบกวนการชักตัวอย่างของวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุดังรูปที่ 3.18 (ก) ประกอบด้วยสัญญาณรบกวนโดยตรงของสวิตช์ S_1, S_2 ซึ่งถูกชักตัวอย่างที่ตัวเก็บประจุ C_2 ในเฟส ϕ_2 และสัญญาณรบกวนโดยตรงของวงจรมอดูเลเตอร์ วงจรมอดูเลเตอร์ที่หนึ่ง สัญญาณรบกวนโดยตรงของออปแอมป์ OA1, OA2 สัญญาณรบกวนโดยตรงของสวิตช์ S_3, S_4, S_5, S_6 ซึ่งถูกชักตัวอย่างที่ตัวเก็บประจุ C_3 ในเฟส ϕ_1

โดยในขั้นตอนแรกของการคำนวณสัญญาณรบกวนการชักตัวอย่างจะต้องทำการคำนวณสัญญาณรบกวนโดยตรงของวงจรมอดูเลเตอร์ต่าง ๆ นั้นอ้างอิงไปยังตัวเก็บประจุที่สัญญาณรบกวนโดยตรงของวงจรมอดูเลเตอร์นั้นถูกชักตัวอย่างกลายเป็นสัญญาณรบกวนการชักตัวอย่าง



(ก) วงจรรองผ่านแถบ



(ข) แผนภาพบล็อกของวงจรรองผ่านแถบ

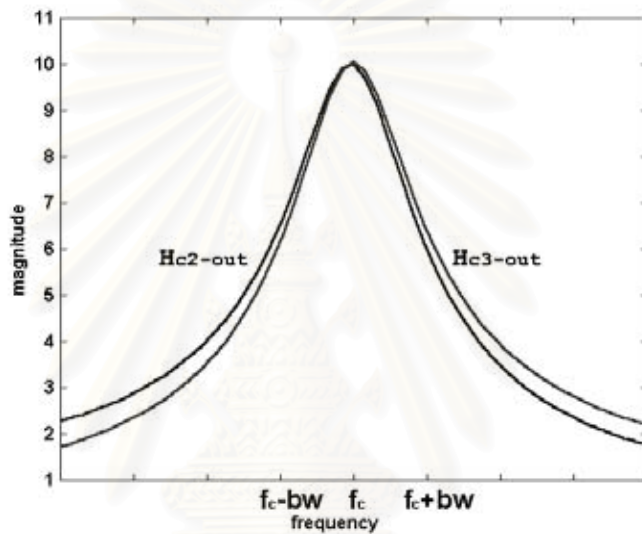
รูปที่ 3.18 วงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ

หลังจากนั้น ในการคำนวณสัญญาณรบกวนการชักตัวอย่างขาออกของวงจรรองผ่านแถบก็จะทำได้ โดยคำนวณผลการเคลื่อนที่ของสัญญาณรบกวนดัง (3.21) และคำนวณหาฟังก์ชันถ่ายโอนจากตัวเก็บประจุ

C_2 และ C_3 ไปยังขาออกของวงจรกรองผ่านแถบเพื่อคำนวณผลของสัญญาณรบกวนการซึกตัวอย่างที่ตัวเก็บประจุ ทั้งสองตัวอ้างอิงไปยังขาออกโดยใช้แผนภาพบล็อกดังรูปที่ 3.18 (ข) ซึ่งมีฟังก์ชันถ่ายโอนดัง (3.23) โดยฟังก์ชันถ่ายโอนทั้งสองนี้แสดงให้เห็นว่าสัญญาณรบกวนของวงจรส่วนที่หนึ่ง และสัญญาณรบกวนของวงจรส่วนที่สอง นั้นจะถูกจำกัดแบนด์วิดท์ลงเหลือประมาณเท่ากับแบนด์วิดท์ของวงจรกรองผ่านแถบนั่นดังรูปที่ 3.19

$$H_{c2-out}(z) = \frac{-C_2 C_3 z^{-1}}{C_A C_B + (-2C_A C_B + C_2 C_3 + C_3 C_4) z^{-1} + (C_A C_B - C_3 C_4) z^{-2}} \quad (3.23)$$

$$H_{c3-out}(z) = \frac{C_3 C_A (z^{-1} - z^{-2})}{C_A C_B + (-2C_A C_B + C_2 C_3 + C_3 C_4) z^{-1} + (C_A C_B - C_3 C_4) z^{-2}}$$



รูปที่ 3.19 ฟังก์ชันถ่ายโอนจากตัวเก็บประจุ C_2 และ C_3 ไปยังขาออกของวงจรกรองผ่านแถบในรูปที่ 3.18

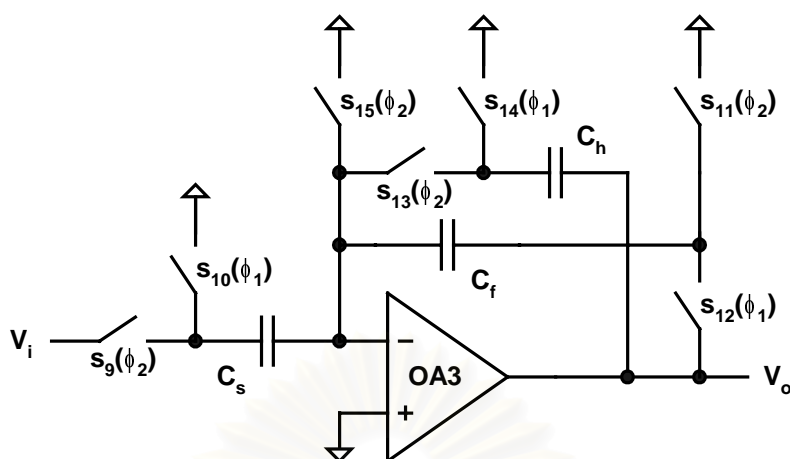
2. สัญญาณรบกวนการซึกตัวอย่างของวงจรขยายส่วนที่สอง

สัญญาณรบกวนการซึกตัวอย่างของวงจรขยายส่วนที่สองดังรูปที่ 3.20 ประกอบด้วยสัญญาณรบกวนโดยตรงของวงจรกรองผ่านแถบ สัญญาณรบกวนโดยตรงของสวิตช์ S_9, S_{15} ซึ่งถูกซึกตัวอย่างที่ตัวเก็บประจุ C_s ในเฟส ϕ_2 และสัญญาณรบกวนโดยตรงของออปแอมป์ OA3 สัญญาณรบกวนโดยตรงของสวิตช์ S_{11}, S_{15} ซึ่งถูกซึกตัวอย่างที่ตัวเก็บประจุ C_f ในเฟส ϕ_2

ส่วนการคำนวณสัญญาณรบกวนการซึกตัวอย่างขาออกของวงจรขยายส่วนที่สองนั้นก็ได้เช่นเดียวกับการคำนวณสัญญาณรบกวนการซึกตัวอย่างของวงจรกรองผ่านแถบ คือ คำนวณสัญญาณรบกวนโดยตรงอ้างอิงมายังตัวเก็บประจุ คำนวณผลการเคลื่อนที่ของสัญญาณรบกวน และคำนวณสัญญาณรบกวนการซึกตัวอย่างขาออก โดยฟังก์ชันถ่ายโอนจากตัวเก็บประจุ C_s และ C_f ที่ใช้ในการคำนวณผลของสัญญาณรบกวนการซึกตัวอย่างจากตัวเก็บประจุ C_s และ C_f ไปยังขาออกของวงจรขยายส่วนที่สองนั้นมีฟังก์ชันถ่ายโอนเท่ากับ

$$H_{cs-out}(z) = -(C_s/C_f) z^{-1/2} \quad (3.24)$$

$$H_{cf-out}(z) = 1$$



รูปที่ 3.20 วงจรขยายส่วนที่สอง

3. การคำนวณสัญญาณรบกวนของวงจรถ่ายอินสตรูเมนต์

ในขั้นตอนนี้สุดท้ายสำหรับการคำนวณสัญญาณรบกวนของวงจรถ่ายอินสตรูเมนต์ SCIA นั้น สัญญาณรบกวนการซักรั่วอย่างของวงจรถ่ายอินสตรูเมนต์ถูกนำมารวมกับสัญญาณรบกวนที่เกิดจากการใช้งานสัญญาณขาออกของวงจรถ่ายอินสตรูเมนต์ซึ่งขึ้นอยู่กับทางเลือกใช้งานสัญญาณขาออกของวงจรถ่ายอินสตรูเมนต์ว่าเป็นสัญญาณแบบต่อเนื่องทางเวลาโดยใช้วงจรกรองผ่านต่ำแบบต่อเนื่องทางเวลา หรือเป็นสัญญาณแบบซักรั่วอย่างโดยใช้วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

1. การใช้งานสัญญาณขาออกแบบต่อเนื่องทางเวลา

สำหรับการใช้งานสัญญาณขาออกแบบต่อเนื่องทางเวลานั้น สัญญาณรบกวนขาออกของวงจรถ่ายอินสตรูเมนต์จะประกอบด้วยสัญญาณรบกวนการซักรั่วอย่างของวงจรดังที่กล่าวมาข้างต้นรวมกับสัญญาณรบกวนการซักรั่วอย่างที่เกิดจากการซักรั่วอย่างสัญญาณรบกวนโดยตรงของวงจรถ่ายส่วนที่สองและวงจรมอดูเลเตอร์ซึ่งสามารถคำนวณได้จาก (3.21) โดยมีค่า $\tau = T/2$ และ $T = 1/f_c$ เนื่องจากสัญญาณรบกวนโดยตรงนี้จะถูกสวิตช์ทุก ๆ ครึ่งคาบของการซอเปอร์ที่วงจรมอดูเลเตอร์ และสัญญาณรบกวนขาเข้าอ้างอิงของวงจรถ่ายอินสตรูเมนต์จะมีค่าเท่ากับ

$$S_{n,in}(f) = \frac{S_{n,out}(f)}{\left(\frac{8}{\pi^2}\right)A_o} = \frac{\pi^2}{8} S_{no}(1 + f_k T) \quad (3.25)$$

โดยที่ A_o คืออัตราขยายของวงจรถ่ายและวงจรกรองผ่านแถบรวมกัน และเท่ากับผลของการใช้เทคนิคการซอเปอร์ร่วมกับวงจรกรองผ่านแถบแบบต่อเนื่องทางเวลาดัง (2.17)

2. การใช้งานสัญญาณขาออกแบบซักรั่วอย่าง

สำหรับการใช้งานสัญญาณขาออกแบบซักรั่วอย่างนั้น สัญญาณรบกวนขาออกของวงจรถ่ายอินสตรูเมนต์จะประกอบด้วยสัญญาณรบกวนการซักรั่วอย่างของวงจรดังที่กล่าวมาข้างต้นเช่นเดียวกันรวมกับสัญญาณรบกวนการซักรั่วอย่างที่เกิดจากการซักรั่วอย่างสัญญาณรบกวนโดยตรงของวงจรถ่ายส่วนที่สองและวงจรมอดูเลเตอร์เช่นเดียวกันกับการใช้งานสัญญาณขาออกแบบต่อเนื่องทางเวลา แต่สัญญาณรบกวนในส่วน

นี้จะถูกคงค่าตลอดช่วงการซัดตัวอย่าง ดังนั้นในการคำนวณสัญญาณรบกวนการซัดตัวอย่างนี้จะมีค่า $\tau=T$ และ $T=1/f_{\text{samp}}$ โดยที่ f_{samp} คือความถี่การซัดตัวอย่างสัญญาณขาออก และขนาดของสัญญาณรบกวนขาออกบางส่วนก็จะมีค่าขึ้นอยู่กับความถี่การซัดตัวอย่างสัญญาณขาออกด้วยเช่นกันดังที่กล่าวใน 3.2.5 ส่วนสัญญาณรบกวนขาเข้าอ้างอิงของวงจรมอนิเตอร์นั้นจะเท่ากับ

$$S_{n,in}(f) = \frac{S_{n,out}(f)}{\left(\frac{4}{\pi}\right)A_o} = \frac{\pi}{4} S_{no}(1 + f_k T) \quad (3.26)$$

โดยมีสัญญาณรบกวนขาเข้าอ้างอิงต่ำกว่าการใช้งานสัญญาณขาออกแบบต่อเนื่องทางเวลาเนื่องจากมีอัตราขยายที่สูงกว่าประมาณ $\pi/2$ เท่าจากการซัดตัวอย่างที่ค่ายอดของสัญญาณขาออกในแต่ละครั้งค่านั่นเอง

3.4 สรุป

จากเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบที่อธิบายถึงรายละเอียดในบทที่ 2 ในบทนี้จะนำเสนอแนวความคิดในการพัฒนาเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบโดยใช้วงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุแทนการใช้วงจรรองผ่านแถบแบบต่อเนื่องทางเวลาเพื่อเพิ่มความเข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบกับความถี่การชอปเปอร์ให้มีค่าสูงมากขึ้น

วงจรมอนิเตอร์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุประกอบด้วยวงจรมอดูเลเตอร์ วงจรมอนิเตอร์ส่วนที่หนึ่ง วงจรรองผ่านแถบ วงจรมอนิเตอร์ส่วนที่สอง และวงจรมอดูเลเตอร์ซึ่งเป็นวงจรในส่วนของการขยายสัญญาณ วงจรสร้างสัญญาณนาฬิกาและวงจรถ่ายการประวิงซึ่งเป็นวงจรในส่วนของการควบคุมสัญญาณนาฬิกา โดยเมื่อใช้งานร่วมกับวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลในการแปลงสัญญาณขาออกของวงจรมอนิเตอร์ให้เป็นสัญญาณดิจิทัลนั้นจะช่วยเพิ่มอัตราขยายของวงจรมอนิเตอร์เพิ่มขึ้นอีก $\pi/2$ เท่า และช่วยลดความจำเป็นในการใช้วงจรรองผ่านต่ำเพื่อซัดสัญญาณฮาร์โมนิกคู่ของความถี่การชอปเปอร์เมื่อเทียบกับเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบต่อเนื่องทางเวลา

นอกจากนั้นในบทนี้ยังกล่าวถึงสาเหตุของข้อจำกัดความเข้าคู่ของระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบกับความถี่การชอปเปอร์ในการออกแบบ รวมทั้งรายละเอียดและการคำนวณสัญญาณรบกวนซึ่งเป็นความไม่เป็นอุดมคติที่แตกต่างจากวงจรมอนิเตอร์ CCIA โดยสัญญาณรบกวนของวงจรมอนิเตอร์ SCIA นั้นเป็นสัญญาณรบกวนการซัดตัวอย่างที่มีการเคลือบแฝงของสัญญาณรบกวนความถี่สูงซึ่งเกิดเนื่องจากการใช้วงจรรองผ่านแถบแบบสวิทช์ตัวเก็บประจุอีกด้วย

บทที่ 4

การออกแบบวงจรขยายอินสตรูเมนต์ต้นแบบ

จากบทที่ผ่านมาซึ่งได้กล่าวถึงการทำงาน วงจรส่วนต่าง ๆ ข้อจำกัด และความไม่เป็นอุดมคติของเทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบแบบสวิตช์ตัวเก็บประจุไว้แล้วนั้น ในบทที่ 4 นี้จะอธิบายถึงรายละเอียดการออกแบบในระดับทรานซิสเตอร์ของวงจรในส่วนของการขยายสัญญาณ และระดับลอจิกเกตของวงจรในส่วนของการควบคุมสัญญาณนาฬิกาเพื่อให้ได้คุณสมบัติของวงจรขยายอินสตรูเมนต์ที่กำหนดไว้ และรายละเอียดของวงจรส่วนที่เพิ่มเติมสำหรับการทดสอบวงจรขยายในแต่ละส่วน สุดท้ายจึงกล่าวถึงการออกแบบผังวงจรของวงจรขยายอินสตรูเมนต์

4.1 กระบวนการเจือสารและคุณสมบัติของวงจรขยายอินสตรูเมนต์

ในการออกแบบวงจรรวมโดยทั่วไป กระบวนการเจือสารที่ใช้ในการออกแบบและคุณสมบัติของวงจรรวมนั้นจะต้องถูกกำหนดขึ้นมาก่อนเพื่อใช้กำหนดคุณสมบัติและข้อจำกัดของอุปกรณ์ในการออกแบบและใช้กำหนดคุณสมบัติสำหรับการออกแบบวงจรย่อยส่วนต่าง ๆ ต่อไป

สำหรับการออกแบบวงจรขยายอินสตรูเมนต์ต้นแบบนี้จะใช้กระบวนการเจือสารเทคโนโลยี 0.7 μ m CMOS ของ Alcatel Microelectronics โดยมีรายละเอียดทั้งคุณสมบัติ ข้อจำกัด และการออกแบบของอุปกรณ์รวมทั้งชุดเซลล์มาตรฐาน (standard cell library) ที่ใช้สำหรับการออกแบบใน [13]

ส่วนการกำหนดคุณสมบัติของวงจรขยายอินสตรูเมนต์นั้น เนื่องจากวงจขยายอินสตรูเมนต์ทำหน้าที่ขยายสัญญาณขาเข้าซึ่งมีขนาดเล็ก เช่น สัญญาณคลื่นสมองซึ่งมีขนาดสัญญาณเล็กที่สุดอยู่ในระดับไมโครโวลต์และมีขนาดสัญญาณใหญ่สุดอยู่ในระดับมิลลิโวลต์ ดังนั้นในการออกแบบวงจรขยายอินสตรูเมนต์ต้นแบบนี้จึงกำหนดให้มีคุณสมบัติของวงจรขยายอินสตรูเมนต์ดังตารางที่ 4.1

ตารางที่ 4.1 คุณสมบัติของวงจรขยายอินสตรูเมนต์ในการออกแบบ

อัตราขยาย	~ 60 dB (~1000)
แบนด์วิดท์	~ 4 kHz
ออฟเซต	< 20 μ V
สัญญาณรบกวนขาเข้าอ้างอิง	< 2 μ V (20 nV/sqrt.Hz)
อัตราส่วนการจับแบบวีธีรวม	> 90 dB
อำนาจจำแนก (resolution), อัตราส่วนของสัญญาณต่อสัญญาณรบกวน	9-10 bit (56-62 dB)

จากคุณสมบัติของวงจรขยายอินสตรูเมนต์ในตารางที่ 4.1 สัญญาณขาเข้าสูงสุดจะอยู่ในช่วง 1-2 mV ดังนั้นเพื่อเป็นการเพิ่มพิสัยพลวัต (dynamic range: DR) หรือช่วงการทำงานของสัญญาณขาเข้าขนาดต่าง ๆ

กัน และหลีกเลี่ยงการสร้างสัญญาณขนาดเล็กมากสำหรับทดสอบวงจร อัตราขยายของวงจรขยายอินสตรูเมนต์ ต้นแบบนี้ถูกออกแบบให้สามารถสามารถปรับค่าได้โดยการปรับอัตราขยายของวงจรกรองผ่านแถบและวงจรขยายส่วนที่สอง เนื่องจากวงจรทั้งสองส่วนเป็นวงจรสวิทช์ตัวเก็บประจุซึ่งสามารถปรับค่าอัตราขยายได้อย่างแม่นยำโดยการเปลี่ยนค่าตัวเก็บประจุ C_{12} และ C_5 ที่ทำหน้าที่กำหนดอัตราขยายของวงจรแต่ละส่วน

สำหรับการออกแบบวงจรขยายอินสตรูเมนต์ต้นแบบนี้จะกำหนดให้วงจรขยายส่วนที่หนึ่งมีอัตราขยายเท่ากับ 20 วงจรกรองผ่านแถบมีอัตราขยายเลือกค่าได้ระหว่าง 3 หรือ 15 และวงจรขยายส่วนที่สองมีอัตราขยายเลือกค่าได้ระหว่าง 2 หรือ 4 โดยเมื่อใช้แรงดันแหล่งจ่าย 5 V และอัตราขยายที่กำหนดนั้น วงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ และวงจรขยายส่วนที่สองจะมีต้องช่วงแวกแรงดันขาออกของสัญญาณผลต่างประมาณ ± 0.8 V, ± 2.4 V และ ± 4.8 V ตามลำดับ

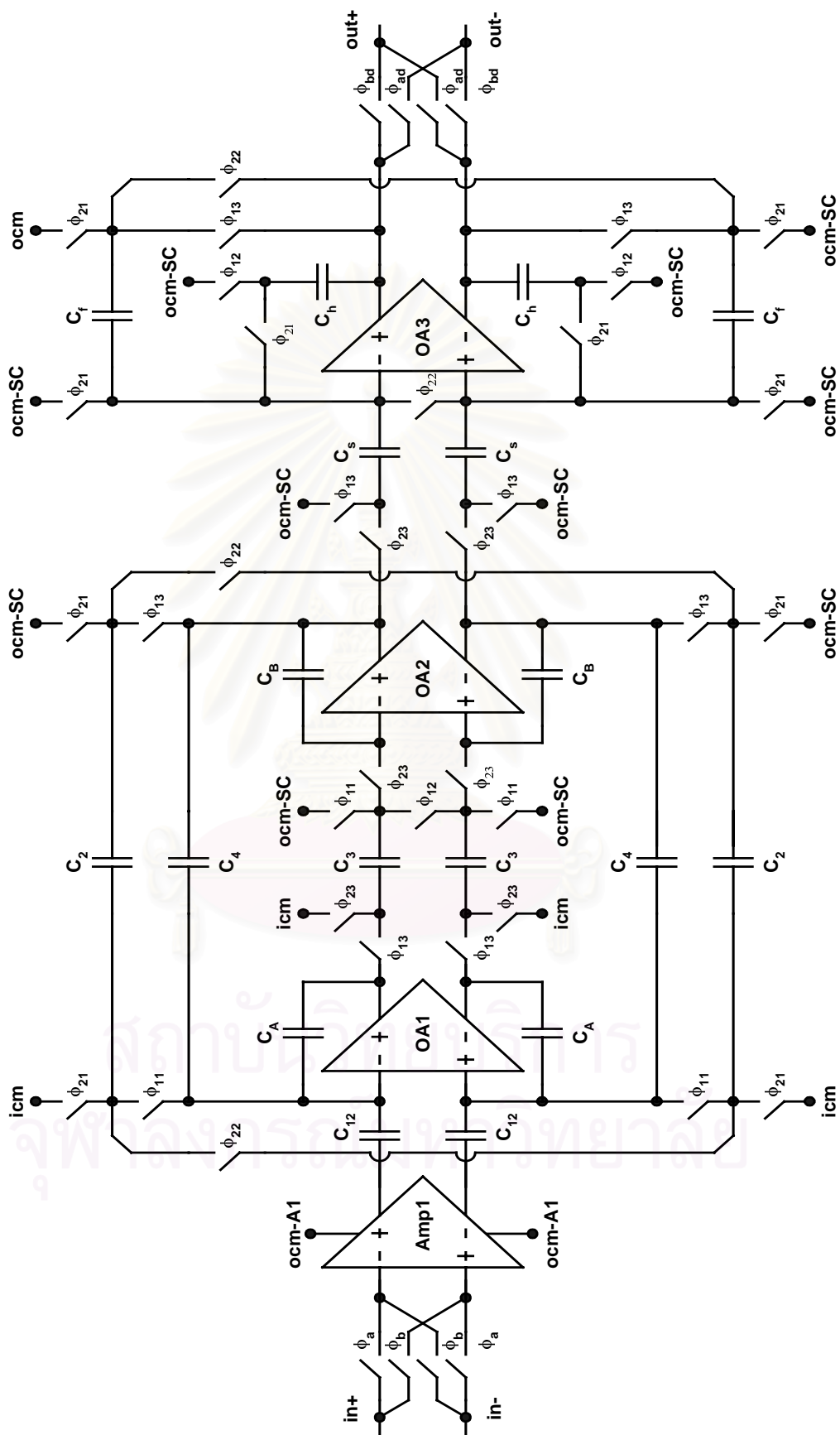
4.2 การออกแบบวงจรขยายอินสตรูเมนต์แต่ละส่วน

ในการออกแบบวงจรขยายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์นั้น วงจรขยายอินสตรูเมนต์จะถูกออกแบบเป็นวงจรขยายแบบผลต่างเต็ม (fully differential) โดยรับสัญญาณขาเข้า ทำการขยาย และให้สัญญาณขาออกในแบบผลต่าง ดังนั้นวงจรในส่วนของการขยายสัญญาณซึ่งประกอบด้วยวงจรมอดูเลเตอร์ วงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ วงจรขยายส่วนที่สอง และวงจรมอดูเลเตอร์นั้นจะถูกออกแบบเป็นวงจรแบบผลต่างเต็มดังรูปที่ 4.1 โดยมีสัญญาณนาฬิกาสำหรับการชอปเปอร์และการสวิทช์ดังรูปที่ 4.2

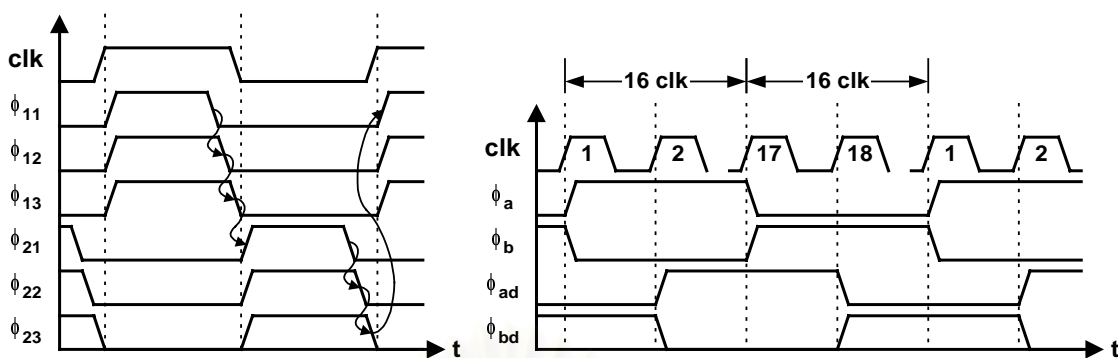
สำหรับการเลือกใช้ความถี่สัญญาณนาฬิกาขาเข้าและการออกแบบวงจรสร้างสัญญาณนาฬิกาเพื่อใช้สร้างสัญญาณการสวิทช์ สัญญาณการชอปเปอร์ และสัญญาณการซักร้อยอย่างถูกกำหนดจากคุณสมบัติในการออกแบบและข้อจำกัดของวงจรขยายอินสตรูเมนต์ โดยความถี่การชอปเปอร์ถูกกำหนดจากแบนด์วิดท์ในการออกแบบของวงจรขยายอินสตรูเมนต์และค่า Q ของวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุซึ่งขึ้นอยู่กับความถี่ระหว่างความถี่การชอปเปอร์และความถี่ศูนย์กลางของวงจรกรองผ่านแถบ ดังนั้นเพื่อให้ออฟเซตของวงจรขยายอินสตรูเมนต์มีค่าต่ำที่สุดต้องการคำนวณใน 2.3.2 ความถี่การชอปเปอร์จะมีค่าเท่ากับ

$$f_c = 2Bw \cdot Q = 2Bw \sqrt{\frac{1}{8\varepsilon}} \quad (4.1)$$

ส่วนความถี่การสวิทช์ซึ่งมีค่าเป็น 2^1 เท่าของความถี่การชอปเปอร์นั้นถูกกำหนดจากการใช้กำลังงานของวงจรขยายอินสตรูเมนต์ โดยการเพิ่มความถี่การสวิทช์จะทำให้ออฟแอมป์ต้องใช้เวลาเพิ่มขึ้นและใช้กำลังงานมากขึ้น ส่วนการลดความถี่การสวิทช์จะทำให้ผลของสัญญาณรบกวนการซักร้อยอย่างของวงจรสวิทช์ตัวเก็บประจุมีค่าสูงขึ้นและต้องใช้เวลาเพิ่มขึ้นเช่นเดียวกันเพื่อลดสัญญาณรบกวนขาเข้าอ้างอิงลง แต่สำหรับการออกแบบวงจรขยายอินสตรูเมนต์ต้นแบบนี้จะยังไม่คำนึงถึงการใช้กำลังงานมากนัก โดยจะเลือกใช้ความถี่การสวิทช์ให้มีค่าสูงกว่าความถี่การชอปเปอร์ 32 เท่า เพื่อให้สัญญาณขาออกแบบซักร้อยอย่างมีลักษณะคล้ายคลึงกับการใช้วงจรขยายอินสตรูเมนต์ CCIA และสามารถนำไปใช้เป็นสัญญาณขาออกแบบต่อเนื่องทางเวลาได้โดยผ่านวงจรกรองผ่านต่ำ สำหรับวงจรขยายอินสตรูเมนต์ต้นแบบซึ่งมีแบนด์วิดท์และค่า Q เท่ากับ 4 kHz และ 10 นั้นจึงมีความถี่การชอปเปอร์และความถี่การสวิทช์เท่ากับ 80 kHz และ 2.56 MHz ตามลำดับ



รูปที่ 4.1 วงจรในส่วนของการขยายสัญญาณของวงจรขยายอินสตรูเมนต์



รูปที่ 4.2 สัญญาณนาฬิกาสำหรับการชอปเปอร์และการสวิตช์ของวงจรขยายอินสตรูเมนต์

นอกจากวงจรในส่วนของการขยายสัญญาณและการสร้างความถี่สัญญาณนาฬิกาแล้ว ภายในวงจรขยายอินสตรูเมนต์ต้นแบบยังประกอบด้วยวงจรไบแอสซึ่งทำหน้าที่สร้างแรงดันไบแอส แรงดันอ้างอิงให้กับวงจรในส่วนของการขยายสัญญาณทั้งหมด และวงจรทดสอบสำหรับใช้ทดสอบการทำงานของวงจรขยายอินสตรูเมนต์ โดยถัดไปจะกล่าวถึงรายละเอียดการออกแบบวงจรขยายอินสตรูเมนต์แต่ละส่วน

4.2.1 วงจรขยายส่วนที่หนึ่ง

วงจรขยายส่วนที่หนึ่งซึ่งเป็นวงจรขยายแบบต่อเนื่องทางเวลาและวงจรขยายวงเปิดดังรูปที่ 3.5 ถูกออกแบบโดยใช้วงจรดังรูปที่ 4.3 [14] โดยมี m_1, m_2 ทำหน้าที่เป็นทรานส์คอนดักแตนซ์ G_{m1} และ m_7 - m_{10} ทำหน้าที่เป็นทรานส์คอนดักแตนซ์ G_{m2} [20] ของวงจรในรูปที่ 3.5 ซึ่งมีค่าเท่ากับ

$$G_{m1} = g_{m1} \quad G_{m2} = \frac{g_{m7}}{1 + (\beta_{m7}/4\beta_{m9})} \quad (4.2)$$

โดยที่ g_{mx} คือค่าทรานส์คอนดักแตนซ์ของทรานซิสเตอร์ m_x และ $\beta_{mx} = k(W/L)$ คือคุณสมบัติของทรานซิสเตอร์ m_x โดยมีค่าขึ้นอยู่กับกระบวนการเจือสาร (k) และขนาดของทรานซิสเตอร์ (W/L)

ดังนั้นวงจรขยายส่วนที่หนึ่งจะมีอัตราขยายและแบนด์วิดท์ของสัญญาณผลต่างเท่ากับ

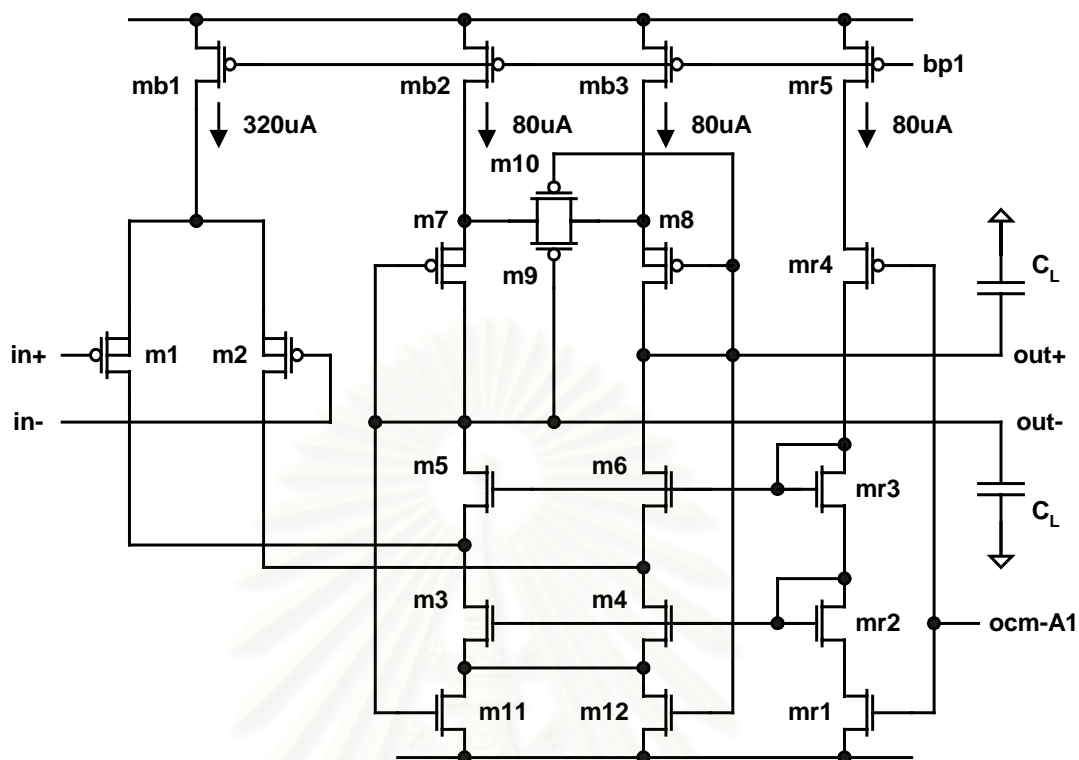
$$A_{v,dm} = \frac{(1 + (\beta_{m7}/4\beta_{m9}))g_{m1}}{g_{m7}} \quad \omega_{-3dB,dm} = \frac{g_{m7}}{(1 + (\beta_{m7}/4\beta_{m9}))C_l} \quad (4.3)$$

สำหรับ m_{11}, m_{12} ทำหน้าที่เป็นวงจรป้อนกลับสัญญาณแบบวิธีร่วม โดยมีอัตราขยายและความกว้างแถบอัตราขยายหนึ่งของสัญญาณแบบวิธีร่วมเท่ากับ

$$A_{v,cm} = \frac{(1 + (\beta_{m7}/4\beta_{m9}))g_{m11}}{g_{m7}} \quad \omega_{u,cm} = \frac{g_{m11}}{C_l} \quad (4.4)$$

ส่วน m_{r1} - m_{r5} ทำหน้าที่เป็นวงจรไบแอสจำลอง (replica bias) ให้กับ m_3 - m_6 เพื่อกำหนดแรงดันกระแสตรงขาออกของวงจรขยายส่วนที่หนึ่ง [21]

ในการออกแบบวงจรขยายส่วนที่หนึ่งนั้นใช้ทรานซิสเตอร์ PMOS เป็นทรานซิสเตอร์ขาเข้าและมีค่า L ใหญ่เนื่องจากต้องออกแบบให้ความถี่มุมสัญญาณรบกวน $1/f$ ของวงจรมีค่าต่ำกว่าความถี่การชอปเปอร์ดังรายละเอียดใน 2.3.3



m1,m2	500/2.0	mr1	50/6.0
m3,m4	750/6.0	mr2,m3	250/6.0
m5,m6	250/6.0	mr4	38/6.0
m7,m8	38/6.0	mr5	110/2.0
m9,m10	10/6.0	mb1	420/2.0
m11,m12	150/6.0	mb2,mb3	110/2.0

รูปที่ 4.3 แผนภาพและขนาดของวงจรรขยายส่วนที่หนึ่ง

สำหรับแรงดันกระแสตรงขาเข้าและขาออกของวงจรรขยายส่วนที่หนึ่งจะถูกตั้งค่าอยู่ที่ 2.0 V เนื่องจากจะทำให้สัญญาณขาเข้าแบบวิธีร่วมและสัญญาณขาออกผลต่างมีช่วงการแกว่งกว้างที่สุด ส่วนผลจากการจำลองการทำงานนั้น วงจรรขยายส่วนที่หนึ่งมีคุณสมบัติดังนี้

อัตราขยาย	~ 20
แบนด์วิดท์ ($C_L=5$ pF)	1.5 MHz
สัญญาณรบกวนขาเข้าอ้างอิงที่ 80 kHz	7.02 nV/sqrt.Hz
ความถี่มุมสัญญาณรบกวน 1/f	27.7 kHz
ช่วงแกว่งแรงดันขาเข้าแบบวิธีร่วม	0.5-3.5 V
ช่วงแกว่งแรงดันขาออก	1.0-3.2 V
กำลังงาน	2.8 mW

4.2.2 วงจรกรองผ่านแถบ

การออกแบบวงจรสวิตช์ตัวเก็บประจุประกอบด้วย การออกแบบสามส่วนคือ การออกแบบค่าตัวเก็บประจุ การออกแบบออปแอมป์ และการออกแบบสวิตช์ โดยการออกแบบค่าตัวเก็บประจุนั้นจะขึ้นกับฟังก์ชันถ่ายโอนของวงจรสวิตช์ตัวเก็บประจุ ส่วนการออกแบบออปแอมป์นั้นจะขึ้นอยู่กับคุณสมบัติของออปแอมป์ เช่น อัตราขยายกระแสตรง แบนด์วิดท์ สัญญาณรบกวน และช่วงแอมพลิจูดแรงดันออก โดยค่าอัตราขยายกระแสตรงของออปแอมป์ที่ต้องการนั้นสามารถคำนวณได้จากค่าผิดพลาด (error) ซึ่งคือส่วนเล็กลงที่สุดของอำนาจจำแนกสัญญาณ และตัวประกอบการป้อนกลับ (feedback factor: ff) ซึ่งเป็นฟังก์ชันถ่ายโอนจากขาออกของออปแอมป์ไปยังขาเข้าของออปแอมป์ ดังนั้นค่าอัตราขยายกระแสตรงของออปแอมป์ที่ใช้ในการออกแบบสามารถคำนวณได้โดยมีค่าเท่ากับ

$$\begin{aligned} error &= \frac{1}{\text{resolution}(2^{\text{bit}})} = \frac{1}{\text{SNR}} \\ ff &= \frac{V_{i,\text{opamp}}}{V_{o,\text{opamp}}} = \frac{C_{\text{feedback}}}{C_{\text{input-node}} + C_{\text{input-parasitic}}} \\ \text{DCgain}_{\text{opamp}} &= 1/(error \cdot ff) \end{aligned} \quad (4.5)$$

ส่วนความกว้างแถบอัตราขยายหนึ่งของออปแอมป์เพื่อให้สัญญาณขาออกเข้าที่ (settling) ภายในระยะเวลาครั้งคาบการสวิตช์ได้ทันนั้นสามารถคำนวณได้จากความถี่การสวิตช์ ค่าคงตัวของเวลาของการเข้าที่ และตัวประกอบการป้อนกลับ โดยความกว้างแถบอัตราขยายหนึ่งของออปแอมป์สามารถคำนวณได้มีค่าเท่ากับ

$$\omega_{u,\text{opamp}} = \frac{2}{T_s} \cdot n_\tau \cdot \frac{1}{ff} \quad (4.6)$$

โดยที่ n_τ คือค่าคงตัวของเวลาของการเข้าที่ซึ่งมีค่าขึ้นอยู่กับอำนาจจำแนกสัญญาณของวงจรขยายอินสตรูเมนต์

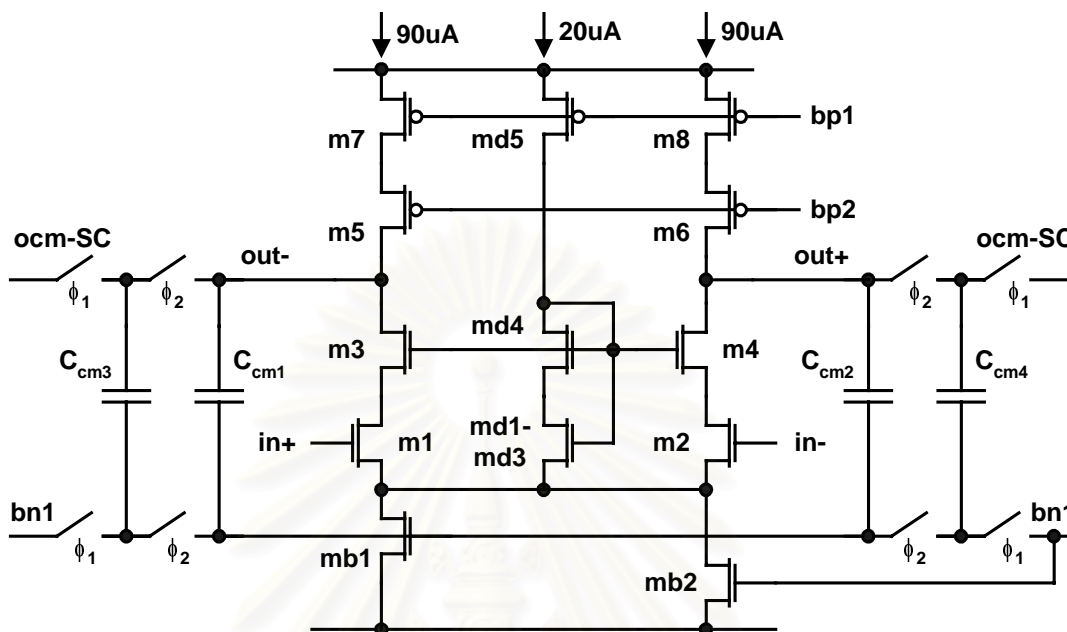
การออกแบบค่าตัวเก็บประจุของวงจรกรองผ่านแถบบนรูปที่ 4.1 ซึ่งเป็นวงจรกรองผ่านแถบ biquad อันดับสองค่า Q สูงแบบสวิตช์ตัวเก็บประจุสามารถคำนวณได้ดัง (3.7) โดยวงจรขยายอินสตรูเมนต์ต้นแบบซึ่งมีค่าอัตราขยาย ค่า Q และอัตราส่วนความถี่การสวิตช์ต่อความถี่ศูนย์กลางของวงจรกรองผ่านแถบท่ากับ 3 (หรือ 15), 10 และ 32 เท่าตามลำดับนั้นจะมีค่าตัวเก็บประจุของวงจรกรองผ่านแถบท่ากับ

$$\begin{aligned} C_A = C_B &= 2.43 \text{ pF} & C_{12} &= 0.729 \text{ (หรือ } 3.645) \text{ pF} \\ C_2 = C_3 &= 0.474 \text{ pF} & C_4 &= 0.243 \text{ pF} \end{aligned}$$

ซึ่งขนาดของค่าตัวเก็บประจุดังกล่าวในกระบวนการเจือสารเทคโนโลยี CMOS 0.7 μm นี้จะทำให้ความไม่เข้าคู่ของความถี่ศูนย์กลางของวงจรกรองผ่านแถบท่ากับความถี่การสวิตช์จากความไม่เข้าคู่ของตัวเก็บประจุใน (3.13) มีค่าเท่ากับ 0.125% และทำให้ค่า Q ของวงจรกรองผ่านแถบบน (2.15) มีค่าเท่ากับ 10 นั้นเอง

ส่วนการออกแบบออปแอมป์นั้น ออปแอมป์ OA1 และ OA2 ของวงจรกรองผ่านแถบบนแบบสวิตช์ตัวเก็บประจุใช้วงจรแบบ telescopic เนื่องจากช่วงแอมพลิจูดของสัญญาณในช่วงวงจรกรองผ่านแถบบนมีค่าไม่สูงมาก นอกจากนั้นวงจรแบบ telescopic เป็นวงจรที่มีขนาดเล็ก กินกำลังงานต่ำ และมีสัญญาณรบกวนต่ำกว่าวงจรแบบอื่น ๆ โดยในการออกแบบออปแอมป์ OA1 และ OA2 นี้จะเลือกใช้ทรานซิสเตอร์ NMOS เป็นทรานซิสเตอร์ขาเข้าเพื่อให้ออปแอมป์มีแบนด์วิดท์สูง ซึ่งถึงแม้ว่าจะทำให้ความถี่มุมสัญญาณรบกวน $1/f$ นั้นมีค่าสูงกว่าความถี่การชอปเปอร์แต่ก็จะมีผลไม่มากนัก เนื่องจากสัญญาณขาเข้าของวงจรกรองผ่านแถบบนนั้นจะถูกขยายโดยวงจร

ขยายส่วนที่หนึ่งมาแล้วที่หนึ่งทำให้สัญญาณรบกวนที่ต่อสัญญาณรบกวนมากขึ้น และสัญญาณรบกวนของวงจร สวิตช์ตัวเก็บประจุส่วนใหญ่จะเกิดจากการเคลื่อนที่ของสัญญาณรบกวนที่มีความถี่สูงเป็นหลัก



m1-m4	67.5/1.4	md1-md3	15/4.0
m5-m8	126/2.0	md4	15/1.4
mb1,mb2	75/1.4	md5	28/2.0
C _{cm1} ,C _{cm2}	0.972 pF	C _{cm3} ,C _{cm4}	0.243 pF

รูปที่ 4.4 แผนภาพและขนาดของออปแอมป์ OA1

รูปที่ 4.4 แสดงแผนภาพของออปแอมป์ OA1 ซึ่งเป็นวงจรแบบ telescopic โดยใช้ตัวเก็บประจุ C_{cm1}-C_{cm4} เป็นวงจรป้อนกลับสัญญาณแบบวิธีร่วม [18] ของออปแอมป์เนื่องจากเป็นวงจรป้อนกลับสัญญาณแบบวิธีร่วมที่ไม่กินกำลังงานและไม่ทำให้ช่วงแอมพลิจูดของออปแอมป์ลดลง ส่วนออปแอมป์ OA2 นั้นก็จะเป็นวงจรลักษณะเช่นเดียวกับกับออปแอมป์ OA1 แต่มีขนาดของทรานซิสเตอร์และกระแสเป็นครึ่งของออปแอมป์ OA1 เนื่องจากมีตัวประกอบป้อนกลับที่สูงกว่าจึงต้องการความกว้างแถบอัตรายายหนึ่งต่ำกว่า โดยผลจากการจำลองการทำงานนั้น ออปแอมป์ทั้งสองมีคุณสมบัติดังนี้

ออปแอมป์	OA1	OA2
อัตรายายกระแสตรง	> 79 dB (9000)	> 79 dB (9000)
ความกว้างแถบอัตรายายหนึ่ง	25.9 MHz (C _L =3.67 pF)	9.64 MHz (C _L =5.27 pF)
สัญญาณรบกวนขาเข้าอ้างอิงที่ 1 MHz	8.69 nV/sqrt.Hz	12.4 nV/sqrt.Hz
ช่วงแอมพลิจูดขาออก	1.3-3.8 V	

สำหรับการออกแบบสวิตช์ในวงจรกรองผ่านแถบแบบสวิตช์ตัวเก็บประจุและวงจรป้อนกลับสัญญาณแบบวิธีร่วมของออปแอมป์ทั้งสองตัวนั้นจะออกแบบให้มีแบนด์วิดท์มากกว่าแบนด์วิดท์ของออปแอมป์ประมาณ

10 เท่าขึ้นไปเพื่อป้องกันไม่ให้เกิดการประวิงซึ่งเกิดจากผลของความต้านทานของสวิตช์และตัวเก็บประจุไปรบกวนการเข้าที่ (settling) สัญญาณขาออกของออปแอมป์ และเลือกใช้ค่า L ขนาดเล็กที่สุดในการออกแบบเพื่อลดความไม่เป็นอุดมคติที่จะเกิดจากการส่งผ่านสัญญาณนาฬิกาและการขีดประจุ นอกจากนี้ยังใช้การปิดสวิตช์เฟสก่อน-หลัง (early-delay phase) ของสัญญาณนาฬิกาดังรูปที่ 4.2 เพื่อลดผลของการขีดประจุให้มีค่าต่ำที่สุด

4.2.3 วงจรขยายส่วนที่สอง

การออกแบบค่าตัวเก็บประจุของวงจรขยายส่วนที่สองดังรูปที่ 4.1 ซึ่งกำหนดให้มีอัตราขยายเท่ากับ 2 (หรือ 4) นั้นสามารถออกแบบได้โดยมีค่าตัวเก็บประจุแต่ละตัวเท่ากับ

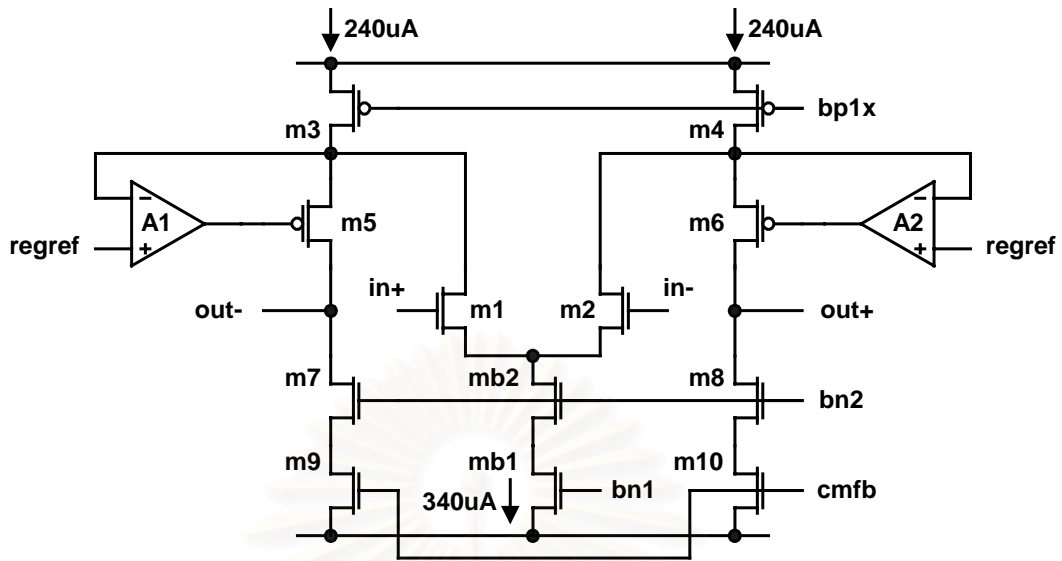
$$C_s = 0.486 \text{ (หรือ } 0.972) \text{ pF} \quad C_f = 0.243 \text{ pF}$$

$$C_h = 0.243 \text{ pF}$$

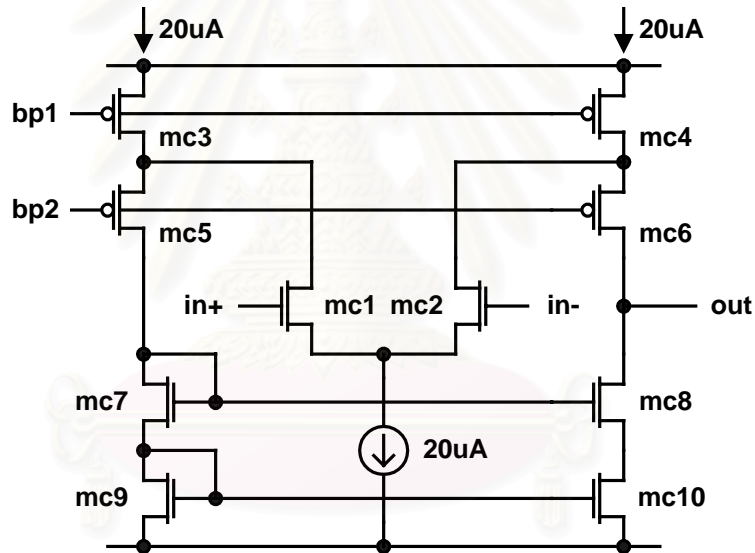
ส่วนการออกแบบออปแอมป์นั้น ออปแอมป์ OA3 จะถูกออกแบบโดยใช้วงจรแบบ folded cascode ดังรูปที่ 4.5 (ก) เนื่องจากสัญญาณขาออกของวงจรขยายส่วนที่สองนั้นเป็นสัญญาณขาออกของวงจรขยายอิน-สตรูเมนต์ที่จึงต้องมีช่วงแวงแรงดันขาออกกว้าง และออกแบบโดยใช้วงจร regulated cascode (ออปแอมป์ A1 และ A2) ในส่วนของทรานซิสเตอร์ PMOS ดังรูปที่ 4.5 (ข) [22] เพื่อรักษาอัตราขยายในช่วงแวงแรงดันขาออกด้านแรงดันสูงให้ยังคงมีค่าสูงมากพอเนื่องจากความต้านทานขาออกของทรานซิสเตอร์จะมีค่าลดลงเมื่อแรงดันตกคร่อมทรานซิสเตอร์มีค่าต่ำลงจนทำให้หลุดออกจากย่านการทำงานอิมิตัว สำหรับวงจรป้อนกลับสัญญาณแบบวิธีร่วมนั้นจะใช้ตัวเก็บประจุเป็นวงจรป้อนกลับสัญญาณแบบวิธีร่วมนั้นเช่นเดียวกับออปแอมป์ OA1 และ OA2 โดยผลจากการจำลองการทำงานนั้น ออปแอมป์ OA3 มีคุณสมบัติดังนี้

อัตราขยายกระแสตรง	> 78 dB (8000)
ความถี่แวงแถบอัตราขยายหนึ่ง	40.1 MHz ($C_L = 5.03 \text{ pF}$)
สัญญาณรบกวนขาเข้าอ้างอิงที่ 1 MHz	8.08 nV/sqrt.Hz
ความถี่มุมสัญญาณรบกวน 1/f	406 kHz
ช่วงแวงแรงดันขาออก	0.6-4.4 V
กำลังงาน	2.8 mW

สำหรับการออกแบบสวิตช์ของวงจรขยายส่วนที่สองก็จะมีหลักการเช่นเดียวกับการออกแบบสวิตช์ในวงจรกรองผ่านแถบคือให้มีแบนด์วิดท์มากกว่าแบนด์วิดท์ของออปแอมป์ประมาณ 10 เท่าและเลือกใช้ค่า L ขนาดเล็กที่สุด รวมทั้งใช้การปิดสวิตช์เฟสก่อน-หลังด้วยเพื่อลดผลของการส่งผ่านสัญญาณนาฬิกาและการขีดประจุให้มีค่าต่ำที่สุด



(ก) วงจรออปแอมป์ OA3



(ข) วงจรออปแอมป์ A1 และ A2

M1,m2	127.5/1.4	mc1,mc2	7.5/1.4
m3,m4	810/2.0	mc3,mc4	30/2.0
m5,m6	300/2.0	mc5,mc6	15/2.0
m7-m10	75/1.4	mc7-mc10	7.5/1.4
mb1,mb2	255/1.4		

รูปที่ 4.5 แผนภาพและขนาดของออปแอมป์ OA3 ยกเว้นส่วนป้อนกลับสัญญาณแบบวิธีร่วม

4.2.4 วงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์

วงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์ถูกสร้างขึ้นจากวงจรวจรสวิทช์ไบว้คู่ตั้งรูปที่ 3.10 โดยออกแบบทรานซิสเตอร์ของวงจรทั้งสองให้มีความต้านทานต่ำเพื่อให้สัญญาณขาออกของวงจรมอดูเลเตอร์มีความเป็น

อุดมคติและไม่ให้การประวิงซึ่งเกิดจากความต้านทานของวงจรมอดูเลเตอร์และโหลดแบบตัวเก็บประจุของวงจรมอดูเลเตอร์นั้นที่มีผลต่อการเข้าที่ของสัญญาณขาออก แต่ขนาดทรานซิสเตอร์ของวงจรมอดูเลเตอร์นั้นจะถูกจำกัดไม่ให้มีขนาดใหญ่เกินไปด้วยออฟเซตที่จะเกิดขึ้นจากความไม่เข้าคู่ของสวิตช์ไขว้คู่ในวงจรมอดูเลเตอร์ดังรายละเอียดใน 2.3.2

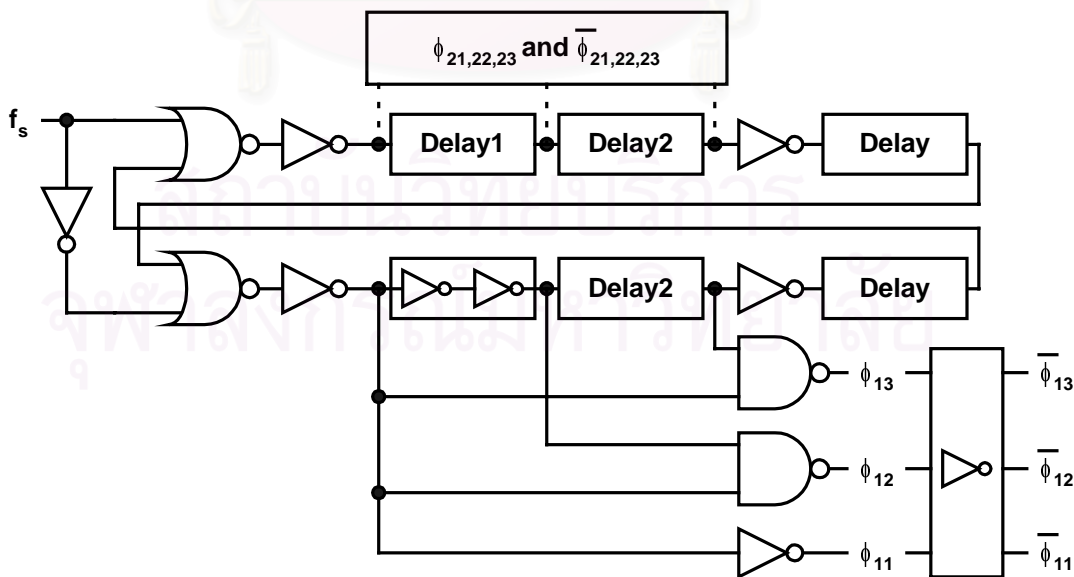
ความไม่เข้าคู่ของทรานซิสเตอร์ที่ใช้ในการคำนวณออฟเซตของกระบวนการเจือสารเทคโนโลยี CMOS 0.7 μ m นี้มีค่าประมาณ $\Delta C_{ot}/C_{ol} = \Delta W/W = \Delta L/L = 10\%$ และ $\Delta V_{th} = 30mV$ โดยวงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์นั้นมีคุณสมบัติดังนี้

	วงจรมอดูเลเตอร์	วงจรมอดูเลเตอร์
ขนาดทรานซิสเตอร์ NMOS, PMOS	3/0.7, 12/0.7	4/0.7, 16/0.7
แบนด์วิดท์	60.6 MHz ($C_L=2$ pF)	27.0 MHz ($C_L=6$ pF)
สัญญาณรบกวนขาเข้าอ้างอิง	5.36 nV/sqrt.Hz	4.64 nV/sqrt.Hz

โดยขนาดของวงจรมอดูเลเตอร์ดังตารางข้างต้นจะทำให้เกิดออฟเซตของวงจรมอดูเลเตอร์ที่คำนวณจาก (2.12) และ (2.13) นั้นมีค่าประมาณ 1.5 μ V

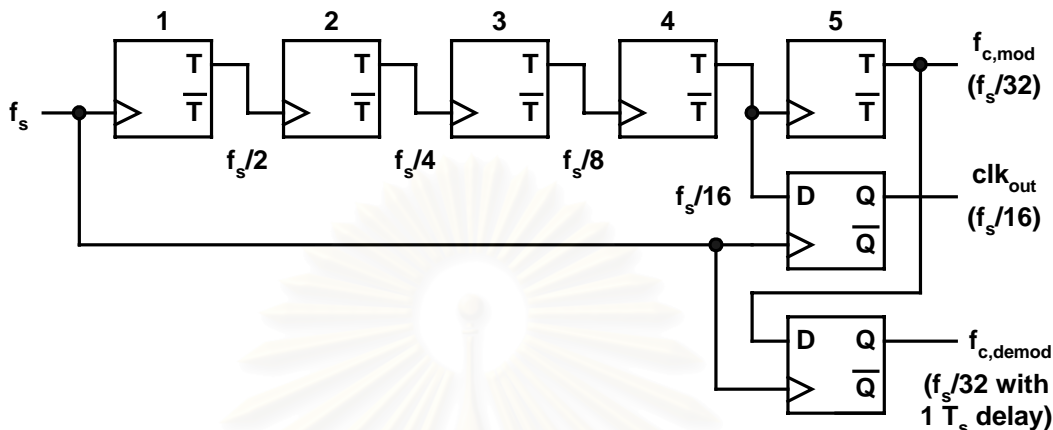
4.2.5 วงจรสร้างสัญญาณนาฬิกาและวงจรชดเชยการประวิง

วงจรสร้างสัญญาณนาฬิกาซึ่งทำหน้าที่สร้างสัญญาณการสวิตช์ สัญญาณการชอปเปอร์ และสัญญาณการชกตัวอย่าง รวมทั้งวงจรชดเชยการประวิงที่มีรายละเอียดการทำงานใน 3.2.3 นั้นถูกสร้างขึ้นโดยใช้ลอจิกเกต โดยวงจรสร้างสัญญาณการสวิตช์ซึ่งมีเฟสก่อน-หลังของสัญญาณนาฬิกาดังรูปที่ 4.2 นั้นสามารถสร้างขึ้นได้โดยการดัดแปลงวงจรสร้างสัญญาณการสวิตช์ดังรูปที่ 3.11 มาเป็นวงจรมอดูเลเตอร์ที่ 4.6 ที่เพิ่มวงจรในส่วนของการทำเฟสก่อน-หลังของสัญญาณการสวิตช์ขึ้น



รูปที่ 4.6 วงจรสร้างสัญญาณการสวิตช์ที่มีเฟสก่อน-หลัง

ส่วนสัญญาณการซอปเปอร์ สัญญาณการซัคตัวอย่าง และการซดเซยการประวิงของวงจรขยายอิน- สตรูเมนที่ต้นแบบนี้สามารถทำได้โดยใช้วงจรลอจิกเกตดังรูปที่ 3.11, รูปที่ 3.12, รูปที่ 3.15 และรูปที่ 3.16 มาต่อกันดังรูปที่ 4.7



รูปที่ 4.7 วงจรสร้างสัญญาณการซอปเปอร์ สัญญาณการซัคตัวอย่าง และการซดเซยการประวิง

สำหรับสัญญาณที่มีการดึงออกมาภายนอกเพื่อตรวจสอบการทำงานของวงจรสร้างสัญญาณนาฬิกา นั้น จะมีการต่อเข้ากับวงจรกันชน (buffer) ก่อนเพื่อป้องกันการประวิงที่เกิดจากตัวเก็บประจุปรสิต (parasitic capacitor) ของแพด (pad) และวงจรภายนอก

4.2.6 วงจรไบแอส

วงจรไบแอสทำหน้าที่สร้างแรงดันไบแอสระดับต่าง ๆ ให้กับทรานซิสเตอร์ สร้างแรงดันอ้างอิงขาออกของวงจรขยายส่วนที่หนึ่ง และสร้างแรงดันอ้างอิงขาเข้าและขาออกให้กับวงจรกรองผ่านแถบและวงจรขยายส่วนที่สองที่ออกแบบประกอบด้วยสองส่วนคือ วงจรไบแอสหลักและวงจรเริ่มต้น (start-up circuit) ดังรูปที่ 4.8 และวงจรสร้างแรงดันไบแอสและแรงดันอ้างอิงดังรูปที่ 4.9 โดยวงจรไบแอสหลักซึ่งทำหน้าที่สร้างแรงดันไบแอสขึ้นเพื่อที่จะใช้ไบแอสต่อให้กับวงจรสร้างแรงดันไบแอสของวงจรขยายอินสตรูเมนที่นั้นเป็นวงจรไบแอสแบบที่มีกระแสไบแอสและค่าทรานส์คอนดักแตนซ์ไม่ขึ้นกับแรงดันแหล่งจ่าย [18] โดยมีค่าเท่ากับ

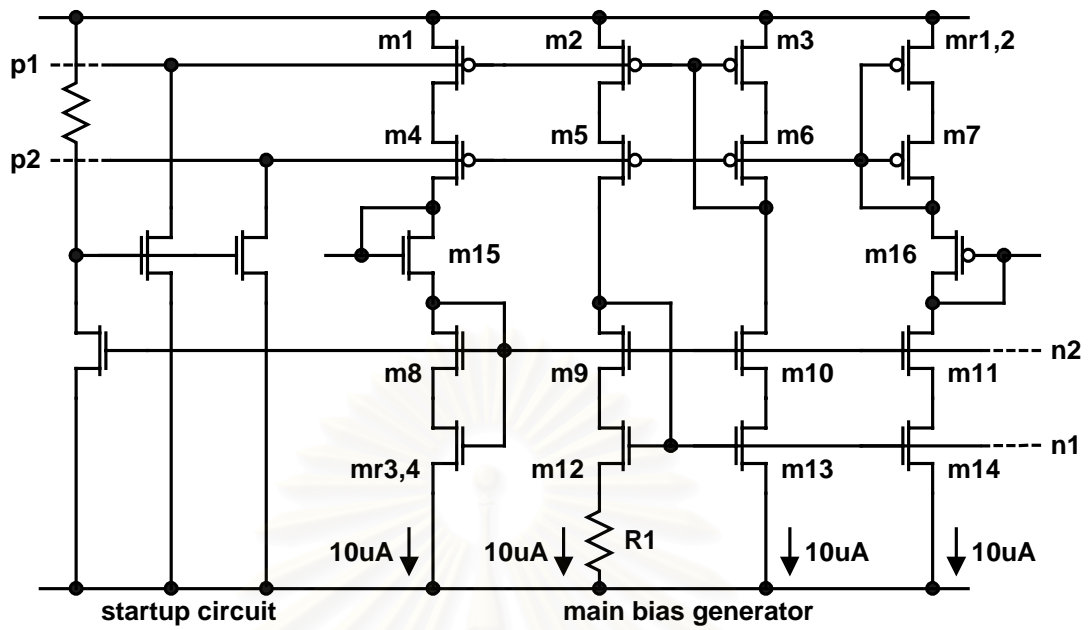
$$I_{d,m12} = \frac{V_{gs,m13} - V_{gs,m12}}{R_1} \quad (4.7)$$

$$g_{m,m13} = \frac{2 \left(1 - \sqrt{\frac{(W/L)_{m13}}{(W/L)_{m12}}} \right)}{R_1}$$

โดยค่าทรานส์คอนดักแตนซ์ของทรานซิสเตอร์ m13 มีค่าขึ้นอยู่กับอัตราส่วนของขนาดทรานซิสเตอร์ และความต้านทาน R_1 เท่านั้น ส่วนค่าทรานส์คอนดักแตนซ์ของทรานซิสเตอร์อื่น ๆ จะมีค่าเป็นสัดส่วนกับทรานซิสเตอร์ m13 เนื่องจากกระแสของวงจรอื่น ๆ นั้นก็ถูกไบแอสจากวงจรไบแอสหลักนี้เองโดยมีค่าเท่ากับ

$$g_{m,mx} = \sqrt{\frac{\mu_{mx}}{\mu_n} \frac{(W/L)_{mx} I_{d,mx}}{(W/L)_{m13} I_{d,m13}}} \cdot g_{m,m13} \quad (4.8)$$

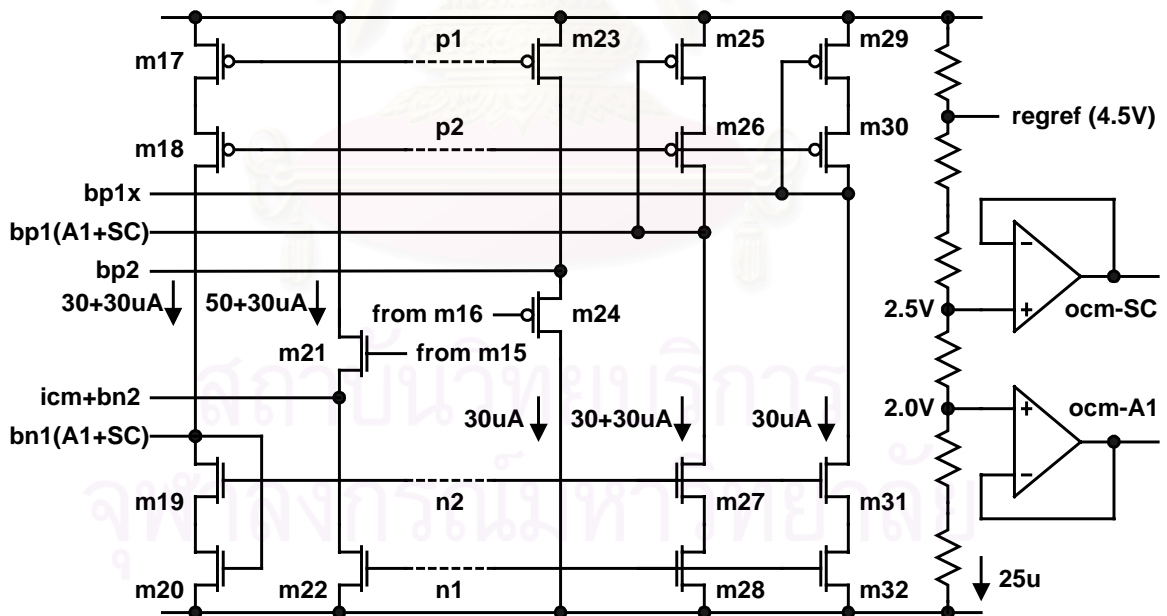
โดย μ_{mx} คือความเคลื่อนที่ได้ (mobility) ของทรานซิสเตอร์ mx ซึ่งขึ้นอยู่กับชนิดของทรานซิสเตอร์



m1-m7,m16	15/2.0
m8-m11,m13-m15	8.2/1.4
m12	32.8/1.4

mr1,mr2	15/9.0
mr3,mr4	8.2/8.3
R1	9.8k

รูปที่ 4.8 แผนภาพและขนาดของวงจรไบแอสหลักและวงจรเริ่มต้น



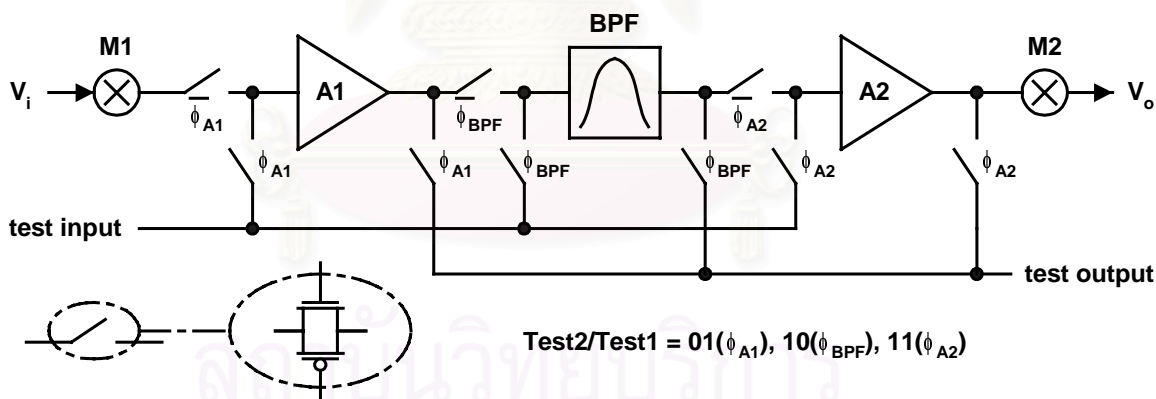
ขนาด NMOS ต่อกระแส 10 μ A	8.2/1.4
ขนาด PMOS ต่อกระแส 10 μ A ยกเว้น m29	15/2.0
m29	100/2

รูปที่ 4.9 แผนภาพและขนาดของวงจรสร้างแรงดันไบแอสและแรงดันอ้างอิง

สำหรับวงจรเริ่มต้นนั้นทำหน้าที่กำหนดจุดทำงานสงบ (operating point) ที่ถูกต้องให้กับวงจรไบแอสหลักเพื่อให้วงจรไบแอสหลักทำงาน ส่วนวงจรสร้างแรงดันไบแอสในรูปที่ 4.9 ด้านซ้ายทำหน้าที่รับแรงดันไบแอสจากวงจรไบแอสหลักและสร้างแรงดันไบแอสของทรานซิสเตอร์ในวงจรขยายส่วนที่หนึ่งและของออปแอมป์ OA1-OA3 ในวงจรสวิตช์ตัวเก็บประจุแยกกันเพื่อป้องกันการรบกวนแรงดันไบแอสของวงจรขยายส่วนที่หนึ่งจากสัญญาณนาฬิกาของวงจรสวิตช์ตัวเก็บประจุ ส่วนวงจรสร้างแรงดันอ้างอิงในรูปที่ 4.9 ด้านขวาทำหน้าที่สร้างแรงดันอ้างอิงสำหรับกำหนดค่าแรงดันกระแสตรงขาออกของวงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ และวงจรขยายส่วนที่สอง และแรงดันอ้างอิงของวงจรออปแอมป์ A1 และ A2 ในส่วนของออปแอมป์ OA3 ด้วยโดยใช้ความต้านทานแบ่งแรงดันร่วมกับวงจรกันชน

4.2.7 วงจรทดสอบ

วงจรทดสอบซึ่งใช้สำหรับการทดสอบวงจรขยายอินสตรูเมนต์ต้นแบบประกอบด้วยวงจรสองส่วนคือวงจรเลือกทดสอบการทำงาน และวงจรหารความถี่สัญญาณการซักรั่วอย่าง โดยวงจรเลือกทดสอบการทำงานดังรูปที่ 4.10 นั้นจะทำหน้าที่ปรับรูปลักษณะ (configuration) ของวงจรขยายอินสตรูเมนต์สำหรับทำการทดสอบวงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ และวงจรขยายส่วนที่สองแต่ละส่วนแยกกันโดยสร้างขึ้นจากวงจรมัลติเพลกซ์เซอร์ (demultiplexer) และสวิตช์ที่เป็นทรานซิสเตอร์ซึ่งทำงานเป็นเกตส่งผ่าน (transmission gate) เช่นเดียวกับสวิตช์ในส่วนของวงจรมอดูเลเตอร์และวงจรมอดูเลเตอร์โดยมีสัญญาณควบคุมการเลือกทดสอบการทำงานดังนี้



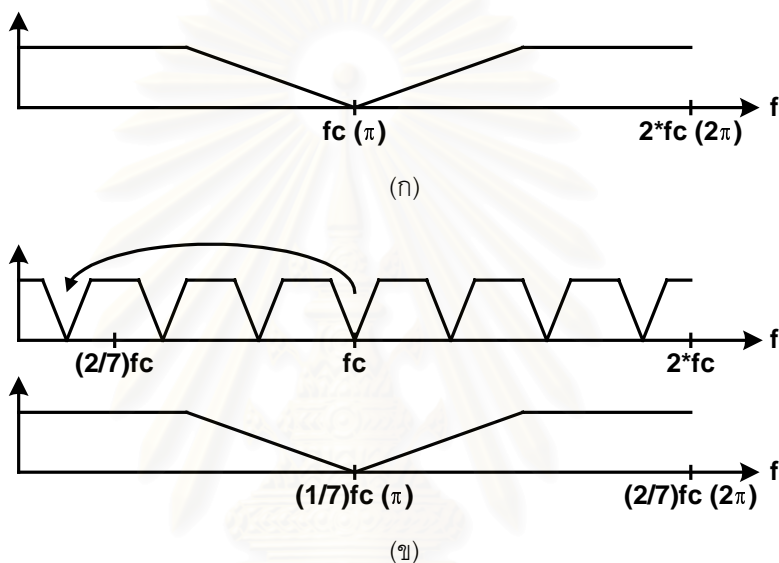
รูปที่ 4.10 วงจรเลือกทดสอบการทำงาน

สัญญาณเลือกทดสอบการทำงาน (Test2/Test1)	วงจรที่ถูกทดสอบ
00	-
01	วงจรขยายส่วนที่หนึ่ง
10	วงจรกรองผ่านแถบ
11	วงจรขยายส่วนที่สอง

ส่วนวงจรหารความถี่สัญญาณการซักรั่วอย่างนั้นทำหน้าที่หารความถี่สัญญาณการซักรั่วอย่างลงโดยในที่นี้เลือกหารความถี่ลงเจ็ดเท่าเพื่อใช้ทดสอบการทำงานของวงจรขยายอินสตรูเมนต์ที่ใช้ความถี่การซักรั่ว

อย่างสูงกว่าอัตราในควิสต์ไม่มากนัก โดยวงจรหารความถี่สัญญาณการซักรั่วอย่างนี้ถูกออกแบบเป็นวงจรหารความถี่แบบซิงโครนัสเพื่อให้สัญญาณการซักรั่วอย่างความถี่ต่ำนี้มีการประวิงต่ำที่สุด

สำหรับการเลือกจำนวนเท่าในการหารความถี่นั้นจะเลือกโดยให้เป็นจำนวนคี่เช่น 3, 5, 7 เท่า เป็นต้น เพื่อให้สัญญาณไม่อุดมคติที่ความถี่การซอปเปอร์ซึ่งเกิดจากความไม่เข้าคู่ต่าง ๆ และมีค่าสูงกว่าที่ความถี่อื่น ๆ ซึ่งเกิดจากสัญญาณรบกวนเพียงอย่างเดียวเท่านั้นถูกซ้อนทับมาเป็นสัญญาณไม่อุดมคติที่ความถี่ครึ่งหนึ่งของสัญญาณการซักรั่วอย่างความถี่ต่ำนั้น ๆ แทนดังรูปที่ 4.11 และสามารถกรองออกได้ด้วยวงจรกรองผ่านต่ำโดยใช้การประมวลผลสัญญาณแบบดิจิทัลที่คอมพิวเตอร์



รูปที่ 4.11 การซ้อนทับของสัญญาณที่ใช้ความถี่การซักรั่วอย่างต่ำลงเจ็ดเท่า

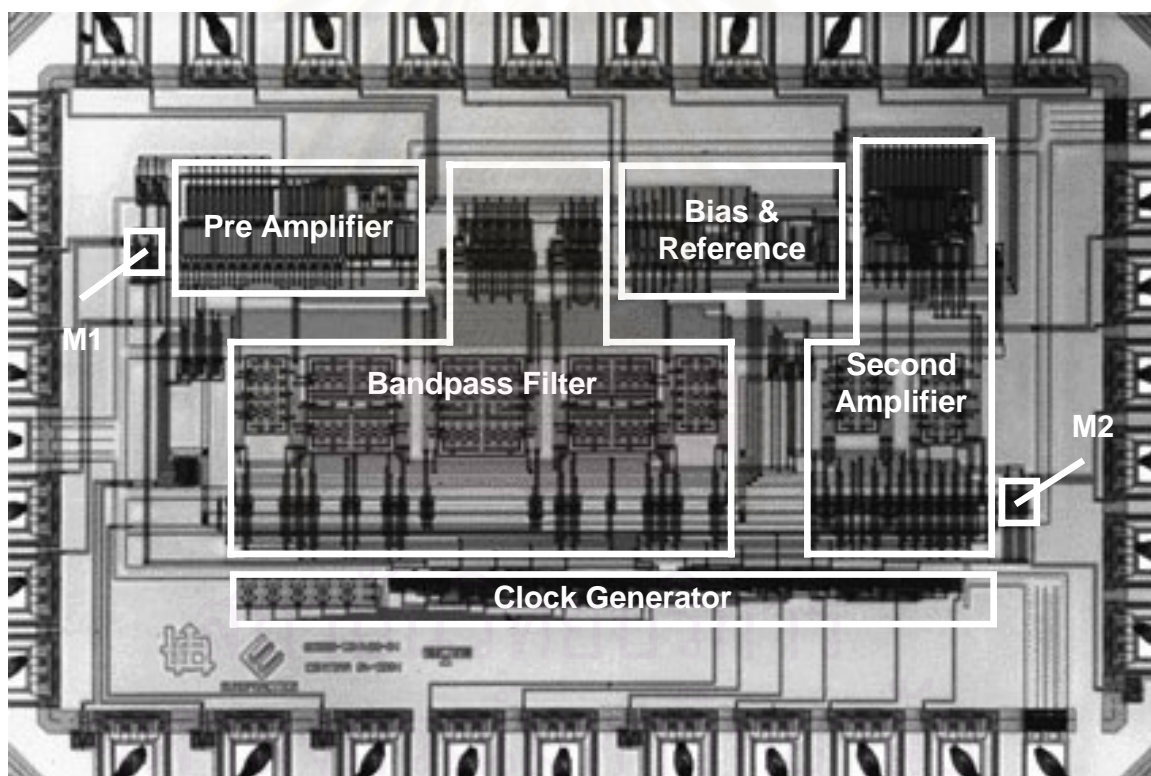
4.3 ผังวงจรของวงจรรายอินสตรูเมนต์ต้นแบบ

ขั้นตอนสุดท้ายของการออกแบบวงจรรายอินสตรูเมนต์ต้นแบบคือการออกแบบผังวงจรของวงจรรายอินสตรูเมนต์ โดยวิธีการออกแบบผังวงจรของวงจรรายอินสตรูเมนต์นั้นแบ่งออกเป็นสองวิธีคือ การเขียนผังวงจรโดยผู้ใช้ทั้งหมด (full-custom layout) และการจัดวางและต่อเชื่อม (place and route) ผังวงจรรวมอัตโนมัติโดยใช้ชุดเซลล์มาตรฐาน (standard cell library)

สำหรับวงจรในส่วนของการขยายสัญญาณ วงจรไบแอส รวมทั้งวงจรเลือกทดสอบการทำงานนั้นจะถูกออกแบบผังวงจรโดยผู้ใช้นี้เนื่องจากวงจรที่กล่าวมานี้เป็นวงจรรอบนอก โดยการออกแบบผังวงจรของวงจรรายอินสตรูเมนต์ต้นแบบซึ่งประกอบด้วยวงจรสวิตช์ตัวเก็บประจุเป็นส่วนใหญ่นั้น [18], [23] การออกแบบจะทำการจัดวางให้วงจรที่ไวต่อสัญญาณรบกวน เช่น วงจรรายส่วนที่หนึ่ง ออปแอมป์ต่าง ๆ รวมทั้งวงจรไบแอส ให้อยู่ห่างจากวงจรดิจิทัลซึ่งใช้สัญญาณนาฬิกาในการทำงานมากที่สุดเพื่อลดผลของสัญญาณรบกวนที่จะถูกเหนี่ยวนำเข้าไปโดยออกแบบให้วงจรที่ไวต่อสัญญาณรบกวนนั้นอยู่ส่วนบนของผังวงจร ส่วนวงจรดิจิทัลนั้นออกแบบให้อยู่ด้านล่างของผังวงจร และใช้พื้นที่ของตัวเก็บประจุและสวิตช์ของวงจรสวิตช์ตัวเก็บประจุมาคั่นระหว่างวงจรทั้งสองส่วนอีกทีหนึ่ง

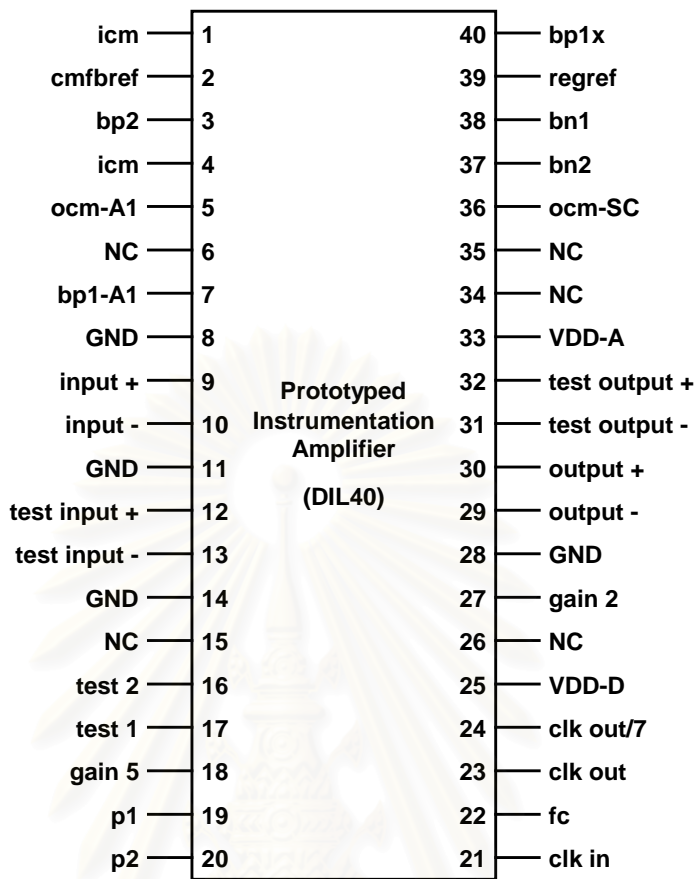
ส่วนการออกแบบตัวเก็บประจุของวงจรสวิตช์ตัวเก็บประจุเพื่อให้มีความเข้าคู่ที่ตื้นนั้น ตัวเก็บประจุจะถูกออกแบบให้เป็นหน่วยย่อย ๆ ขนาด $18 \times 18 \mu\text{m}^2$ (0.243 pF) และค่าตัวเก็บประจุที่ใช้ก็จะมีค่าเป็นจำนวนเต็มเท่าของตัวเก็บประจุหน่วยย่อยนี้ยกเว้นตัวเก็บประจุ C_2 และ C_3 ของวงจรกรองผ่านแถบที่ไม่สามารถประมาณค่าให้เป็นจำนวนเต็มเท่าได้เนื่องจากต้องมีค่าที่แน่นอนในการกำหนดอัตราส่วนความถี่ศูนย์กลางของวงจรกรองผ่านแถบต่อความถี่การสวิตช์ ดังนั้นการออกแบบผังวงจรจึงจะออกแบบให้ตัวเก็บประจุ C_2 และ C_3 นั้นมีอัตราส่วนพื้นที่ต่อเส้นรอบรูปเท่ากับอัตราส่วนพื้นที่ต่อเส้นรอบรูปของตัวเก็บประจุหน่วยย่อย ๆ แทนเพื่อให้ผลความไม่เป็นอุดมคติของตัวเก็บประจุหรือตัวเก็บประจุปรสิตที่เกิดตรงเส้นรอบรูปของตัวเก็บประจุนั้นมีอัตราส่วนต่อพื้นที่ที่ยังเท่ากัน

สำหรับวงจรสร้างสัญญาณนาฬิกาต่าง ๆ วงจรชดเชยการประวิง รวมทั้งวงจรหารความถี่สัญญาณการชักตัวอย่างนั้นจะถูกจัดวางและต่อเชื่อมโดยใช้ชุดเซลล์มาตรฐานเนื่องจากวงจรทั้งหมดนี้เป็นวงจรดิจิทัลซึ่งสามารถใช้โปรแกรมในการจัดวางและต่อเชื่อมผังวงจรได้โดยอัตโนมัติ และเมื่อเสร็จแล้วจึงค่อยนำมาต่อเชื่อมกับวงจรส่วนที่ออกแบบผังวงจรโดยผู้ใช้อีกทีหนึ่ง



รูปที่ 4.12 ผังวงจรของวงจรรขยายอินสตรูเมนต์ต้นแบบ

รูปที่ 4.12 แสดงผังวงจรของวงจรรขยายอินสตรูเมนต์ต้นแบบซึ่งถูกส่งไปเจือสารด้วยเทคโนโลยี CMOS $0.7 \mu\text{m}$ ของ Alcatel Microelectronics ซึ่งเป็นเทคโนโลยีที่มี single poly, double metal, poly to N+ diffusion capacitor และ high ohmic resistor โดยมีขนาดของวงจรรวมเท่ากับ $2.74 \times 1.82 \text{ mm}^2$ วงจรรขยายอินสตรูเมนต์ต้นแบบนี้ถูกบรรจุอยู่ในแพ็คเกจแบบ DIL40 โดยแต่ละขาของแพ็คเกจนั้นมีสัญญาณดังรูปที่ 4.13



รูปที่ 4.13 แพ็กเกจของวงจรรขยายอินสตรูเมนต์ต้นแบบ

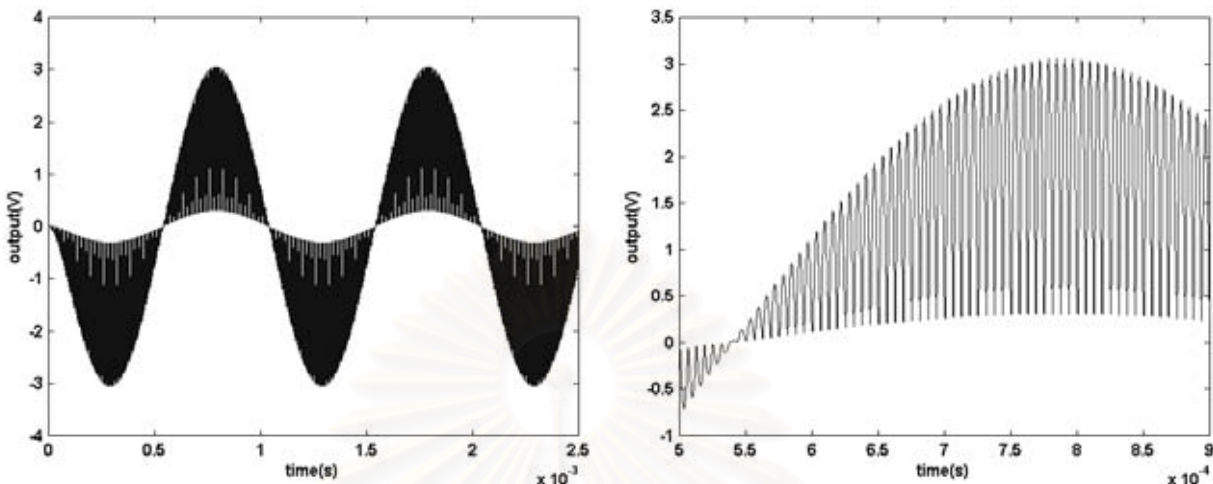
4.4 คุณสมบัติของวงจรรขยายอินสตรูเมนต์ต้นแบบ

จากรายละเอียดขั้นตอนการออกแบบวงจรรขยายอินสตรูเมนต์ต้นแบบที่กล่าวมานั้นสามารถนำมาหาคุณสมบัติของวงจรรขยายอินสตรูเมนต์ต้นแบบได้โดยใช้การคำนวณ และการจำลองการทำงาน สำหรับวงจรรขยายอินสตรูเมนต์ต้นแบบนี้มีคุณสมบัติจากการออกแบบดังตารางที่ 4.2

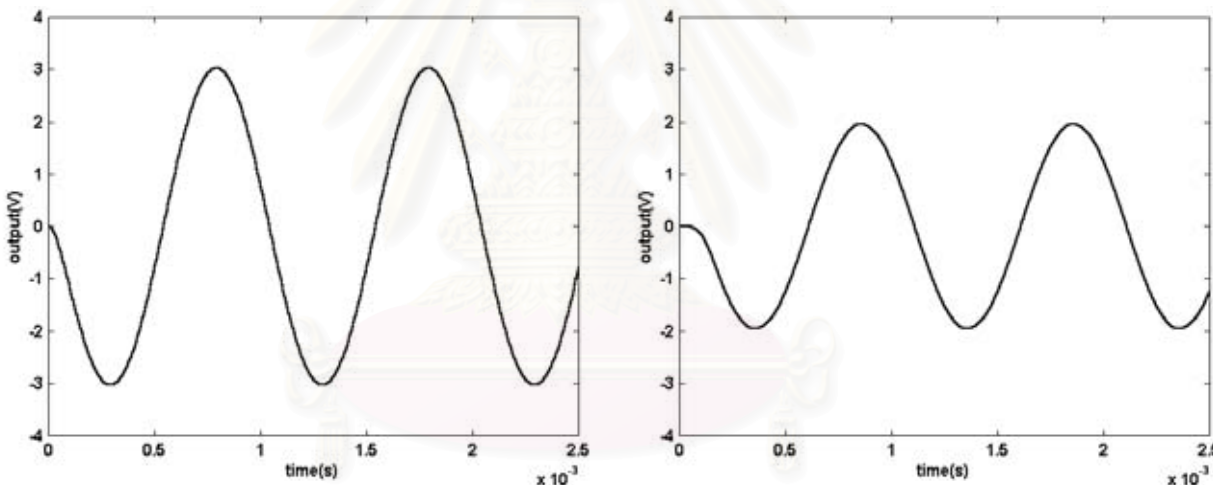
ตารางที่ 4.2 คุณสมบัติของวงจรรขยายอินสตรูเมนต์ต้นแบบจากการออกแบบ

	การใช้งานวงจรรขยายอินสตรูเมนต์ SCIA	
	แบบต่อเนื่องทางเวลา	แบบชั้กตัวอย่าง
อัตราขยาย	1, 2, 5 หรือ 10x97.3 เท่า	1, 2, 5 หรือ 10x152.8 เท่า
แบนด์วิดท์	4 kHz	
ออฟเซต	1.5 μ V	
สัญญาณรบกวนขาเข้าอ้างอิง	33.9 nV/sqrt.Hz (1x, 2x) 19.6 nV/sqrt.Hz (5x, 10x)	21.5 nV/sqrt.Hz (1x, 2x) 12.5 nV/sqrt.Hz (5x, 10x)
อัตราส่วนการชั้กแบบวิธีร่วม	∞ (ในทางทฤษฎี)	
กำลังงาน	10 mW (VDD=5 V)	

รูปที่ 4.14 แสดงตัวอย่างสัญญาณขาออกของวงจรมอดูเลชันสัญญาณที่ไดจากการชักรหัสสัญญาณในการจำลองการทำงาน



(ก) สัญญาณขาออกของวงจรมอดูเลชันสัญญาณเมื่อถูก (ข) สัญญาณขาออกของวงจรมอดูเลชันสัญญาณที่ความถี่สวิตซ์ ชักรหัสตัวอย่างที่ความถี่สวิตซ์ (ขยาย)



(ค) สัญญาณขาออกของวงจรมอดูเลชันสัญญาณเมื่อถูก (ง) สัญญาณขาออกของวงจรมอดูเลชันสัญญาณเมื่อ ชักรหัสตัวอย่างที่ค่ายอด ผ่านการกรองผ่านต่ำ

รูปที่ 4.14 สัญญาณขาออกของวงจรมอดูเลชันสัญญาณที่จากการจำลองการทำงาน ($V_{in}=4m$ Vpp, $G=10x$)

4.5 สรุป

ในบทนี้กล่าวถึงรายละเอียดของการออกแบบวงจรมอดูเลชันสัญญาณต้นแบบในระดับทรานซิสเตอร์ สำหรับวงจรแอนะล็อก และระดับลอจิกเกตสำหรับวงจรดิจิทัลซึ่งประกอบด้วยวงจรส่วนต่าง ๆ ดังที่กล่าวในบทที่ 3 รวมถึงวงจรส่วนอื่น ๆ ที่ใช้ภายในวงจรมอดูเลชันสัญญาณต้นแบบนี้ซึ่งได้แก่วงจรไบแอส และวงจรทดสอบของวงจรมอดูเลชันสัญญาณด้วย และสุดท้ายจึงนำวงจรรวมที่ได้มาออกแบบผังวงจรสำหรับการนำไปสื่อสารต่อไป โดยวงจรมอดูเลชันสัญญาณต้นแบบนี้มีคุณสมบัติจากการออกแบบดังตารางที่ 4.2

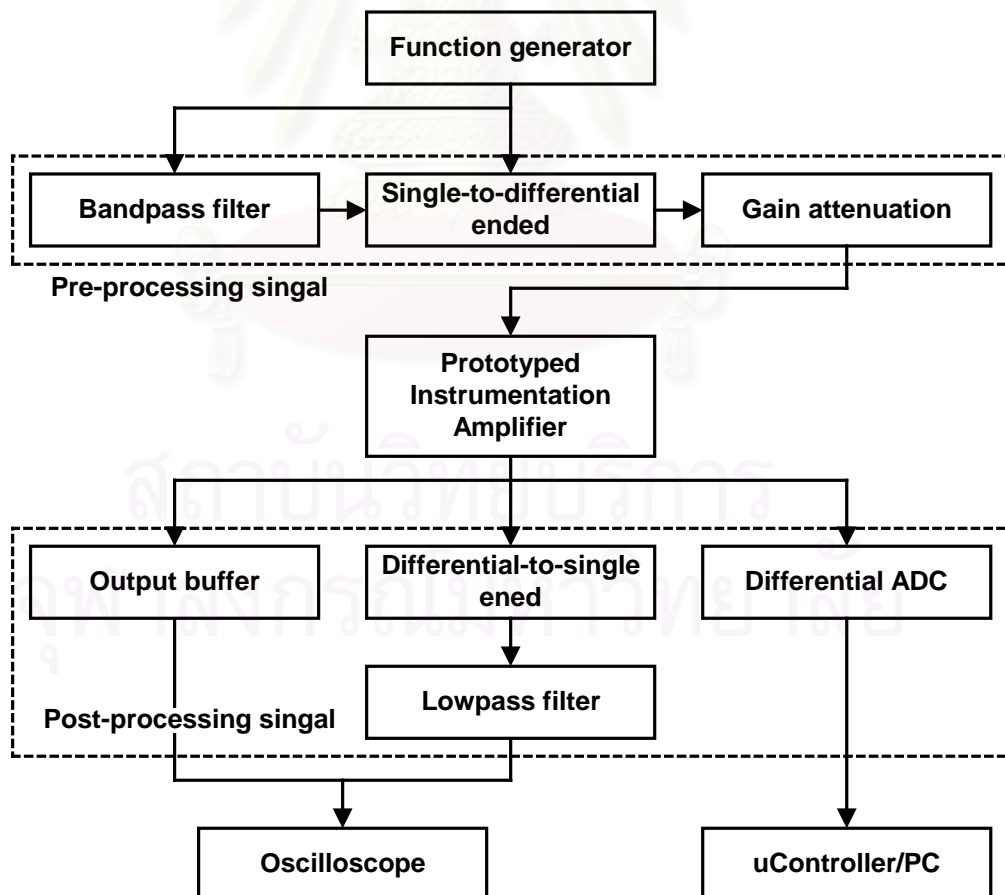
บทที่ 5

การทดสอบวงจรมายอินสตรูเมนต์ต้นแบบ

ในบทนี้จะกล่าวถึงรายละเอียดของวงจรและขั้นตอนที่ใช้ในการวัดสัญญาณต่าง ๆ จากวงจรมายอินสตรูเมนต์ต้นแบบ จากนั้นจะแสดงผลที่ได้จากการวัดและทำการวิเคราะห์โดยเปรียบเทียบกับผลที่ได้จากการออกแบบ สุดท้ายจึงทำการเสนอข้อสรุปของการออกแบบวงจรมายอินสตรูเมนต์โดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุพร้อมกับข้อเสนอแนะในการปรับปรุงและพัฒนาวงจรมายอินสตรูเมนต์นี้ต่อไป

5.1 วงจรสำหรับการทดสอบ

วิธีการทดสอบวงจรมายอินสตรูเมนต์ต้นแบบนั้นทำโดยการป้อนสัญญาณให้กับวงจรมายอินสตรูเมนต์ และทำการวัดสัญญาณขาออกที่ได้เพื่อนำมาคำนวณหาคุณสมบัติของวงจรมายอินสตรูเมนต์ที่ผังแผนภาพบล็อกในรูปที่ 5.1



รูปที่ 5.1 แผนผังภาพบล็อกการวัดสัญญาณในการทดสอบวงจรมายอินสตรูเมนต์

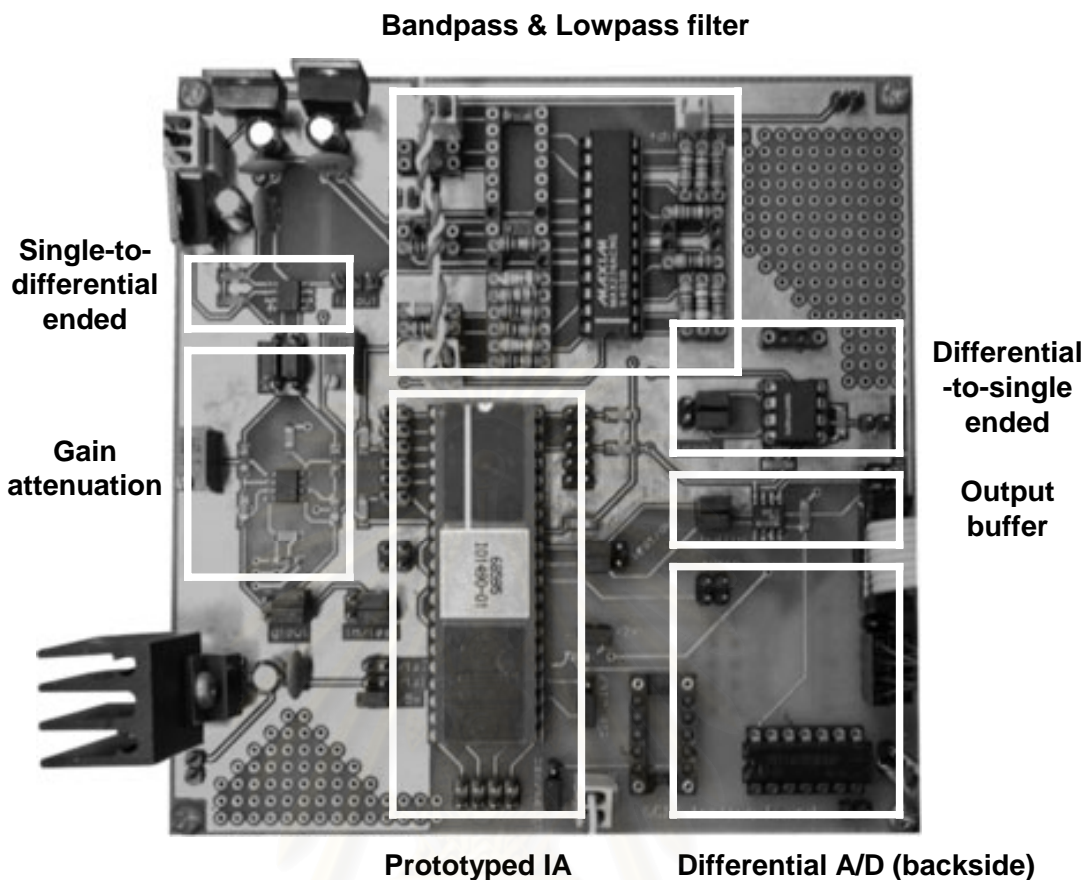
สัญญาณขาเข้าของวงจรมอดูเลชันนั้นสร้างขึ้นจากการนำสัญญาณที่ได้จากเครื่องกำเนิดฟังก์ชัน (function generator) มาผ่านวงจรในส่วนก่อนการขยายสัญญาณ (pre-processing) ซึ่งประกอบด้วย

1. วงจรกรองผ่านแถบ ทำหน้าที่กรองสัญญาณความถี่อื่น ๆ เช่น สัญญาณฮาร์โมนิกที่มาจากเครื่องกำเนิดฟังก์ชันเพื่อให้สัญญาณขาเข้าของวงจรมอดูเลชันเป็นสัญญาณไซน์ที่มีความเป็นอุดมคติมากขึ้น
2. วงจรแปลงสัญญาณด้านออกเดี่ยวเป็นสัญญาณผลต่าง ทำหน้าที่แปลงสัญญาณด้านออกเดี่ยวที่ได้จากเครื่องกำเนิดฟังก์ชันให้เป็นสัญญาณผลต่าง เนื่องจากวงจรมอดูเลชันนั้นรับสัญญาณขาเข้าแบบผลต่าง
3. วงจรลดทอนสัญญาณ ทำหน้าที่ลดทอนสัญญาณให้อยู่ในระดับต่ำ เนื่องจากวงจรมอดูเลชันนั้นมีอัตราขยายสูงจึงทำให้รับขนาดของสัญญาณขาเข้าได้ต่ำ

และหลังจากขยายสัญญาณโดยวงจรมอดูเลชันแล้ว สัญญาณขาออกก็ถูกนำมาผ่านวงจรในส่วนหลังการขยายสัญญาณ (post-processing) ด้วยเช่นกันโดยประกอบด้วย

1. วงจรกันชน (buffer) สำหรับใช้วัดสัญญาณขาออกแต่ละข้างด้วยออสซิลโลสโคป เพื่อป้องกันผลของตัวเก็บประจุปรสิตที่เกิดจากโพรบ
2. วงจรแปลงสัญญาณผลต่างเป็นสัญญาณด้านออกเดี่ยว สำหรับใช้วัดสัญญาณขาออกด้วยออสซิลโลสโคปในรูปแบบสัญญาณผลต่างโดยตรง โดยออกแบบให้สามารถปรับค่าอัตราขยายของวงจรแปลงสัญญาณผลต่างเป็นสัญญาณด้านออกเดี่ยวได้ด้วยสำหรับการวัดสัญญาณเกี่ยวกับความไม่เป็นอุดมคติซึ่งมีขนาดเล็ก
3. วงจรกรองผ่านต่ำ (lowpass filter) สำหรับใช้กรองฮาร์โมนิกของความถี่การชอปเปอร์ในการวัดสัญญาณขาออกแบบต่อเนื่องด้วยออสซิลโลสโคปโดยรับสัญญาณมาจากวงจรแปลงสัญญาณผลต่างเป็นสัญญาณด้านออกเดี่ยวอีกทีหนึ่ง
4. วงจรแปลงสัญญาณผลต่างแอนะล็อกเป็นดิจิตอล สำหรับใช้แปลงค่าสัญญาณขาออกเป็นสัญญาณดิจิตอลโดยตรงในการวัดสัญญาณขาออกแบบไม่ต่อเนื่องทางเวลา โดยสัญญาณดิจิตอลที่วัดได้จะถูกส่งให้ไมโครคอนโทรลเลอร์หรือคอมพิวเตอร์เพื่อทำการประมวลผลต่อไป

โดยวงจรเพิ่มเติมทั้งส่วนก่อนหน้าและหลังของวงจรมอดูเลชัน รวมทั้งตัววงจรมอดูเลชันแบบเดิมทั้งหมดนั้นถูกออกแบบรวมอยู่ในแผ่นวงจรพิมพ์ (print-circuit board) ดังรูปที่ 5.2 โดยมีรายละเอียดของแผนภาพวงจรในภาคผนวก ข



รูปที่ 5.2 แผ่นวงจรพิมพ์สำหรับการทดสอบวงจรขยายอินสตรูเมนต์

5.2 ขั้นตอนการทดสอบ

ขั้นตอนการทดสอบวงจรขยายอินสตรูเมนต์ต้นแบบทั้งหมดแบ่งเป็น 5 ขั้นตอนคือ

1. การวัดคุณสมบัติของวงจรที่ใช้ทดสอบ

ขั้นตอนนี้จะทำการวัดอัตราขยาย ออฟเซต และสัญญาณรบกวนของวงจรแปลงสัญญาณผลต่างเป็นสัญญาณด้านออกเดี่ยวและวงจรกรองผ่านต่ำที่ใช้ในการทดสอบเพื่อใช้เป็นค่าอ้างอิงในการชดเชยค่าอัตราขยาย ออฟเซต และสัญญาณรบกวนที่วัดได้จากออสซิลโลสโคป

2. การวัดแรงดันไบแอส แรงดันอ้างอิงและสัญญาณนาฬิกา

ขั้นตอนนี้จะทำการวัดระดับแรงดันไบแอสและระดับแรงดันอ้างอิงของวงจรไบแอสว่ามีระดับแรงดันไบแอสและแรงดันอ้างอิงถูกต้องหรือไม่ รวมทั้งทำการวัดสัญญาณนาฬิกาของวงจรสร้างสัญญาณนาฬิกาว่ามีการทำงานถูกต้องหรือไม่

3. การวัดคุณสมบัติของวงจรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลา

ขั้นตอนนี้จะทำการวัดคุณสมบัติของวงจรขยายอินสตรูเมนต์ต้นแบบด้วยออสซิลโลสโคปซึ่งจะทำการวัดค่าอัตราขยาย ออฟเซต สัญญาณรบกวน และอัตราส่วนการขจัดแบบวิธีร่วมโดยใช้วงจรแปลงสัญญาณผล

ต่างเป็นสัญญาณด้านออกเดี่ยวและวงจรกรองผ่านต่ำเพื่อกรองสัญญาณฮาร์มอนิกของความถี่การชอปเปอร์ออกไป รวมทั้งทำการวัดค่าแบนด์วิดท์และช่วงแอมพลิจูดแรงดันขาออกด้วย

4. การวัดคุณสมบัติของวงจรขยายอินสตรูเมนต์แบบชั๊กตัวอย่าง

ขั้นตอนนี้จะทำการวัดการทำงานของวงจรขยายอินสตรูเมนต์แบบชั๊กตัวอย่างโดยใช้สัญญาณการชั๊กตัวอย่างความถี่สองเท่าของความถี่การชอปเปอร์จากวงจรขยายอินสตรูเมนต์ ณ ตำแหน่งค่ายอดของสัญญาณขาออกเพื่อทำหน้าที่กรองความถี่สองเท่าของความถี่ชอปเปอร์ออกไปโดยมีอัตราขยายสูงสุดดังที่กล่าวใน 3.2.5 และทำการวัดการทำงานของวงจรชั๊กตัวอย่างความถี่ต่ำดังที่กล่าวใน 4.2.7 อีกความถี่หนึ่ง

5. การวัดคุณสมบัติของวงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ และวงจรขยายส่วนที่สอง

ขั้นตอนนี้จะทำการวัดคุณสมบัติของวงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ และวงจรขยายส่วนที่สองแยกกันในแต่ละส่วนด้วยออสซิลโลสโคปโดยผ่านวงจรแปลงสัญญาณผลต่างเป็นสัญญาณด้านออกเดี่ยวเพื่อทำการตรวจสอบการทำงานของวงจรแต่ละส่วนที่ออกแบบ

5.3 ผลการทดสอบ

โดยผลการวัดค่าของวงจรขยายอินสตรูเมนต์ตามขั้นตอนการทดสอบทั้ง 5 ขั้นตอนได้ผลดังนี้

1. ผลการวัดคุณสมบัติของวงจรที่ใช้ทดสอบ

จากตารางที่ 5.1 วงจรแปลงสัญญาณผลต่างเป็นสัญญาณด้านออกเดี่ยวมีออฟเซตเท่ากับ $+236 + (1164/\text{Gain}) \mu\text{V}$ และมีสัญญาณรบกวนขาเข้าอ้างอิงเท่ากับ $20 \text{ nV}/\sqrt{\text{Hz}}$ ส่วนวงจรกรองผ่านต่ำมีออฟเซตเท่ากับ -82.6 mV และมีสัญญาณรบกวนขาเข้าอ้างอิงเท่ากับ $28.8 \mu\text{V}/\sqrt{\text{Hz}}$ ซึ่งมีค่าสอดคล้องกับข้อมูลเฉพาะของวงจรจากผู้ผลิต

ตารางที่ 5.1 ผลการวัดคุณสมบัติของวงจรที่ใช้ทดสอบ

	Differential-to-single ended			Measured (input-referred)
	Input	Gain	Output	
Offset	short input	1	+1.4 mV	+1400 uV
		50	+13.1 mV	+262 uV
		500	+119 mV	+238 uV
		1k	+235 mV	+235 uV
Noise	short input	1	3.0 mVrms	1134 nV/sqrt.Hz
		50	3.0 mVrms	69.3 nV/sqrt.Hz
		500	3.6 mVrms	22.8 nV/sqrt.Hz
		1k	4.1 mVrms	18.3 nV/sqrt.Hz

ตารางที่ 5.1 ผลการวัดคุณสมบัติของวงจรที่ใช้ทดสอบ (ต่อ)

	Lowpass filter			Measured (input-referred)
	Input	Gain	Output	
Gain	2.0V,300Hz	-	2.24 V	1.120
	2.0V,1kHz	-	2.23 V	1.115
	2.0V,3kHz	-	2.10 V	1.050
	2.0V,10kHz	-	319 mV	0.160
Offset	output of short-input D-to-S	1.120	-104 mV	-93.8 mV
			-90.3 mV	-92.0 mV
			+31.5 mV	-78.6 mV
			+161 mV	-66.1 mV
Noise	output of short-input D-to-S	1.120	2.3 mVrms	29.7 uV/sqrt.Hz
			2.4 mVrms	30.7 uV/sqrt.Hz
			2.4 mVrms	28.2 uV/sqrt.Hz
			2.6 mVrms	26.6 uV/sqrt.Hz

2. ผลการวัดแรงดันไบแอส แรงดันอ้างอิงและสัญญาณนาฬิกา

ผลการวัดแรงดันไบแอส แรงดันอ้างอิงและความถี่สัญญาณนาฬิกาดังตารางที่ 5.2 นั้นแสดงจุดทำงานสงบ (operating point) ของวงจรสร้างแรงดันไบแอส แรงดันอ้างอิง และการทำงานของวงจรสร้างสัญญาณนาฬิกาดังรูปที่ 5.3 ซึ่งทำงานได้ใกล้เคียงกับที่ออกแบบไว้

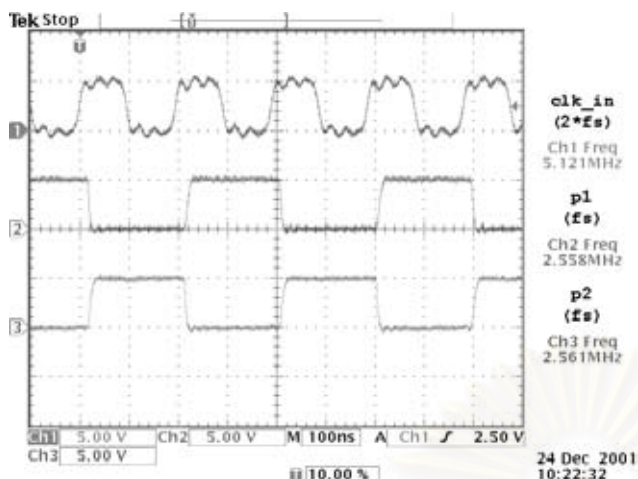
ตารางที่ 5.2 ผลการวัดแรงดันไบแอส แรงดันอ้างอิง และความถี่สัญญาณนาฬิกา

Bias	Design	Measured
bp1x	3.80 V	3.80 V
bp1-A1	3.70 V	3.69 V
bp1-SC	3.70 V	3.68 V
bp2	2.95 V	2.87 V
bn2	1.55 V	1.59 V
bn1	0.96 V	947 mV

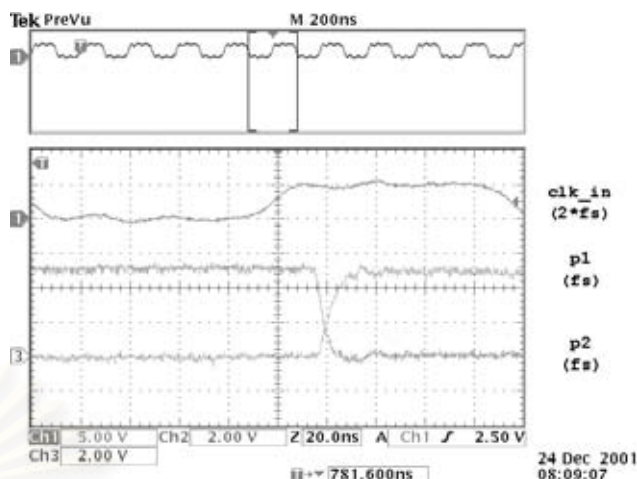
Bias	Design	Measured
regref	4.50 V	4.55 V
ocm-SC	2.50 V	2.52 V
ocm-A1	2.00 V	2.02 V
icm	1.55 V	1.60 V
cmfbref	0.96 V	953 mV

Clock	Design	Measured
clkkin	5.12 MHz	5.12 MHz
fs	2.56 MHz	2.56 MHz
fc	80.0 kHz	80.0 kHz

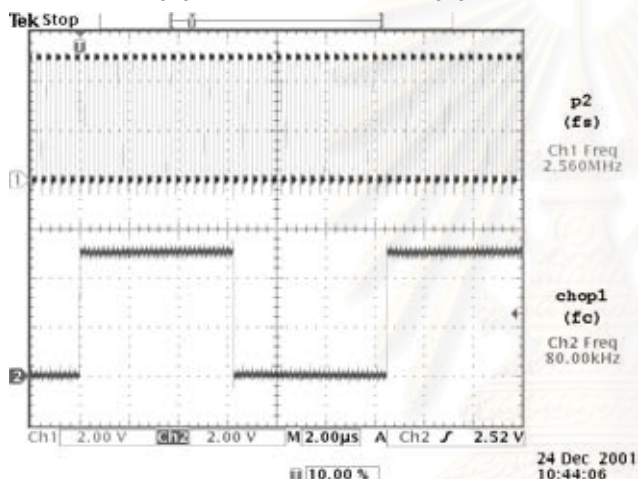
Clock	Design	Measured
clkout	160 kHz	160 kHz
clkout/7	22.9 kHz	22.9 kHz



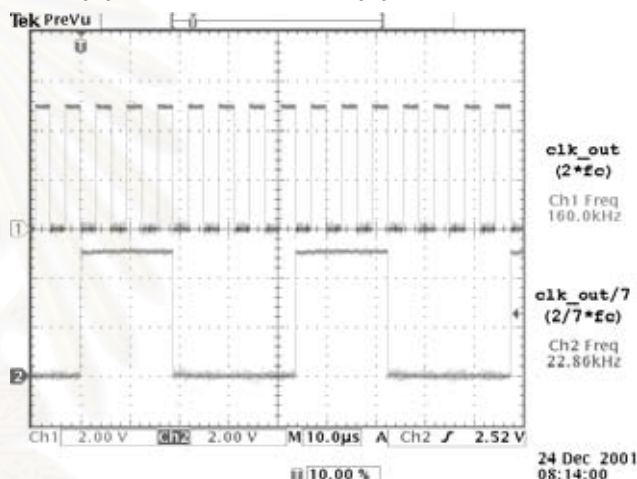
(ก) สัญญาณนาฬิกาขาเข้าและสัญญาณการสวิตช์



(ข) สัญญาณนาฬิกาขาเข้าและสัญญาณการสวิตช์ (ขยาย)



(ค) สัญญาณการชอปเปอร์



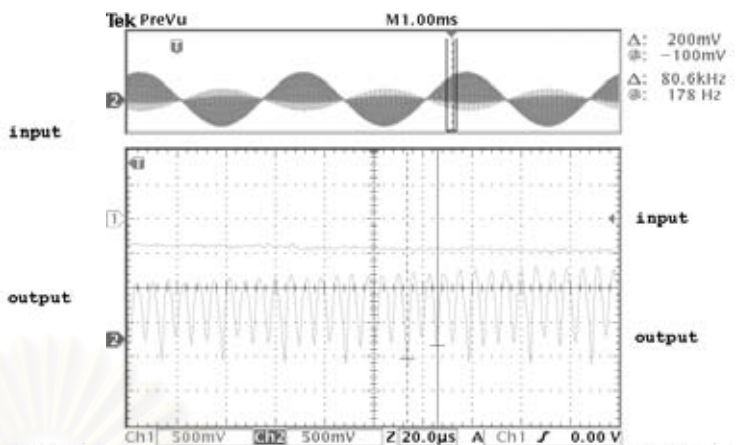
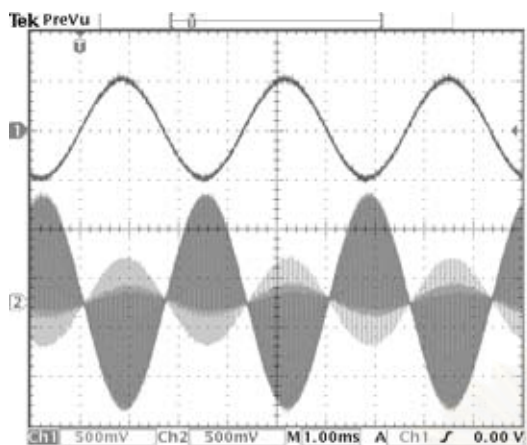
(ง) สัญญาณการซั๊กตัวอย่าง

รูปที่ 5.3 สัญญาณนาฬิกาของวงจรมอดูเลชันอินสตรูเมนต์แบบ

3. ผลการวัดคุณสมบัติของวงจรมอดูเลชันอินสตรูเมนต์แบบต่อเนื่องทางเวลา

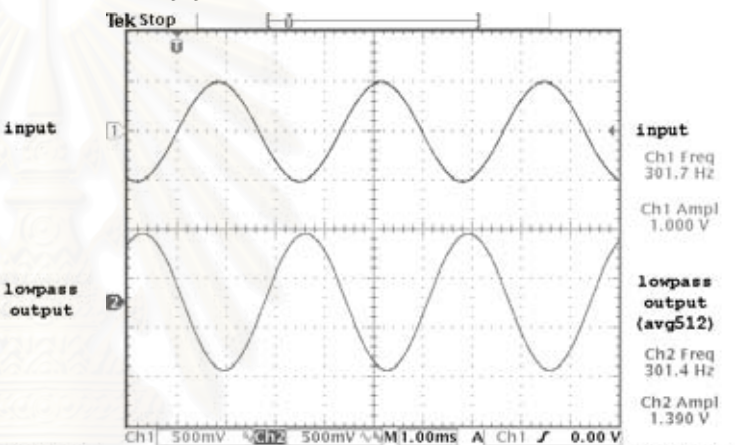
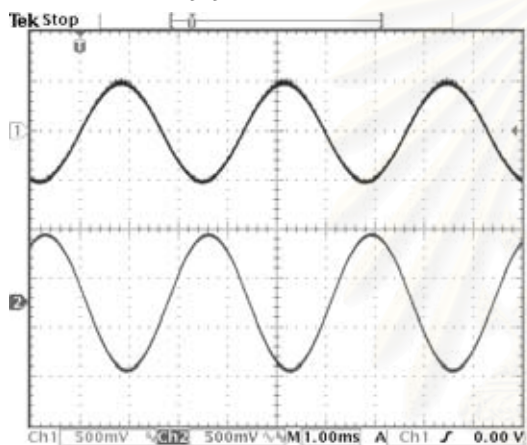
อัตราขยาย

ในการวัดอัตราขยายของวงจรมอดูเลชันอินสตรูเมนต์ สัญญาณขาออกขยายของวงจรมอดูเลชันอินสตรูเมนต์แบบต่อเนื่องทางเวลาที่ใช้ในการวัดนั้นมีลักษณะดังรูปที่ 5.4 ผลการทดสอบการขยายที่ 1, 2, 5 และ 10 เท่า นั้นวงจรมอดูเลชันอินสตรูเมนต์มีอัตราขยายปรับค่าได้ระหว่าง 1x, 2x, 5x หรือ 10x65.8 ตามลำดับดังรูปที่ 5.5 โดยมีความผิดพลาดของอัตราขยาย (gain error) เท่ากับ 1.36% และมีความเพี้ยนเชิงฮาร์โมนิกทั้งหมด (total harmonic distortion: THD) สูงสุดเท่ากับ 0.35%



(ก) สัญญาณขาออกก่อนผ่านวงจรกรองผ่านต่ำ

(ข) สัญญาณขาออกก่อนผ่านวงจรกรองผ่านต่ำ (ขยาย)



(ค) สัญญาณขาออกหลังผ่านวงจรกรองผ่านต่ำด้วย

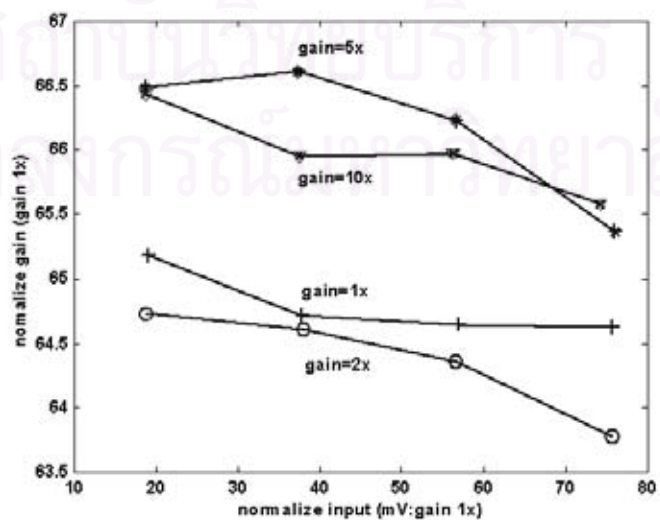
(ง) สัญญาณขาออกหลังผ่านวงจรกรองผ่านต่ำด้วย

ออสซิลโลสโคป acquisition mode = sample

ออสซิลโลสโคป acquisition mode = AVG512

รูปที่ 5.4 สัญญาณผลต่างขาออกของวงจรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลา

$$(V_{input}=1 \text{ Vpp}, G_{atten}=1/100, G_{SCIA}=1x \text{ และ } G_{D4o-S}=1)$$



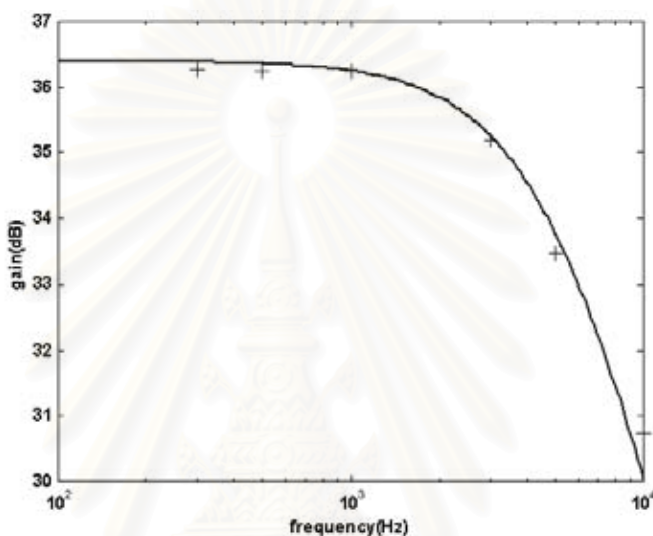
รูปที่ 5.5 อัตราขยายต่อสัญญาณขาเข้าที่การขยายต่าง ๆ นอร์มัลไลซ์เทียบกับการขยายที่ 1

ช่วงแกว่งแรงดันขาออก

ช่วงแกว่งแรงดันขาออกสูงสุดของวงจรมอนิเตอร์ก่อนผ่านวงจรรองผ่านต่ำดังรูปที่ 5.4 (ก) นั้นมีค่าเท่ากับ 0.4-4.6 V (± 4.2 V สัญญาณผลต่าง) ดังนั้นสัญญาณขาออกแบบต่อเนื่องทางเวลาของวงจรมอนิเตอร์หลังผ่านวงจรรองผ่านต่ำซึ่งเป็นค่าเฉลี่ยดังรูปที่ 5.4 (ค) นั้นมีค่าสูงสุดเท่ากับ ± 2.7 V

แบนด์วิดท์

วงจรมอนิเตอร์ที่มีผลตอบสนองทางความถี่ดังรูปที่ 5.6 และมีแบนด์วิดท์ประมาณ 5.5 kHz



รูปที่ 5.6 ผลตอบสนองทางความถี่ของวงจรมอนิเตอร์

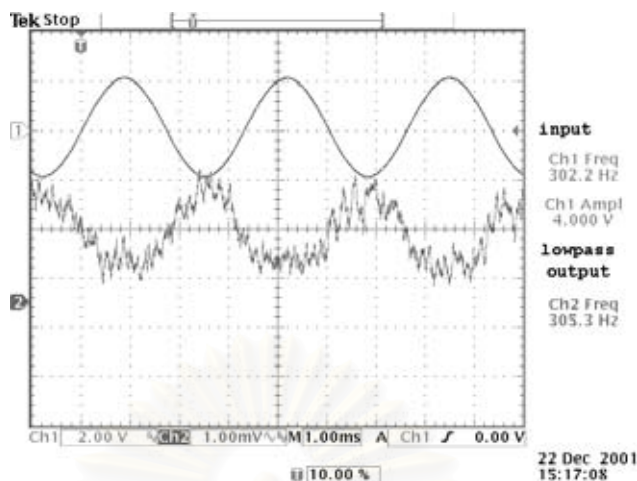
ออฟเซต สัญญาณรบกวน และอัตราส่วนการขยายแบบวิธีร่วม

สำหรับการวัดออฟเซตและสัญญาณรบกวนโดยการลัดวงจรมอนิเตอร์ของวงจรมอนิเตอร์และต่อเข้ากับแรงดันไฟตรงนั้น ออฟเซตมีค่าเท่ากับ 38.9 μ V ส่วนสัญญาณรบกวนขาเข้าอ้างอิงนั้นมีขนาดขึ้นอยู่กับการขยาย โดยการขยายที่ 1 และ 2 เท่า สัญญาณรบกวนขาเข้าอ้างอิงมีขนาดเท่ากับ 62.6 nV/sqrt.Hz และการขยายที่ 5 และ 10 เท่า สัญญาณรบกวนขาเข้าอ้างอิงมีขนาดเท่ากับ 21.6 nV/sqrt.Hz ดังตารางที่ 5.3

ตารางที่ 5.3 ผลการวัดออฟเซตขาเข้า และสัญญาณรบกวนขาเข้าอ้างอิง

	SCIA Gain	Measured (input-referred)		SCIA Gain	Measured (input-referred)
Offset	1x	+39.6 μ V	Noise	1x	63.3 nV/sqrt.Hz
	2x	+34.1 μ V		2x	61.9 nV/sqrt.Hz
	5x	+41.8 μ V		5x	21.9 nV/sqrt.Hz
	10x	+40.0 μ V		10x	21.3 nV/sqrt.Hz

ส่วนอัตราส่วนการขยายแบบวิธีร่วมในช่วงแบนด์วิดท์สำหรับการขยายที่ 1 และ 10 เท่า นั้นมีค่าเท่ากับ 117 dB และ 137 dB ตามลำดับ โดยคำนวณจากอัตราขยายผลต่างและอัตราขยายแบบวิธีร่วมของวงจรมอนิเตอร์ดังรูปที่ 5.7



รูปที่ 5.7 สัญญาณแบบวิธีร่วมขาออกของวงจรถ่ายอินสตรูเมนต์แบบ

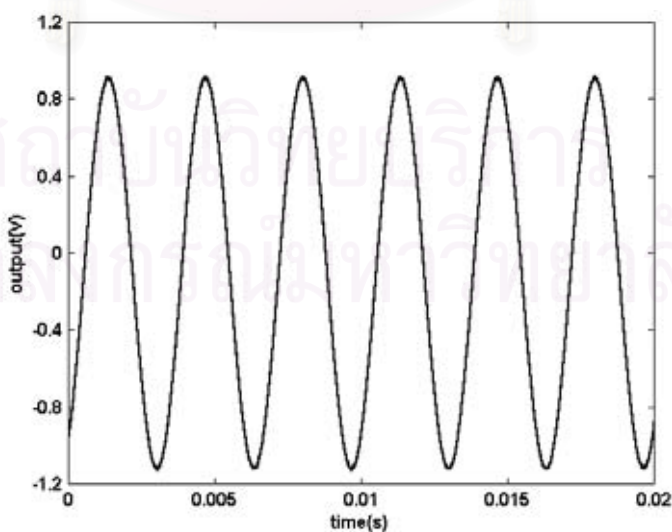
$$(V_{\text{input}}=4 \text{ Vpp}, G_{\text{atten}}=1/10, G_{\text{SCIA}}=10x \text{ และ } G_{\text{D4o-S}}=1)$$

4. ผลการวัดคุณสมบัติของวงจรถ่ายอินสตรูเมนต์แบบชักตัวอย่าง

สำหรับผลการวัดคุณสมบัติของวงจรถ่ายอินสตรูเมนต์แบบชักตัวอย่างผ่านวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลโดยใช้สัญญาณการชักตัวอย่างความถี่สองเท่าของความถี่การซอมป์และสัญญาณการชักตัวอย่างความถี่ต่ำนั้นมีคุณสมบัติดังนี้

อัตราขยาย

ในการวัดอัตราขยายของวงจรถ่ายอินสตรูเมนต์แบบชักตัวอย่าง สัญญาณขาออกของวงจรถ่ายอินสตรูเมนต์ที่สร้างขึ้นจากการชักตัวอย่างนั้นมีลักษณะดังรูปที่ 5.8 โดยการขยายที่ 1, 2, 5 และ 10 เท่านั้น วงจรถ่ายอินสตรูเมนต์ที่มีอัตราขยายปรับค่าได้ระหว่าง 1x, 2x, 5x หรือ 10x107.1 ตามลำดับดังตารางที่ 5.4 โดยมีความผิดพลาดของอัตราขยายเท่ากับ 0.96% และมีความเพี้ยนเชิงฮาร์มอนิกทั้งหมดสูงสุดเท่ากับ 0.18%



รูปที่ 5.8 สัญญาณขาออกผลต่างขาออกของวงจรถ่ายอินสตรูเมนต์แบบชักตัวอย่าง

$$(V_{\text{input}}=1 \text{ Vpp}, G_{\text{atten}}=1/100, G=1x \text{ และ } G_{\text{D4o-S}}=1)$$

ตารางที่ 5.4 ผลการวัดอัตราขยายของวงจขยายอินสตรูเมนต์แบบชั้กตัวอย่าง

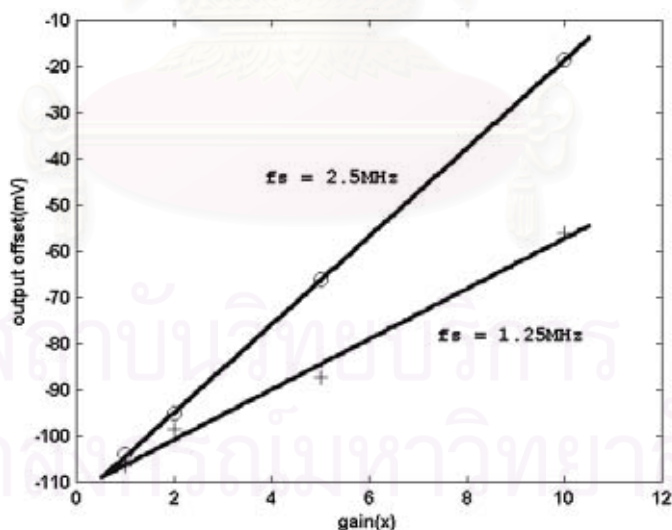
SCIA input	SCIA	Measured gain	Measured THD
300 Hz	G=1x	105.7	0.17%
	G=2x	2x106.8	0.04%
	G=5x	5x107.8	0.18%
	G=10x	10x107.9	-

ช่วงแวงแรงดันขาออก

ช่วงแวงแรงดันขาออกสูงสุดของวงจขยายอินสตรูเมนต์นั้นมืค่าเท่ากับ 0.4-4.6 V (± 4.2 V สัญญาณผลต่าง) เช่นเดียวกับการใช้วงจขยายอินสตรูเมนต์แบบต่อเนืองทางเวลา แต่เนืองการชั้กตัวอย่างของวงจขยายอินสตรูเมนต์แบบชั้กตัวอย่างนั้นทำงานคล้ายเป็นวงจรีเทกต์เอนเวโลป ดังนั้นช่วงแวงแรงดันขาออกของวงจขยายอินสตรูเมนต์แบบชั้กตัวอย่างจึงใช้ได้ตลอดทั้งช่วงของช่วงแวงแรงดันขาออกคือ ± 4.2 V

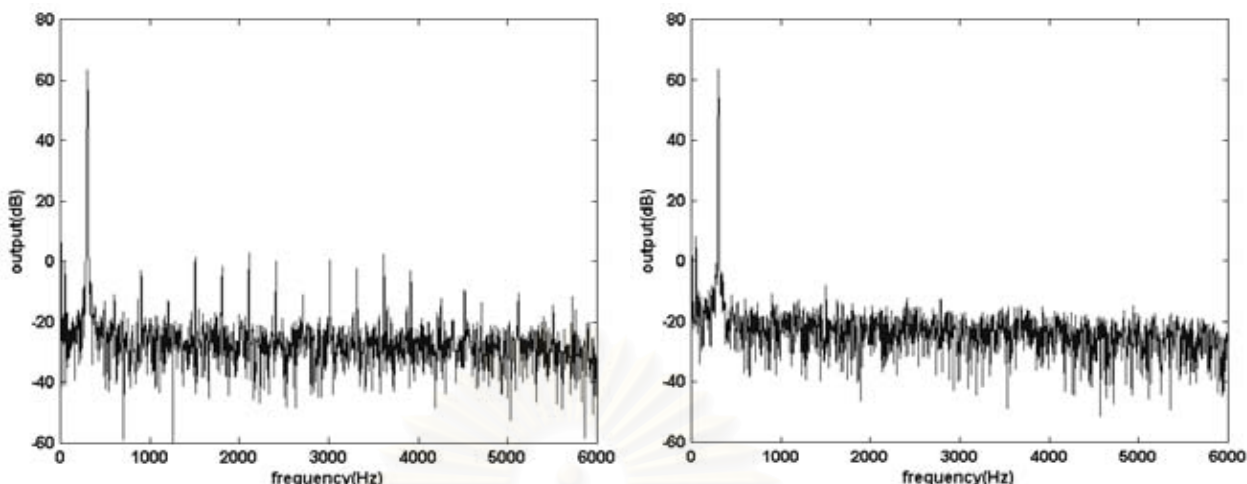
ออฟเซต สัญญาณรบกวน และอัตราส่วนการชั้กแบบวิธีร่วม

รูปที่ 5.9 แสดงออฟเซตขาออกของวงจขยายอินสตรูเมนต์แบบชั้กตัวอย่างซึ่งประกอบด้วยออฟเซตของวงจแปลงผันสัญญาณแอนะลอกเป็นดิจิตอลที่เป็นค่าคงที่และออฟเซตของวงจขยายอินสตรูเมนต์ที่แปรผันตรงกับค่าอัตราขยาย โดยความชันของออฟเซตขาออกในรูปที่ 5.9 หรือออฟเซตของวงจขยายอินสตรูเมนต์ซึ่งมืค่าแปรผันกับความถี่การสวิตช์ดั่ง (2.13) นั้นมืค่าเท่ากับ 50.7 μ V และ 88.7 μ V สำหรับการไ้ความถี่การสวิตช์เท่ากับ 1.25 MHz และ 2.5 MHz ตามลำดับ



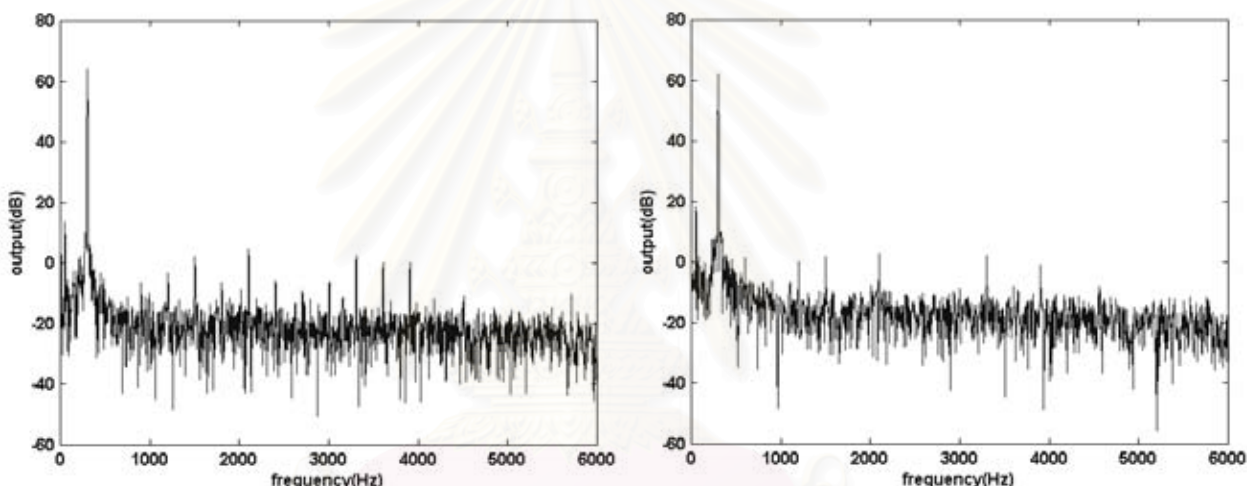
รูปที่ 5.9 ออฟเซตที่ขาออกของวงจขยายอินสตรูเมนต์แบบชั้กตัวอย่าง

สำหรับสัญญาณรบกวนของวงจขยายอินสตรูเมนต์นั้นแสดงได้ผ่านผลการแปลงฟูริเยร์ของสัญญาณขาออกดั่งรูปที่ 5.10 ซึ่งประกอบด้วยสัญญาณรบกวนและฮาร์มอนิกของความถี่สัญญาณขาเข้า สำหรับการขยายที่ 10 เท่า นั้น สัญญาณรบกวนขาเข้าอ้างอิงมืค่าประมาณ 17.2 nV/sqrt.Hz โดยมีสัญญาณรบกวนส่วนหนึ่งมาจากวงจรในส่วนก่อนการขยายสัญญาณเนืองจากในการทดสอบนี้ไม่ได้ลัดวงจรขาเข้าของวงจขยายอินสตรูเมนต์เช่นเดียวกับการวัดของวงจขยายอินสตรูเมนต์แบบต่อเนืองทางเวลา



(ก) การขยายที่ 1 เท่า

(ข) การขยายที่ 2 เท่า



(ค) การขยายที่ 5 เท่า

(ง) การขยายที่ 5 เท่า

รูปที่ 5.10 ผลการแปลงฟูริเยร์สัญญาณขาออกของวงจรขยายอินสตรูเมนต์แบบชั๊กตัวอย่าง

$$(V_{input}=0.1 \text{ Vpp}, G_{atten}=1/100 \text{ และ } G_{D-to-S}=1)$$

ส่วนอัตราการจัดแบบวิธีร่วมนั้นจะมีค่าเท่ากับค่าที่วัดได้จากวงจรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลาคือมีค่าเท่ากับ 117 dB และ 137 dB สำหรับการขยายที่ 1 และ 10 เท่าตามลำดับ เนื่องจากเป็นค่าที่เกิดจากความไม่เข้าคู่ของวงจรขยายซึ่งไม่ขึ้นอยู่กับการใช้งานของวงจรขยายอินสตรูเมนต์แต่ละแบบ

5. ผลการวัดคุณสมบัติของวงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ และวงจรขยายส่วนที่สอง

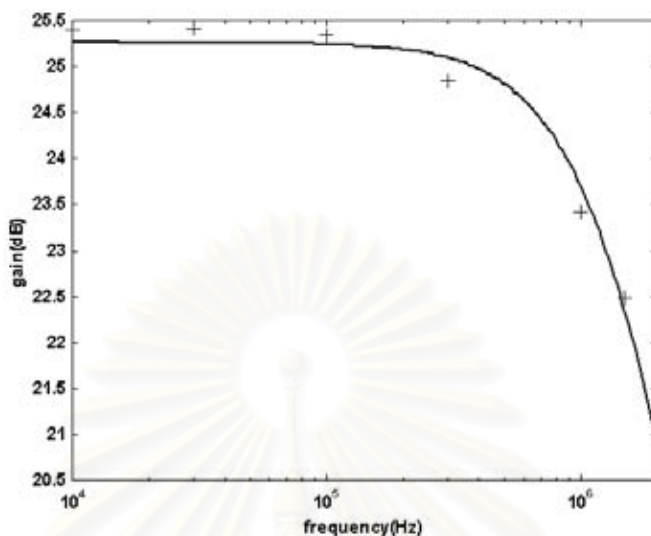
ผลการวัดคุณสมบัติของวงจรขยายส่วนที่หนึ่ง วงจรกรองผ่านแถบ และวงจรขยายส่วนที่สองแต่ละส่วนนั้นมีคุณสมบัติดังต่อไปนี้

วงจขยายส่วนที่หนึ่ง

ตารางที่ 5.5 ผลการวัดอัตราขยายของวงจรขยายส่วนที่หนึ่ง

A1 input	A1	Measured gain	Measured THD
80 kHz	$G_{BPF}=5 \times \text{load}$	18.6	0.21%

วงจรรขยายส่วนที่หนึ่งมีอัตราขยายเท่ากับ 18.6 โดยมีความเพี้ยนเชิงฮาร์โมนิกทั้งหมดเท่ากับ 0.21% ดังตารางที่ 5.5 มีแบนด์วิดท์ประมาณ 1.5 MHz ดังรูปที่ 5.11 และมีช่วงแวกแรงดันขาออก 1.0-3.2 V



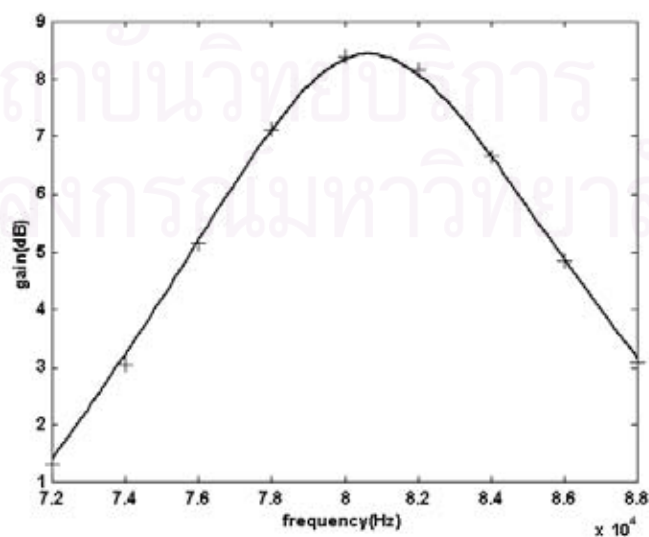
รูปที่ 5.11 ผลตอบสนองทางความถี่ของวงจรรขยายส่วนที่หนึ่ง

วงจรรองผ่านแถบ

วงจรรองผ่านแถบมีอัตราขยายเท่ากับ 2.62 และ 5×2.66 สำหรับการขยายที่ 1 และ 5 เท่าของวงจรรองผ่านแถบตามลำดับ ดังตารางที่ 5.6 โดยมีความผิดพลาดของอัตราขยายเท่ากับ 1.15% มีความเพี้ยนเชิงฮาร์โมนิกทั้งหมดสูงสุดเท่ากับ 0.30% และมีช่วงแวกแรงดันขาออกเท่ากับ 1.0-4.1 V

ตารางที่ 5.6 ผลการวัดคุณสมบัติของวงจรรองผ่านแถบ

BPF input	BPF	Measured gain	Measured THD
80 kHz	$G_{BPF}=1x$	2.62	0.22%
	$G_{BPF}=5x$	5×2.66	0.30%



รูปที่ 5.12 ผลตอบสนองทางความถี่ของวงจรรองผ่านแถบ

ในทางความถี่ วงจรกรองผ่านแถบมีผลตอบสนองทางความถี่ดังรูปที่ 5.12 ซึ่งมีความถี่ศูนย์กลางของวงจรกรองผ่านแถบที่ 80.67 kHz และมีค่า Q เท่ากับ 8.85

วงจรรขยายส่วนที่สอง

สำหรับวงจรรขยายส่วนที่สองนั้นมีอัตราขยายเท่ากับ 1.83 และ 2x1.81 สำหรับการขยายที่ 1 และ 2 เท่าของวงจรรขยายส่วนที่สองตามลำดับ ดังตารางที่ 5.7 โดยมีความผิดพลาดของอัตราขยายเท่ากับ 0.83% มีความเพี้ยนเชิงฮาร์มอนิกทั้งหมดสูงสุดเท่ากับ 0.29% และมีช่วงแอมพลิจูดแรงดันขาออกเท่ากับ 0.4-4.6 V

ตารางที่ 5.7 ผลการวัดอัตราขยายของวงจรรขยายส่วนที่สอง

A2 input	A2	Measured gain	Measured THD
80 kHz	$G_{A_2}=1x$	1.83	0.29%
	$G_{A_2}=2x$	2x1.81	0.05%

5.4 วิเคราะห์ผลการทดสอบ

จากผลการทดสอบทั้งหมดนั้นสามารถสรุปคุณสมบัติของวงจรรขยายอินสตรูเมนต์นี้ได้ดังนี้

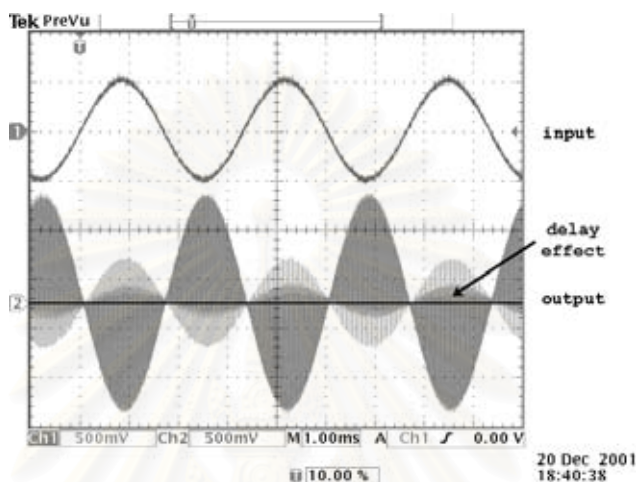
ตารางที่ 5.8 คุณสมบัติของวงจรรขยายอินสตรูเมนต์ต้นแบบจากการทดสอบ

	การใช้งานวงจรรขยายอินสตรูเมนต์ SCIA	
	แบบต่อเนื่องทางเวลา	แบบชั้กตัวอย่าง
อัตราขยาย	1x, 2x, 5x หรือ 10x65.8 เท่า	1x, 2x, 5x หรือ 10x107.1 เท่า
- ความผิดพลาด	1.36%	0.96%
- ความเพี้ยนเชิงฮาร์มอนิก	0.35%	0.18%
แบนด์วิดท์	5.5 kHz	
ออฟเซต	38.9 μ V	88.7 μ V
สัญญาณรบกวนขาเข้าอ้างอิง	62.6 nV/sqrt.Hz (G=1x, 2x) 21.6 nV/sqrt.Hz (G=5x, 10x)	- (G=1x, 2x) 17.2 nV/sqrt.Hz (G=5x, 10x)
อัตราส่วนการขจัดแบบวิธีร่วม	137 dB (G=10x)	
กำลังงาน	11 mW (VDD=5 V)	

อัตราขยาย

จากผลการทดสอบแสดงผลการทำงานของวงจรรขยายอินสตรูเมนต์เมื่อใช้งานเป็นวงจรรขยายอินสตรูเมนต์แบบชั้กตัวอย่างเมื่อเทียบกับการใช้งานเป็นวงจรรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลาได้อย่างถูกต้อง โดยเมื่อใช้งานเป็นวงจรรขยายอินสตรูเมนต์แบบชั้กตัวอย่างจะทำให้อัตราขยายมีค่าสูงขึ้นประมาณ $\pi/2$ เท่า สำหรับวงจรรขยายอินสตรูเมนต์ต้นแบบนั้นอัตราขยายเมื่อใช้งานเป็นวงจรรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลาและแบบชั้กตัวอย่างเท่ากับ 65.8 และ 107.1 เท่าตามลำดับซึ่งเท่ากับมีอัตราขยายสูงขึ้น 1.63 เท่าซึ่งมากกว่า $\pi/2$ อยู่ 3.6% นั้นเกิดจากการประวิงสัญญาณของวงจรรขยายอินสตรูเมนต์ต้นแบบนั้นมีค่าไม่สอดคล้องกับ

การเลื่อนเฟสระหว่างสัญญาณมอดูเลตกับสัญญาณดีมอดูเลตดังรูปที่ 5.13 โดยมีการประวิงประมาณ 4 องศาของความถี่การขอปเปอร์ซึ่งทำให้อัตราขยายเมื่อใช้งานเป็นวงจรถยายอินสตรูเมนต์แบบต่อเนื่องทางเวลามีค่าต่ำลงดังที่กล่าวใน 2.3.1 ส่วนเมื่อใช้งานเป็นวงจรถยายอินสตรูเมนต์แบบชักตัวอย่างนั้น สัญญาณขาออกที่ได้จะเป็นการชักตัวอย่างที่ค่ายอดในแต่ละครั้งคาบของการสวิตซ์ซึ่งทำหน้าที่เสมือนเป็นวงจรถดีเทกต์เอนเวโลปจึงไม่มีผลของการประวิงสัญญาณที่ไม่สอดคล้องกับการเลื่อนเฟสระหว่างสัญญาณมอดูเลตกับสัญญาณดีมอดูเลต



รูปที่ 5.13 ผลของความไม่สอดคล้องระหว่างการประวิงกับการเลื่อนเฟสของวงจรมอดูเลเตอร์และดีมอดูเลเตอร์

สำหรับการที่ค่าอัตราขยายของวงจรถยายอินสตรูเมนต์จากการวัดมีค่าต่ำกว่าค่าอัตราขยายที่ออกแบบไว้ นั้นเกิดจากการที่ค่าอัตราขยายของวงจรถยายส่วนที่หนึ่ง วงจรถรองผ่านแถบ และวงจรถยายส่วนที่สอง นั้นแต่ละส่วนมีค่าต่ำลง 7%, 12% และ 9% ตามลำดับ

อัตราขยายของวงจรถยายส่วนที่หนึ่งที่มีค่าต่ำลงนั้นมีสาเหตุมาจากการออกแบบให้วงจรถยายส่วนที่หนึ่งเป็นวงจรถยายแบบวงเปิดซึ่งมีค่าอัตราขยายเท่ากับ

$$A_{v, dm} = \frac{(1 + (\beta_{m7}/4\beta_{m9}))g_{m1}}{g_{m7}} \quad (5.1)$$

โดยค่าอัตราขยายนี้มีค่าขึ้นอยู่กับกระบวนการเจือสาร นอกจากนั้นการออกแบบทรานซิสเตอร์ $m1$, $m2$ และ $m7$ - $m10$ โดยใช้ค่า L ที่แตกต่างกันอาจมีผลทำให้ค่าพารามิเตอร์ของทรานซิสเตอร์แตกต่างกันได้อีกด้วย

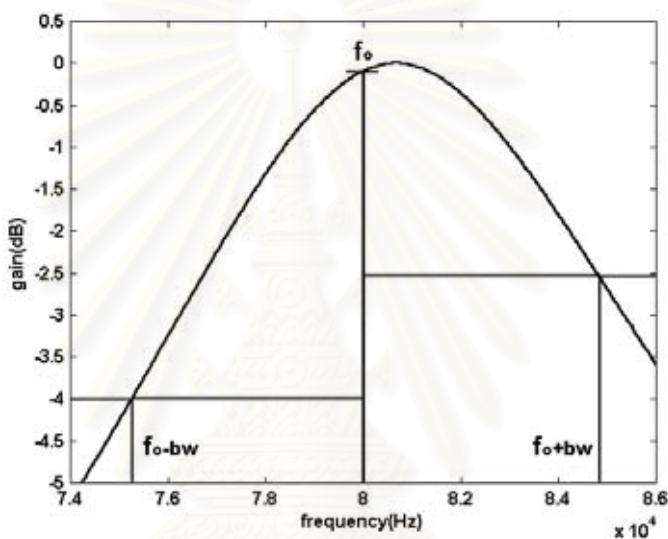
ส่วนอัตราขยายของวงจรถรองผ่านแถบและวงจรถยายส่วนที่สองที่มีค่าลดลงนั้นน่าจะเกิดจากผลของตัวเก็บประจุปรสิตซึ่งเกิดขึ้นจากการเหนี่ยวนำระหว่างแต่ละโหนดของตัวเก็บประจุโดยสายนำสัญญาณ โดยผลของตัวเก็บประจุปรสิตจะทำให้ตัวเก็บประจุที่ออกแบบไว้มีค่าเปลี่ยนไปโดยเฉพาะตัวเก็บประจุ C_4 ของวงจรถรองผ่านแถบ และตัวเก็บประจุ C_7 ของวงจรถยายส่วนที่สองเนื่องจากตัวเก็บประจุทั้งสองตัวนี้มีขนาดเล็กที่สุดคือ 0.243 pF เท่านั้น โดยตัวเก็บประจุปรสิตในวงจรถรองผ่านแถบและวงจรถยายส่วนที่สองเพียง 35 และ 24 fF ตามลำดับนั้นก็สามารถทำอัตราขยายของวงจรถองทั้งสองและค่า Q ของวงจรถรองผ่านแถบที่มีค่าตัวเก็บประจุทั้งสองตัวนี้เป็นตัวกำหนดนั้นมีค่าต่ำลง

ในทางปฏิบัติแล้ว ขนาดของตัวเก็บประจุปรสิตนั้นจะมีค่าขึ้นอยู่กับผังวงจรรวมจึงน่าจะเป็นสาเหตุทำให้เกิดความผิดพลาดของอัตราขยายมากกว่าผลของความไม่เข้าคู่ของตัวเก็บประจุเพียงอย่างเดียว นอกจากนั้น

การถูกจำกัดความละเอียดในการวัดขนาดของสัญญาณโดยใช้ฮอสซิสโลสโคปน่าจะเป็นสาเหตุอีกอย่างหนึ่งในการจำกัดการวัดความผิดพลาดของอัตราขยายและความเพี้ยนเชิงฮาร์โมนิกทั้งหมดของวงจร

แบนด์วิดท์

แบนด์วิดท์ของวงจรขยายอินสตรูเมนต์ต้นแบบที่ได้จากการทดสอบนั้นมีแบนด์วิดท์ประมาณ 5.5 kHz ซึ่งกว้างกว่าแบนด์วิดท์ที่ออกแบบไว้ซึ่งอยู่ที่ 4 kHz โดยเกิดจากการที่ค่า Q ของวงจรกรองผ่านแถบมีค่าลดลงจากที่ออกแบบไว้ 10 เป็น 8.85 และเกิดจากตำแหน่งความถี่ศูนย์กลางของวงจรกรองผ่านแถบนั้นมีค่าเลื่อนไปจาก 80 kHz ที่ออกแบบไว้เป็น 80.67 kHz หรือประมาณ 0.84% ซึ่งการที่เลื่อนตำแหน่งความถี่ศูนย์กลางนี้แบนด์วิดท์ของวงจรขยายอินสตรูเมนต์มีค่าเพิ่มขึ้นดังรูปที่ 5.14



รูปที่ 5.14 การเลื่อนตำแหน่งความถี่ศูนย์กลางของวงจรกรองผ่านแถบ

ส่วนการเลื่อนตำแหน่งความถี่ศูนย์กลางของวงจรกรองผ่านแถบซึ่งมีค่ามากกว่าที่คำนวณไว้ในการออกแบบนั้นมีสาเหตุมาจากในการออกแบบนั้นไม่ได้รวมผลความคลาดเคลื่อนความถี่ศูนย์กลางของวงจรกรองผ่านแถบเมื่อเทียบกับความถี่การสวิตช์ที่เกิดจากการประมาณค่าตัวเก็บประจุในการวัดผังวงจรรวมซึ่งทำให้เกิดความไม่เข้าคู่ระหว่างความถี่การชอปเปอร์กับความถี่ศูนย์กลางของวงจรกรองผ่านแถบประมาณ 0.2% นอกจากนั้นน่าจะเกิดจากการออกแบบค่าตัวเก็บประจุ C_2 และ C_3 ของวงจรกรองผ่านแถบไม่เป็นจำนวนเท่าซึ่งถึงแม้ว่าจะออกแบบให้มีอัตราส่วนพื้นที่ต่อเส้นรอบรูปเท่ากับตัวเก็บประจุตัวอื่นแล้ว แต่อย่างไรก็ตามการออกแบบที่ไม่เป็นหน่วยย่อยเดียวกันจะทำให้เกิดความไม่แม่นยำของค่าตัวเก็บประจุจากกระบวนการผลิตในด้านอื่น ๆ ขึ้นแทน ซึ่งทำให้ความถี่ศูนย์กลางของวงจรกรองผ่านแถบมีค่าเปลี่ยนไปเพิ่มขึ้นจากค่าที่คำนวณในการออกแบบ

ออฟเซต

ในการเปรียบเทียบออฟเซตของวงจรขยายอินสตรูเมนต์ระหว่างออฟเซตจากการออกแบบกับออฟเซตจากการทดสอบ ค่าออฟเซตจากการออกแบบนั้นจะต้องถูกคำนวณขึ้นใหม่ เนื่องจากในการออกแบบวงจรขยายอินสตรูเมนต์ต้นแบบนั้นมีการใช้วงจรเลือกทดสอบการทำงานดังรูปที่ 4.10 ต่อเรียงกันกับวงจรมอดูเลเตอร์ซึ่งทำให้ความต้านทานสมมูลสวิตช์ของวงจรมอดูเลเตอร์มีค่าสูงขึ้น นอกจากนั้นความไม่เข้าคู่ระหว่างความถี่การ

ขอเปรียบเทียบกับความถี่ศูนย์กลางของวงจรรองผ่านแถบที่มีค่าสูงขึ้น และค่า Q ของวงจรรองผ่านแถบที่มีค่าต่ำลงก็ทำให้ออฟเซตของวงจรรขยายอินสตรูเมนต์ที่คำนวณจาก (2.12) และ (2.13) นั้นมีค่าเปลี่ยนไป โดยออฟเซตของวงจรรขยายอินสตรูเมนต์จากการออกแบบที่รวมผลของวงจรรเลือกทดสอบ ความไม่เข้าคู่ระหว่างความถี่การขอเปรียบเทียบกับความถี่ศูนย์กลางของวงจรรองผ่านแถบ และค่า Q แล้วนั้นมีค่าเท่ากับ 9.3 μV

แต่อย่างไรก็ตามค่าออฟเซตที่คำนวณได้ก็ยังมีค่าต่ำกว่าออฟเซตที่ได้จากการทดสอบเมื่อใช้เป็นวงจรรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลาและแบบซีกตัวอย่างทั้งสองแบบอยู่มาก โดยออฟเซตที่เกิดขึ้นน่าจะเกิดจากผลของความไม่เป็นอุดมคติของวงจรรในส่วนอื่น ๆ

สัญญาณรบกวน

สัญญาณรบกวนขาเข้าอ้างอิงที่ได้จากการออกแบบและที่ได้จากการทดสอบนั้นสามารถเปรียบเทียบได้ดังตารางที่ 5.9 จากการเปรียบเทียบ สัญญาณรบกวนจากการทดสอบเมื่อใช้เป็นวงจรรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลาที่มีการขยาย 5 และ 10 เท่า นั้นมีค่าสูงกว่าสัญญาณรบกวนจากการออกแบบเพียงเล็กน้อย โดยสัญญาณรบกวนที่เพิ่มขึ้นมานั้นเกิดจากการเพิ่มขึ้นของสัญญาณรบกวนในส่วนของวงจรรองผ่านแถบดังจะเห็นได้จากสัญญาณรบกวนจากการทดสอบที่การขยาย 1 และ 2 เท่าซึ่งเกิดจากสัญญาณรบกวนของวงจรรองผ่านแถบเป็นส่วนใหญ่ นั้นมีค่าสูงกว่าสัญญาณรบกวนจากการออกแบบไว้เกือบสองเท่า โดยในการออกแบบนั้นวงจรรองผ่านแถบมีสัญญาณรบกวนประมาณ 13.8 $\text{nV}/\sqrt{\text{Hz}}$ แต่จากการทดสอบวงจรรองผ่านแถบมีสัญญาณรบกวนประมาณ 29.4 $\text{nV}/\sqrt{\text{Hz}}$

ตารางที่ 5.9 สัญญาณรบกวนขาเข้าอ้างอิงจากการออกแบบและการทดสอบ

วงจรรขยายอินสตรูเมนต์ SCIA		การออกแบบ	การทดสอบ
แบบต่อเนื่องทางเวลา	G=1x, 2x	33.9 $\text{nV}/\sqrt{\text{Hz}}$	62.6 $\text{nV}/\sqrt{\text{Hz}}$
	G=5x, 10x	19.6 $\text{nV}/\sqrt{\text{Hz}}$	21.6 $\text{nV}/\sqrt{\text{Hz}}$
แบบซีกตัวอย่าง	G=1x, 2x	21.5 $\text{nV}/\sqrt{\text{Hz}}$	-
	G=5x, 10x	12.5 $\text{nV}/\sqrt{\text{Hz}}$	17.2 $\text{nV}/\sqrt{\text{Hz}}$

ส่วนเมื่อใช้งานเป็นวงจรรขยายอินสตรูเมนต์แบบซีกตัวอย่างนั้น สัญญาณรบกวนจากการทดสอบมีค่าสูงกว่าสัญญาณรบกวนจากการออกแบบอยู่พอสมควรแต่ไม่มากนัก โดยเมื่อเทียบกับสัญญาณรบกวนเมื่อใช้งานเป็นวงจรรขยายอินสตรูเมนต์แบบต่อเนื่องทางเวลาที่อัตราขยายเท่ากันแล้วจะเท่ากับในการใช้งานแบบซีกตัวอย่างนั้นมีสัญญาณรบกวนขาเข้าอ้างอิง 11.2 $\text{nV}/\sqrt{\text{Hz}}$ เพิ่มขึ้นมา โดยเกิดจากผลการเคลือบแผ่นเมื่อลดความถี่การซีกตัวอย่างลงมา

อัตราส่วนการขจัดแบบวิธีร่วม

สำหรับค่าอัตราส่วนการขจัดแบบวิธีร่วมซึ่งในทางทฤษฎีจะมีค่าเป็นอนันต์ แต่ในทางปฏิบัตินั้นจะถูกจำกัดโดยสัญญาณรบกวนและไม่ความเป็นอุดมคติของวงจรรขยายในการขยายสัญญาณขาเข้าของวงจรรขยายอินสตรูเมนต์ซึ่งผลจากการทดสอบนั้นวงจรรขยายมีอัตราส่วนการขจัดแบบวิธีร่วมสูงมากโดยมีค่าต่ำสุดในกรณีการขยายที่ 1 เท่า เท่ากับ 117 dB และมีค่าเท่ากับ 137 dB สำหรับการขยายที่ 10 เท่า โดยค่าอัตราส่วนการ

ขจัดแบบวิธีร่วมจากผลการทดสอบนั้นถูกจำกัดโดยการวัดขนาดของสัญญาณผลต่างขาออกที่เกิดจากสัญญาณแบบวิธีร่วมที่มีขนาดเล็กมากดังรูปที่ 5.7

5.5 สรุป

ในส่วนของบทนี้นั้นอธิบายถึงวงจรและขั้นตอนที่ใช้ในการทดสอบวงจรขยายอินสตรูเมนต์ต้นแบบที่ได้จากการส่งไปเจือสารด้วยเทคโนโลยี $0.7\mu\text{m CMOS}$ โดยมีขนาด $2.74 \times 1.82 \text{ mm}^2$ และกินกำลัง 11 mW ที่แหล่งจ่ายแรงดัน 5 V

สำหรับคุณสมบัติในการทำงานแบบต่อเนื่องทางเวลานั้น วงจรขยายอินสตรูเมนต์ต้นแบบนี้มีอัตราขยายเท่ากับ 65.8 และปรับค่าได้ระหว่างการขยายที่ 1, 2, 5 และ 10 เท่า โดยมีความผิดพลาดของอัตราขยายและความเพี้ยนเชิงฮาร์มอนิกทั้งหมดเท่ากับ 1.36% และ 0.35% ตามลำดับ มีแบนด์วิดท์ประมาณ 5.5 kHz ในส่วนของความไม่เป็นอุดมคติของวงจรขยายอินสตรูเมนต์ต้นแบบมีออฟเซต $38.9 \mu\text{V}$ มีสัญญาณรบกวนขาเข้าที่การขยาย 10 เท่า เท่ากับ $21.6 \text{ nV}/\sqrt{\text{Hz}}$ และมีอัตราส่วนการขจัดแบบวิธีร่วมที่สูงกว่า 137 dB

ส่วนในการทำงานแบบชั้กตัวอย่างนั้น วงจรขยายอินสตรูเมนต์ต้นแบบนี้มีอัตราขยายเท่ากับ 107.1 และปรับค่าได้เช่นเดียวกัน โดยมีความผิดพลาดของอัตราขยายและความเพี้ยนเชิงฮาร์มอนิกทั้งหมดเท่ากับ 0.96% และ 0.18% ตามลำดับ และมีแบนด์วิดท์ 5.5 kHz เท่ากัน ในส่วนความไม่เป็นอุดมคติของวงจรขยายอินสตรูเมนต์ต้นแบบมีออฟเซต $88.7 \mu\text{V}$ มีสัญญาณรบกวนขาเข้าที่การขยาย 10 เท่า เท่ากับ $17.2 \text{ nV}/\sqrt{\text{Hz}}$ โดยมีอัตราส่วนการขจัดแบบวิธีร่วมสูงกว่า 137 dB เช่นเดียวกัน

บทที่ 6

ข้อสรุป และข้อเสนอแนะ

6.1 ข้อสรุป

งานวิจัยนี้ศึกษาการออกแบบวงจรรขยายอินสตรูเมนต์โดยใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุ ผลการคำนวณและการจำลองการทำงานแสดงว่าการใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุแบบซีกตัวอย่างเมื่อเทียบกับการใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบต่อเนื่องทางเวลาหรือเทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบแบบสวิตช์ตัวเก็บประจุแบบต่อเนื่องทางเวลานั้นสามารถทำให้วงจรรขยายอินสตรูเมนต์มีคุณสมบัติดีขึ้นโดยมีค่าอัตราขยายสูงขึ้นประมาณ $\pi/2$ เท่าและทำให้สัญญาณรบกวนขาเข้าอ้างอิงนั้นมีค่าต่ำลง ส่วนความเข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรรองผ่านแถบกับความถี่การชอปเปอร์ซึ่งเป็นตัวกำหนดค่า Q ของวงจรรองผ่านแถบและความสามารถในการลดค่าออฟเซตของวงจรรขยายอินสตรูเมนต์ต้นแบบนั้นถูกกำหนดจากความไวของความถี่ศูนย์กลางของวงจรรองผ่านแถบต่อค่าตัวเก็บประจุและเทคนิคการออกแบบผังวงจรรวมของตัวเก็บประจุให้มีความเข้าคู่กัน

วงจรรขยายอินสตรูเมนต์ SCIA ต้นแบบเปรียบเทียบกับวงจรรขยายอินสตรูเมนต์ในทางการค้า INA114A ของ Burr-Brown และ AD620A ของ Analog Devices มีคุณสมบัติดังตารางที่ 6.1

ตารางที่ 6.1 ตารางเปรียบเทียบคุณสมบัติระหว่างวงจรรขยายอินสตรูเมนต์ SCIA, INA114A และ AD620A

	วงจรรขยายอินสตรูเมนต์		
	SCIA	INA114A	AD620A
กระบวนการเจือสาร	Alcatel Microelectronics 0.7 μ m CMOS	-	-
ขนาดวงจรรวม	2.74 x 1.82 mm ²	-	3.57 x 2.55 mm ²
แหล่งจ่ายแรงดัน	5 V	± 2.25 V - ± 18 V	± 2.3 V - ± 18 V
อัตราขยาย (G)			
- ช่วงอัตราขยาย	1x, 2x, 3x หรือ 10x107.1	1-10000	1-10000
- ความผิดพลาด	0.96%	0.5% (G=1000)	0.4% (G=1000)
- ความเพี้ยนเชิงฮาร์มอนิก	0.18%	-	-
แบนด์วิดท์	5.5 kHz	1 MHz (G=1) 100 kHz (G=10) 10 kHz (G=100) 1 kHz (G=1000)	1 MHz (G=1) 800 kHz (G=10) 120 kHz (G=100) 12 kHz (G=1000)

ตารางที่ 6.1 ตารางเปรียบเทียบคุณสมบัติระหว่างวงจรรขยายอินสตรูเมนต์ SCIA, INA114A และ AD620A (ต่อ)

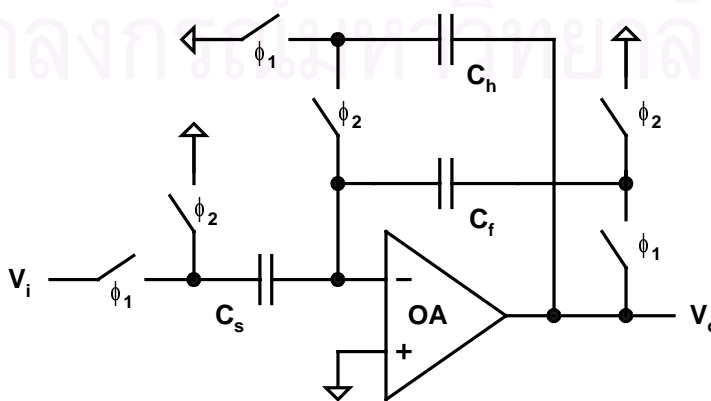
ออฟเซต	88.7 μV	25+(30/G) μV (typ) 125+(500/G) μV (max)	30+(400/G) μV (typ) 125+(1000/G) μV (max)
สัญญาณรบกวน	17.2 nV/sqrt.Hz (G=10x)	11 nV/sqrt.Hz	9 nV/sqrt.Hz
อัตราส่วนการขจัดแบบ วิธีร่วม	117 dB (G=1x) 137 dB (G=10x)	90 dB (G=1) 106 dB (G=10) 110 dB (G=100) 110 dB (G=1000)	90 dB (G=1) 110 dB (G=10) 130 dB (G=100) 130 dB (G=1000)
กำลังงาน	2.2 mA (11 mW; VDD= 5 V)	2.2 mA	0.9 mA

จากการเปรียบเทียบนั้น วงจรรขยายอินสตรูเมนต์ SCIA มีคุณสมบัติที่ใกล้เคียงกับวงจรรขยายอินสตรูเมนต์ที่มีอยู่ในทางการค้าโดยเฉพาะที่อัตราขยายสูง ๆ ดังนั้นวงจรรขยายอินสตรูเมนต์ SCIA จึงเหมาะกับการใช้งานที่ต้องการขยายสูง ๆ เช่น การวัดสัญญาณทางการแพทย์ หรือ การเก็บข้อมูลของสัญญาณ เป็นต้น

6.2 ข้อเสนอแนะ

สำหรับข้อเสนอแนะเพื่อใช้ในการปรับปรุงวงจรรขยายอินสตรูเมนต์ต้นแบบต่อไปมีดังนี้

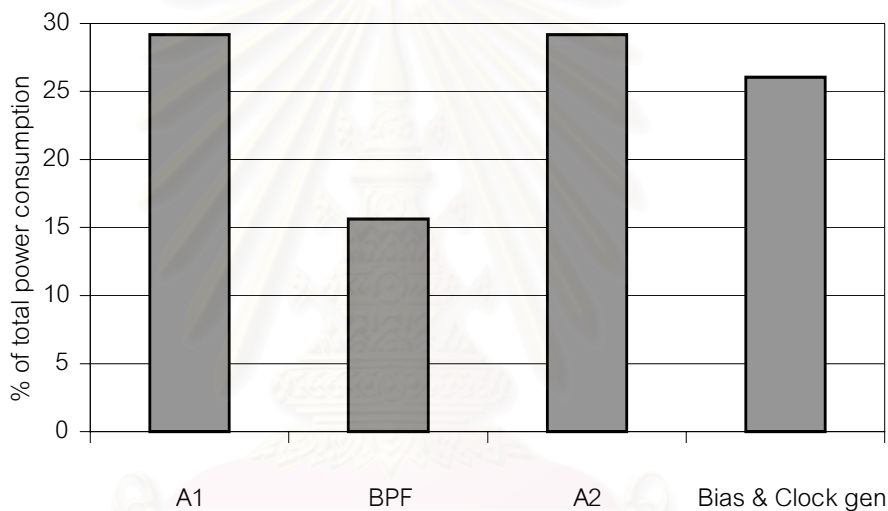
1. ปรับปรุงการออกแบบและการวางผังวงจรรวม รวมทั้งการต่อเชื่อมวงจรเพื่อเพิ่มความเข้าคู่ของวงจรส่วนต่าง ๆ โดยเฉพาะตัวเก็บประจุ และลดผลของตัวเก็บประจุปรสิตที่เกิดจากการเหนี่ยวนำ
2. คำนวณค่า Q ของวงจรโดยรวมผลความไม่เข้าคู่ของตัวเก็บประจุจนถึงระดับการวางผังวงจรรวมเพื่อให้เกิดอัตราการผลิตออฟเซตที่สูงสุด
3. ลดค่าความต้านทานของสวิตช์ในส่วนของวงจรเลือกทดสอบการทำงาน หรือใช้การทดสอบการทำงานวิธีอื่นที่ไม่ทำให้ออฟเซตของวงจรรขยายอินสตรูเมนต์มีค่าเพิ่มขึ้น
4. ปรับปรุงวงจรรขยายส่วนที่สองเป็นวงจรรขยายแบบสวิตช์ตัวเก็บประจุที่มีการหักล้างออฟเซตของออฟแอมป์ดังรูปที่ 6.1 เพื่อลดสัญญาณรบกวนที่ความถี่การชอปเปอร์ซึ่งเกิดจากการมอดูเลตออฟเซตของวงจรรขยายส่วนที่สอง



รูปที่ 6.1 วงจรรขยายสวิตช์ตัวเก็บประจุที่มีการหักล้างออฟเซต

ส่วนข้อเสนอแนะในการพัฒนางจรขยายอินสตรูเมนต์เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุนี้มีดังนี้

1. ออกแบบวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุด้วยวงจรแบบขั้นบันได (ladder filter) แทนวงจรแบบ biquad เพื่อให้วงจรขยายอินสตรูเมนต์ที่มีความเข้าคู่ระหว่างความถี่ศูนย์กลางของวงจรกรองผ่านแถบกับความถี่การชอปเปอร์มีค่ามากขึ้น เนื่องจากโดยทั่วไปนั้นวงจรแบบขั้นบันไดนั้นมีความไวของความถี่ศูนย์กลางของวงจรกรองผ่านแถบต่อค่าตัวเก็บประจุต่ำกว่าวงจรแบบอื่น ๆ
2. ลดความถี่การสวิทช์ของวงจรขยายส่วนที่สองลงจากความถี่การสวิทช์ (2.56 MHz) ไปใช้ความถี่ที่มากกว่าความถี่การซักรัดตัวอย่างไม่กี่เท่าหรือเท่ากับความถี่การซักรัดตัวอย่างก็เพียงพอ (1-4 เท่าของ 160 kHz) เพื่อลดกำลังงานของวงจรขยายส่วนที่สองซึ่งเป็นค่าประมาณ 30% ของกำลังงานของวงจรขยายอินสตรูเมนต์ทั้งหมดดังรูปที่ 6.2



รูปที่ 6.2 สัดส่วนการใช้กำลังงานของวงจรขยายอินสตรูเมนต์

3. ออกแบบวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลร่วมกันเป็นชิปเดียว

รายการอ้างอิง

- [1] Yen, R. C., and Gray, P. R. A MOS switched-capacitor instrumentation amplifier. IEEE J. of Solid-State Circuits SC-17.6 (December 1982): 1008-1013.
- [2] Degrauwe, M., Vittoz, E., and Verbauwhede, I. A micropower CMOS-instrumentation amplifier. IEEE J. of Solid-State Circuits SC-20.3 (June 1985): 805-807.
- [3] Huang, Q., Menolfi, C., and Hammerschmied, C. A MOSFET-only interface for integrated flow sensors, IEEE International Symposium on Circuits and Systems, pp. 372-375, 1996.
- [4] Martins, R., Selberherr, S., and Vaz, F. A. A CMOS IC for portable EEG acquisition systems. IEEE Transactions on Instrumentation and Measurement 47.5 (October 1998): 1191-1196.
- [5] Brandt, B. P., and Wooley, B. A. A 50-MHz multibit sigma-delta modulator for 12-b 2-MHz A/D conversion. IEEE J. of Solid-State Circuits 26.12 (December 1991): 1746-1756.
- [6] Abo, A. M., and Gray, P. R. A 1.5-V, 10-bit, 14.3-MS/s CMOS pipeline analog-to-digital converter. IEEE J. of Solid-State Circuits 34.5 (May 1999): 599-606.
- [7] Strout, D. F., and Kaufman, M. Handbook of operational amplifier circuit design. New York: McGraw-Hill, 1976.
- [8] Toumazou, C., Lidgley, F. J., and Makris, C. A. Current-mode instrumentation amplifier, IEE Colloquium on Current Mode Analogue Circuits, pp. 8/1-8/5, 1989.
- [9] Koli, K., and Halonen, K. A. I. CMRR enhancement techniques for current-mode instrumentation amplifiers. IEEE Transactions on Circuits and Systems 47.5 (May 2000): 622-632.
- [10] Hsieh, K. C., *et al.* A low-noise chopper-stabilized differential switched-capacitor filtering technique. IEEE J. of Solid-State Circuits SC-16.6 (December 1981): 708-715.
- [11] Enz, C. C., Vittoz E. A., and Krummenacher, F. A CMOS chopper amplifier. IEEE J. of Solid-State Circuits SC-22.3 (June 1987): 335-342.
- [12] Enz, C. C., and Temes, G. C. Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization. Proceedings of The IEEE 84.11 (November 1996): 1584-1614.
- [13] Technology and design documentation: Alcatel Microelectronics 0.7 μ CMOS. Belgium: IMEC, 1999.
- [14] Menolfi, C., and Huang, Q. A low-noise CMOS instrumentation amplifier for thermoelectric infrared detectors. IEEE J. of Solid-State Circuits 32.7 (July 1997): 968-976.
- [15] Menolfi, C., and Huang, Q. A fully integrated, untrimmed CMOS instrumentation amplifier with submicrovolt offset. IEEE J. of Solid-State Circuits 34.3 (March 1999): 415-420.

- [16] Martin, K., and Sedra, A. S. Effects of the op amp finite gain and bandwidth on the performance of switched-capacitor filters. IEEE Transactions on Circuits and Systems CAS-28.8 (August 1981): 822-829.
- [17] Gregorian, R., and Temes, G. C. Analog CMOS integrated circuits for signal processing. New York: John Wiley & Sons, 1986.
- [18] Johns, D. A., and Martin, K. Analog integrated circuit design. New York: John Wiley & Sons, 1997.
- [19] Gobet, C. A., and Knob, A. Noise analysis of switched capacitor networks. IEEE Transactions on Circuits and Systems, CAS-30.1 (January 1983): 37-43.
- [20] Krummenacher, F., and Joehl, N. A 4-MHz CMOS continuous-time filter with on-chip automatic tuning. IEEE J. of Solid-State Circuits 23.3 (June 1988): 750-758.
- [21] Gregorian, R. Introduction to CMOS op-amps and comparators. New York: John Wiley & Sons, 1999.
- [22] Bult, K., and Geelen, G. J. G. M. A fast-settling CMOS op amp for SC circuits with 90-dB DC gain. IEEE J. of Solid-State Circuits 25.6 (December 1990): 1379-1384.
- [23] Laker, K. R., and Sansen, W. M. C. Design of analog integrated circuits and systems. New York: McGraw-Hill, 1994.



ภาคผนวก

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ภาคผนวก ก

การคำนวณผลกระทบต่ออัตราขยาย ออฟเซตและสัญญาณรบกวนของวงจรขยายอินสตรูเมนต์ที่ใช้เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบ

ก.1 การคำนวณผลกระทบต่ออัตราขยาย

โดยกำหนดให้สัญญาณขาเข้าของวงจรขยายอินสตรูเมนต์เป็นแรงดันกระแสตรง V_{in} แล้ว แรงดัน ณ ตำแหน่งต่าง ๆ ของวงจรขยายดังรูปที่ 2.6 สามารถเขียนเป็นสมการได้ดัง (ก.1)

$$\begin{aligned} V_1(t) &= V_{in}(t) \cdot m_1(t) = V_{in} \cdot \sum_{n=1}^{\infty} M_{1n} \cos(n\omega t + \phi_{m1n}) \\ V_2(t) &= V_{in} \cdot \sum_{n=1}^{\infty} M_{1n} A_n \cos(n\omega t + \phi_{m1n} + \phi_{An}) \\ V_o(t) &= V_2(t) \cdot m_2(t) = V_{in} \cdot \sum_{k=1n=1}^{\infty} \sum_{k=1n=1}^{\infty} M_{1n} A_n M_{2k} \cos(n\omega t + \phi_{m1n} + \phi_{An}) \cos(k\omega t + \phi_{m2k}) \end{aligned} \quad (ก.1)$$

โดยที่ M_{1n} , ϕ_{m1n} , A_n , ϕ_{An} , M_{2n} และ ϕ_{m2n} คือสัมประสิทธิ์และเฟสของอนุกรมฟูรีเยร์ของสัญญาณมอดูเลต ฟังก์ชันถ่ายโอนของวงจรขยาย และสัญญาณเดิมมอดูเลต ตามลำดับ

ดังนั้นค่าเฉลี่ยแรงดันกระแสตรงของสัญญาณขาออกจากวงจรขยายอินสตรูเมนต์ V_o ซึ่งประกอบด้วย ฮาร์มอนิกคู่ของความถี่การชอปเปอร์มีค่าเท่ากับ

$$\begin{aligned} V_o &= \frac{1}{T} \int_0^T V_o(t) dt = V_{in} \cdot \sum_{k=1n=1}^{\infty} \sum_{k=1n=1}^{\infty} \frac{1}{T} \int_0^T M_{1n} A_n M_{2k} \cos(n\omega t + \phi_{m1n} + \phi_{An}) \cos(k\omega t + \phi_{m2k}) dt \\ &= V_{in} \cdot \sum_{n=1}^{\infty} M_{1n} A_n M_{2n} \frac{1}{2} \cos(\phi_{m1n} + \phi_{An} - \phi_{m2n}) \end{aligned} \quad (ก.2)$$

โดยที่ T คือคาบของการชอปเปอร์

และเมื่อแทนค่าสัมประสิทธิ์และเฟสของอนุกรมฟูรีเยร์ของสัญญาณเดิมมอดูเลตที่เป็นสัญญาณสี่เหลี่ยม ซึ่งมีค่าเท่ากับ

$$M_{1n} = M_{2n} = \begin{cases} \frac{4}{n\pi}, & n = \text{odd} \\ 0, & n = \text{even} \end{cases} \quad \phi_{m1n} = \phi_{m2n} = \begin{cases} -\frac{\pi}{2}, & n = \text{odd} \\ 0, & n = \text{even} \end{cases} \quad (ก.3)$$

และฟังก์ชันถ่ายโอนของวงจรกรองผ่านแถบซึ่งมีค่าเท่ากับ

$$A(f) = \frac{A_o \cdot Q}{1 + jQ \frac{f^2 - f_o^2}{ff_o}} \quad (ก.4)$$

ใน (ก.2) แล้ว โดยที่ $f_o = 1/T$ คือความถี่ศูนย์กลาง, Q คือตัวประกอบคุณภาพ และ $A_o Q$ คืออัตราขยายที่ความถี่ศูนย์กลางของวงจรกรองผ่านแถบ ตามลำดับ ดังนั้นอัตราส่วนค่าเฉลี่ยแรงดันกระแสตรงระหว่างสัญญาณขาออกกับสัญญาณขาเข้าหรืออัตราขยายเมื่อใช้เทคนิคการชอปเปอร์ร่วมกับวงจรกรองผ่านแถบนั้นจะมีค่าเท่ากับ

$$\begin{aligned}
A_{chop.bpf} &= \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{4}{n\pi} \cdot \frac{A_o Q}{\sqrt{1 + \left(Q \frac{(n/T)^2 - 1/T^2}{n/T^2} \right)^2}} \cdot \frac{4}{n\pi} \cdot \frac{1}{2} \cos \left(-\arctan \left(Q \frac{(n/T)^2 - 1/T^2}{n/T^2} \right) \right) \\
&= \frac{8}{\pi^2} A_o Q \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{1}{\sqrt{1 + \left(Q \frac{(n/T)^2 - 1/T^2}{n/T^2} \right)^2}} \cdot \frac{1}{\sqrt{1 + \left(Q \frac{(n/T)^2 - 1/T^2}{n/T^2} \right)^2}} \\
&= \frac{8}{\pi^2} A_o Q \left[1 + \sum_{\substack{n=3 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{1}{\left(1 + \left(Q \frac{n^2 - 1}{n} \right)^2 \right)} \right]
\end{aligned}$$

และโดยทั่วไปที่วงจรกรองผ่านแถบจะมี $Q > 1$ ดังนั้นอัตราขยายมีค่าประมาณเท่ากับ

$$\begin{aligned}
A_{chop.bpf} &= \frac{8}{\pi^2} A_o Q \left[1 + \sum_{\substack{n=3 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{1}{\left(Q \frac{n^2 - 1}{n} \right)^2} \right] \\
&= \frac{8}{\pi^2} A_o Q \left[1 + \frac{\pi^2 - 9}{48Q^2} \right] \\
&\approx \frac{8}{\pi^2} A_o Q
\end{aligned} \tag{ก.5}$$

ก.2 การคำนวณผลกระทบต่อออฟเซต

สำหรับการคำนวณค่าออฟเซตสามารถทำได้เช่นเดียวกับการคำนวณค่าอัตราขยายโดยแทนค่า $m_i(t)$ ใน (ก.2) ด้วยสัญญาณสไปก์ซึ่งเป็นสาเหตุหลักของออฟเซตดังรูปที่ 2.13 แทน ซึ่ง โดยที่สัมประสิทธิ์และเฟสของอนุกรมฟูริเยร์ของสัญญาณสไปก์มีค่าเท่ากับ

$$X_n = \begin{cases} \frac{4\tau}{T} V_{inj} \frac{1}{\sqrt{1 + (n\omega\tau)^2}}, & n = odd \\ 0, & n = even \end{cases} \quad \phi_{xn} = \begin{cases} -\arctan(n\omega\tau), & n = odd \\ 0, & n = even \end{cases} \tag{ก.6}$$

ดังนั้นค่าเฉลี่ยแรงดันกระแสตรงของสัญญาณขาออกซึ่งเป็นค่าออฟเซต (V_{os}) นั้นมีค่าเท่ากับ

$$\begin{aligned}
V_{os.bpf} &= \sum_{n=1}^{\infty} X_n A_n M_{2n} \frac{1}{2} \cos(\phi_{xn} + \phi_{An} - \phi_{m2n}) \\
&= \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{4\tau}{T} V_{inj} \frac{1}{\sqrt{1 + (n\omega\tau)^2}} \cdot \frac{A_o Q}{\sqrt{1 + \left(Q \frac{(n/T)^2 - 1/T^2}{n/T^2} \right)^2}} \cdot \frac{4}{n\pi} \cdot \frac{1}{2} \\
&\quad \cdot \cos \left(-\arctan(n\omega\tau) - \arctan \left(Q \frac{(n/T)^2 - 1/T^2}{n/T^2} \right) + \frac{\pi}{2} \right)
\end{aligned}$$

$$\begin{aligned}
 V_{os,bpf} &= \frac{4\tau}{T} V_{inj} \frac{2}{\pi} A_o Q \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{1}{\sqrt{1+(n\omega\tau)^2}} \cdot \frac{1}{\sqrt{1+\left(\frac{Qn^2-1}{n}\right)^2}} \cdot \frac{1}{n} \cdot \frac{n\omega\tau + \left(\frac{Qn^2-1}{n}\right)}{\sqrt{1+(n\omega\tau)^2} \cdot \sqrt{1+\left(\frac{Qn^2-1}{n}\right)^2}} \\
 &= \frac{2\tau}{T} A_o Q V_{inj} \frac{4}{\pi} \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{1}{1+(n\omega\tau)^2} \cdot \frac{n\omega\tau + \left(\frac{Qn^2-1}{n}\right)}{1+\left(\frac{Qn^2-1}{n}\right)^2} \cdot \frac{1}{n}
 \end{aligned}$$

และจากการที่สัญญาณสไปก์มีค่า $\tau \rightarrow 0$ ดังนั้นเมื่อกำหนดให้ ε คือความไม่เข้าคู่ระหว่างความถี่การชอปเปอร์ (f_c) กับความถี่ศูนย์กลางของวงจรรองผ่านแถบ (f_0) ซึ่งมีค่าเท่ากับ $(f_{chop}-f_0)/f_0$ จะได้

$$V_{os,bpf} = \frac{2\tau}{T} A_o Q V_{inj} \frac{4}{\pi} \left[2Q\varepsilon + \sum_{\substack{n=3 \\ n=odd}}^{\infty} \frac{Qn^2-1}{1+\left(\frac{Qn^2-1}{n}\right)^2} \cdot \frac{1}{n} \right]$$

และโดยทั่วไปที่วงจรรองผ่านแถบจะมี $Q > 1$ ดังนั้นออฟเซตมีค่าประมาณเท่ากับ

$$V_{os,bpf} = \frac{2\tau}{T} A_o Q V_{inj} \frac{4}{\pi} \left[2Q\varepsilon + \frac{1}{4Q} \right] \quad (ก.7)$$

ส่วนค่าประสิทธิภาพในการลดออฟเซตของการใช้วงจรรองผ่านแถบเมื่อเทียบกับวงจรที่มีแบนด์วิดท์กว้างอนันต์ (E_{BP}) ที่มีอัตราขยายเท่ากันจะมีค่าเท่ากับ

$$\begin{aligned}
 E_{BP} &= \frac{\pi^2}{8} \cdot \frac{4}{\pi} \left[2Q\varepsilon + \frac{1}{4Q} \right] \\
 &= \frac{\pi}{8Q} [8Q^2\varepsilon + 1]
 \end{aligned} \quad (ก.8)$$

และค่า Q ที่ทำให้ประสิทธิภาพในการลดออฟเซตมีค่าสูงสุดคำนวณได้โดยหาอนุพันธ์ของ (ก.8) นั้นมีค่าเท่ากับ

$$\begin{aligned}
 \frac{\partial E_{BP}}{\partial Q} &= \frac{\pi}{8} \left[\frac{16Q_{opt}^2\varepsilon - (8Q_{opt}^2\varepsilon + 1)}{Q_{opt}^2} \right] = 0 \\
 Q_{opt} &= \sqrt{\frac{1}{8\varepsilon}}
 \end{aligned} \quad (ก.9)$$

ก.3 การคำนวณผลกระทบต่อสัญญาณรบกวน

การคำนวณผลของสัญญาณรบกวนเมื่อใช้เทคนิคการชอปเปอร์ร่วมกับวงจรรองผ่านแถบสามารถคำนวณได้เช่นเดียวกัน แต่ใช้ค่ากำลังสองสัมบูรณ์ของ (ก.2) ในการคำนวณและแทนค่ากำลังสองของ $m_1(t)$ ด้วยความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนที่ประกอบด้วยสัญญาณรบกวนเชิงความร้อนและสัญญาณรบกวนฟลิคเกอร์ ดังนั้นความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนที่ขาออกมีค่าเท่ากับ

$$\begin{aligned}
S_{n,out}(f) &= 2 \sum_{\substack{n=1 \\ n=odd}}^{\infty} \left(\frac{2}{n\pi}\right)^2 \left|A\left(f - \frac{n}{T}\right)\right|^2 S_{n,in}\left(f - \frac{n}{T}\right) \\
&= \frac{8}{\pi^2} \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{(A_o Q)^2}{1 + \left(\frac{Q \left(\left(f - \frac{n}{T}\right)^2 - \left(\frac{1}{T}\right)^2\right)}{\left(f - \frac{n}{T}\right)\left(\frac{1}{T}\right)}\right)^2} \cdot S_{no} \left(1 + \frac{f_k}{\left|f - \frac{n}{T}\right|}\right) \\
&= \frac{8}{\pi^2} A_o^2 S_{no} \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{Q^2}{1 + \left(\frac{Q \left((fT - n)^2 - 1\right)}{(fT - n)}\right)^2} \cdot \left(1 + \frac{f_k T}{|fT - n|}\right)
\end{aligned}$$

และเนื่องจาก $fT < 1$ ดังนั้นความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนที่ขาออกมีค่าเท่ากับ

$$\begin{aligned}
S_{n,out}(f) &= \frac{8}{\pi^2} A_o^2 S_{no} \sum_{\substack{n=1 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{Q^2}{1 + \left(\frac{Q \left(n^2 - 1\right)}{n}\right)^2} \cdot \left(1 + \frac{f_k T}{n}\right) \\
&= \frac{8}{\pi^2} A_o^2 S_{no} \left[(1 + f_k T) Q^2 + \sum_{\substack{n=3 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{Q^2}{1 + \left(\frac{Q \left(n^2 - 1\right)}{n}\right)^2} + f_k T \sum_{\substack{n=3 \\ n=odd}}^{\infty} \frac{1}{n^3} \cdot \frac{Q^2}{1 + \left(\frac{Q \left(n^2 - 1\right)}{n}\right)^2} \right]
\end{aligned}$$

และโดยทั่วไปที่วงจรกรองผ่านแถบจะมี $Q > 1$ ดังนั้นความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนที่ขาออกมีค่าประมาณเท่ากับ

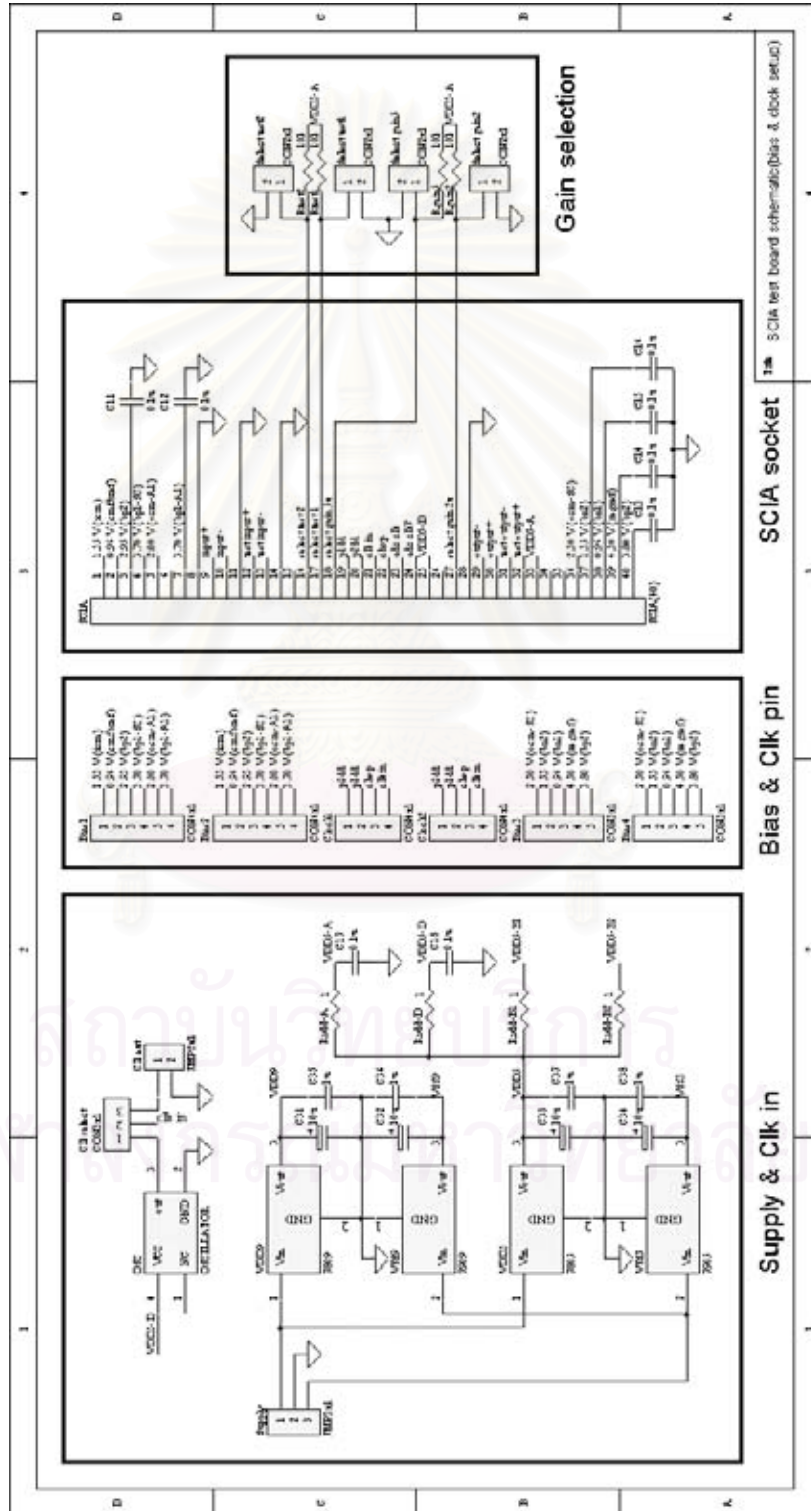
$$\begin{aligned}
S_{n,out}(f) &= \frac{8}{\pi^2} A_o^2 S_{no} \left[(1 + f_k T) Q^2 + \sum_{\substack{n=3 \\ n=odd}}^{\infty} \frac{1}{n^2} \cdot \frac{1}{\left(\frac{n^2 - 1}{n}\right)^2} + f_k T \sum_{\substack{n=3 \\ n=odd}}^{\infty} \frac{1}{n^3} \cdot \frac{1}{\left(\frac{n^2 - 1}{n}\right)^2} \right] \\
&= \frac{8}{\pi^2} A_o^2 S_{no} \left[(1 + f_k T) Q^2 + \frac{\pi^2 - 9}{48} + f_k T \frac{8 \ln 4 - 11}{16} \right] \\
&\approx \frac{8}{\pi^2} A_o^2 Q^2 S_{no} (1 + f_k T) \tag{ก.10}
\end{aligned}$$

และเมื่อคำนวณเทียบเป็นความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนที่ขาเข้าจะได้

$$S_{n,in}(f) = \frac{\pi^2}{8} S_{no} (1 + f_k T) \tag{ก.11}$$

ภาคผนวก ข

แผนภาพวงจรแผ่นวงจรพิมพ์สำหรับการทดสอบวงจรขยายอินสตรูเมนต์



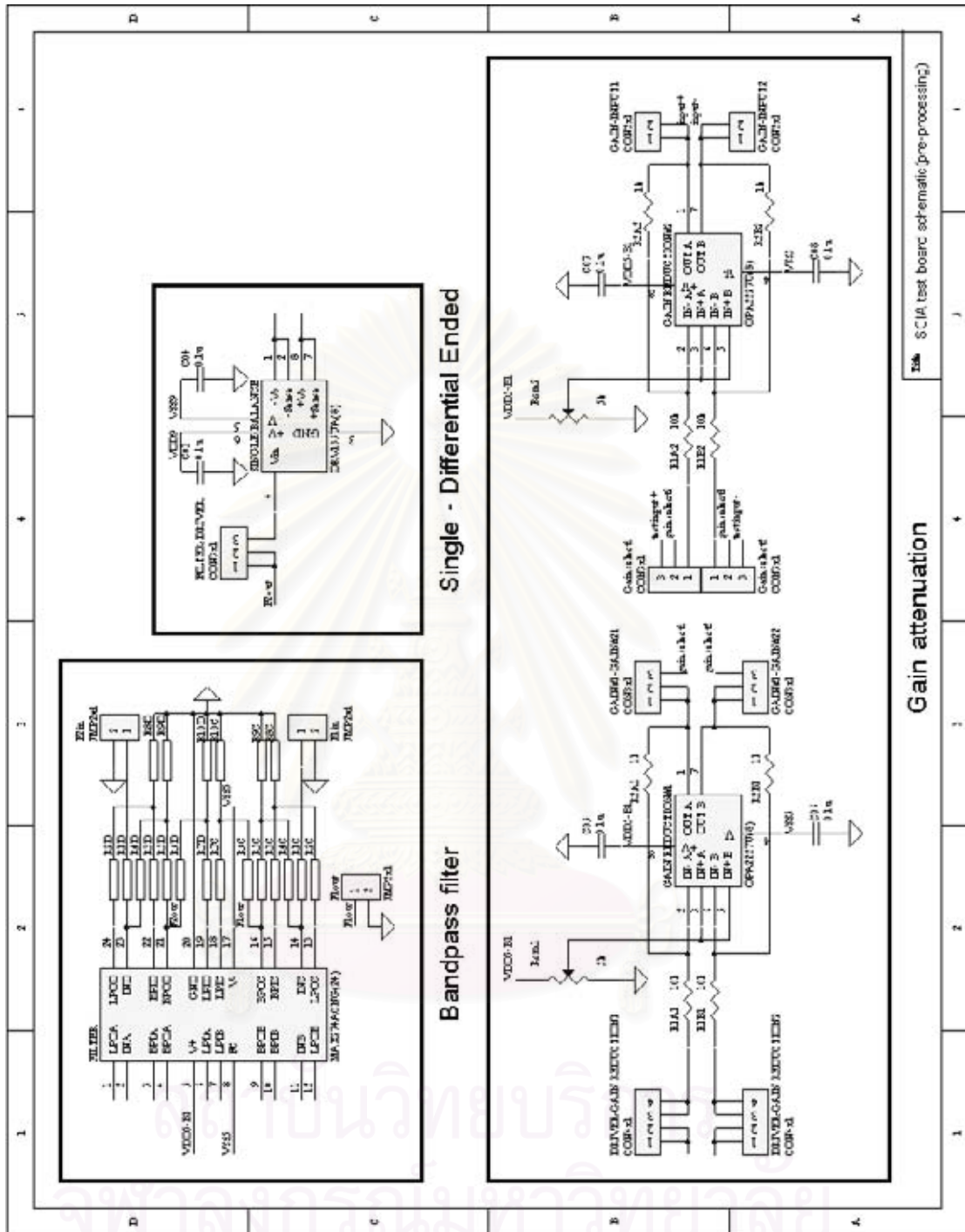
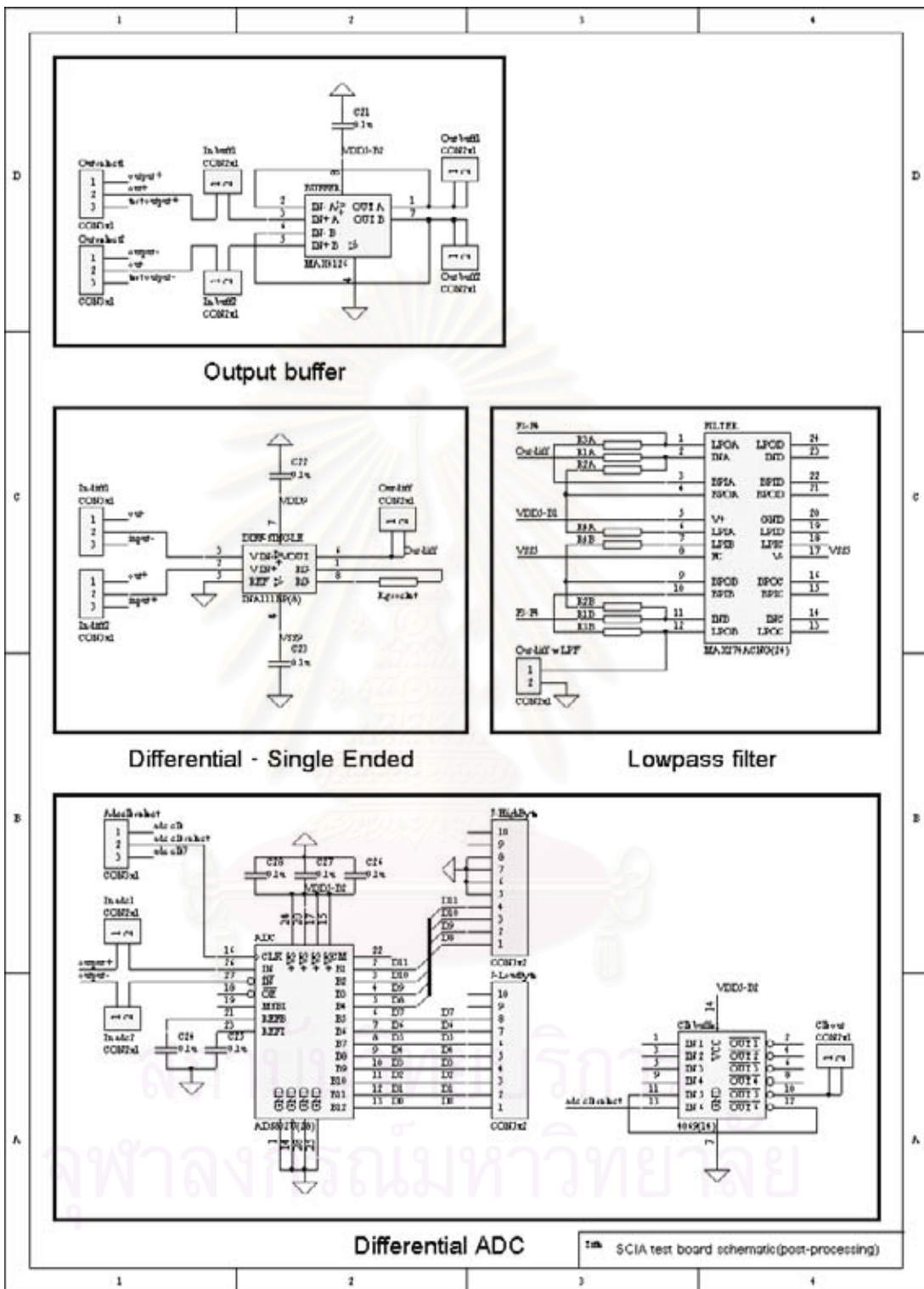


Fig. SCIA test board schematic (pre-processing)

Gain attenuation

Single - Differential Ended

Bandpass filter



ภาคผนวก ค

ผลการวัดคุณสมบัติของกระบวนการเจือสารเทคโนโลยี CMOS 0.7 μ m

จากทางโรงงานผู้ผลิต

PVM summary for lot D123501P.

03/07/2001

Parameter	Unit	Waf 1	Waf 2	
Transistor P channel 25*25	Vt0	Volt	-1.06	-1.03
Transistor P channel 25*25	Betalin	uA/Volt	28.53	28.90
Transistor P channel 25*25	Subthlin	mV/Dec	-81.48	-81.45
Transistor P channel 25*25	Bodyfact	1/V	-0.57	-0.56
Transistor P channel 25*25	Vtsat	Volt	-0.98	-0.96
Transistor P channel 25*25	Idsat/W	uA/um	5.50	5.62
Transistor P channel 25*25	Vbd@luA	V	-12.79	-12.87
Transistor P channel 25*.7	Vt0	Volt	-1.01	-0.99
Transistor P channel 25*.7	Betalin	uA/Volt	986.52	1009.39
Transistor P channel 25*.7	Subthlin	mV/Dec	-84.97	-85.64
Transistor P channel 25*.7	Bodyfact	1/V	-0.45	-0.44
Transistor P channel 25*.7	Vtsat	Volt	-0.90	-0.87
Transistor P channel 25*.7	Idsat/W	uA/um	161.29	165.39
Transistor P channel 25*.7	Ileak7/W	pA/um	0.29	0.26
Transistor P channel 25*.7	Vbd@luA	V	-12.94	-13.05
Transistor P channel 25*.7	Leff	um	0.72	0.72
Transistor P channel 1*25	Idsat/W	uA/um	4.01	4.10
Transistor P channel 1*25	Weff	um	0.73	0.73
Transistor P channel 1*.7	Idsat/W	uA/um	119.36	121.37
P-Field transistor	Vgfld	V	-19.95	-19.95
P_Poly Resistor 70*14	R[]	Ohm/[]	26.67	26.65
P_Poly Resistor 63*.7	CD	um	0.81	0.82
Nwell capacitor	Tox	Ang	179.76	179.21
Nwell capacitor	Vbd	V	21.09	21.09
P+ periphery diode	Ileak10	fA/um2	0.42	0.47
P+ periphery diode	Vbd	Volt	13.23	13.42
Transistor P low 25*25	Vt0	Volt	-0.84	-0.82
Transistor P low 25*25	Betalin	uA/Volt	30.60	31.04
Transistor P low 25*25	Subthlin	mV/Dec	-85.68	-86.80
Transistor P low 25*25	Bodyfact	1/V	-0.56	-0.56
Transistor P low 25*25	Vtsat	Volt	-0.77	-0.75
Transistor P low 25*25	Idsat/W	uA/um	6.36	6.50
Transistor P low 25*1.2	Vt0	Volt	-0.85	-0.82
Transistor P low 25*1.2	Betalin	uA/Volt	596.01	608.86
Transistor P low 25*1.2	Subthlin	mV/Dec	-85.81	-86.09
Transistor P low 25*1.2	Bodyfact	1/V	-0.52	-0.51
Transistor P low 25*1.2	Vtsat	Volt	-0.80	-0.77
Transistor P low 25*1.2	Idsat/W	uA/um	113.77	116.46
Transistor P low 25*1.2	Ileak7/W	pA/um	0.26	0.25
Transistor P low 25*1.2	Vbd@luA	V	-12.93	-13.01
Transistor P low 25*1.2	Leff	um	1.28	1.27
Transistor P low 1*25	Idsat/W	uA/um	4.63	4.75
Transistor P low 1*25	Weff	um	0.73	0.73
Transistor N channel 25*25	Vt0	Volt	0.74	0.73
Transistor N channel 25*25	Betalin	uA/Volt	90.06	90.70
Transistor N channel 25*25	Subthlin	mV/Dec	94.95	94.70
Transistor N channel 25*25	Bodyfact	1/V	0.79	0.78
Transistor N channel 25*25	Vtsat	Volt	0.70	0.65
Transistor N channel 25*25	Idsat/W	uA/um	21.50	21.78
Transistor N channel 25*25	Vbd@luA	V	13.97	14.00
Transistor N channel 25*.7	Vt0	Volt	0.73	0.72
Transistor N channel 25*.7	Betalin	uA/Volt	3230.50	3248.76
Transistor N channel 25*.7	Subthlin	mV/Dec	93.98	93.50

PVM summary for lot D123501F.

03/07/2001

Parameter		Unit	Waf 1	Waf 2	
Transistor N channel	25*.7	Bodyfact	1/V	0.58	0.57
Transistor N channel	25*.7	Vtsat	Volt	0.65	0.67
Transistor N channel	25*.7	Idsat/W	uA/um	342.05	346.09
Transistor N channel	25*.7	Ibulk/W	uA/um	1.00	1.03
Transistor N channel	25*.7	Ibulk/Id		-14.73	-14.76
Transistor N channel	25*.7	Ileak7/W	pA/um	0.67	0.69
Transistor N channel	25*.7	Vbd@1uA	V	14.02	14.09
Transistor N channel	25*.7	Leff	um	0.70	0.70
Transistor N channel	1*25	Idsat/W	uA/um	16.87	16.99
Transistor N channel	1*25	Weff	um	0.78	0.78
Transistor N channel	1*.7	Idsat/W	uA/um	326.75	330.40
N-Field transistor		Vgflid	V	14.81	14.81
N_Poly Resistor	70*14	R{}	Ohm/{}	26.71	26.60
N-Poly Resistor	63*.7	CD	um	0.82	0.81
Pwell capacitor		Vbd	V	22.48	22.38
N+ large periphery		Ileak10	fA/um2	0.24	0.31
N+ large periphery		Vbd	Volt	14.95	15.05
NATPNP	BETA	-100 uA		23.74	25.20
NATPNP	BETA	-10 uA		24.64	26.22
NATPNP	ColRes	Ic=250uA	Ohm	944.56	1011.61
NATPNP	Vearly	Ib=5uA	Volt	372.18	345.93
NATPNP	10*Vbe	I=1uA	Volt	5.59	5.57
NATPNP	BVCBO	1 uA	Volt	-57.67	-59.33
NATPNP	BVCES	1 uA	Volt	-58.81	-60.38
NDMOSC07	W40	Vt0	Volt	0.68	0.67
NDMOSC07	W40	Betalin	uA/Volt	980.77	965.26
NDMOSC07	W40	Subthlin	mV/Dec	93.12	92.57
NDMOSC07	W40	RON	Ohm	475.84	483.74
NDMOSC07	W40	Vtsat	Volt	0.66	0.66
NDMOSC07	W40	Idsat	mA	6.02	5.99
NDMOSC07	W40	Vbd@.5uA	V	29.27	30.23
N+ resistor	80*16	R{}	Ohm/{}	65.64	65.55
P+ resistor	80*16	R{}	Ohm/{}	94.90	94.94
Nwell resistor	80*20	R{}	Ohm	1221.05	1273.38
Lopo contact chain		R	Ohm/cc	28.92	29.45
N+ contact chain		R	Ohm/cc	68.74	68.69
P+ contact chain		R	Ohm/cc	152.22	153.08
VIA LOW chain		R	Ohm/via	0.15	0.14
VIA HIGH chain		R	Ohm/via	0.09	0.09
CAPA		Tox	Ang	455.94	456.02
CAPA		Ileak	pAmp	3.48	3.08
CAPA		Vbd	Volt	42.08	42.08
Hipo resistor	100*5	R{}	Ohm/{}	1927.72	1923.05
Hipo resistor	100*5	match	%	0.07	-0.06
Y-Coordinates		(row)		5.67	5.67
X-Coordinates		(col)		7.67	7.67

จุฬาลงกรณ์มหาวิทยาลัย

ภาคผนวก ง

บทความที่ได้รับการตีพิมพ์ในการประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 23
23rd Electrical Engineering Conference (EECON-23)



สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

การเพิ่มอัตราส่วนการขจัดแบบวิธีร่วมในวงจรขยายโดยใช้วงจรชอปเปอร์แบบสวิตช์ตัวเก็บประจุ

Increasing CMRR in Instrumentation Amplifier by Switched-Capacitor Chopper Stabilization

ณพงศ์ ปณิธานธรรม และ นัยวุฒิ วงษ์โคเมทา
ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย
ถนน พญาไท เขต ปทุมวัน กรุงเทพฯ 10330
โทร (02) 2186537 E-mail: napong@digital.ee.eng.chula.ac.th

บทคัดย่อ

การประยุกต์ใช้เทคนิคชอปเปอร์ร่วมกับวงจรกรองผ่านแถบ (bandpass filter) ในวงจรขยายสามารถเพื่อเพิ่มอัตราส่วนการขจัดแบบวิธีร่วม (CMRR) นอกเหนือจากการลดออฟเซตและสัญญาณรบกวน $1/f$ ได้ การเลือกค่า Q ในวงจรกรองผ่านแถบที่เหมาะสมสามารถลดออฟเซตให้ต่ำที่สุด โดยค่า Q ที่ใช้ขึ้นกับการเข้าคู่ (matching) ของความถี่ชอปเปอร์ในการมอดูเลตและความถี่ศูนย์กลางของวงจรกรองผ่านแถบ บทความนี้นำเสนอการออกแบบให้วงจรมีการเข้าคู่ของความถี่ได้แม่นยำยิ่งขึ้นโดยใช้เทคนิคของวงจรแบบสวิตช์ตัวเก็บประจุ วงจรที่ส่งไปเจือสารด้วยเทคโนโลยี CMOS 0.7 μm ถูกออกแบบให้มีแบนด์วิดท์ 4 kHz อัตราขยายประมาณ 73 และใช้กำลังงาน 4.5 mW ที่แรงดันแหล่งจ่าย 5 V

คำสำคัญ : วงจรขยายสัญญาณขนาดเล็ก, วงจรชอปเปอร์, สัญญาณรบกวนต่ำ, อัตราส่วนการขจัดแบบวิธีร่วมสูง

Abstract

The usage of chopper stabilization technique with bandpass filter can increase the CMRR in addition to the reduction in offset and $1/f$ noise. The minimum offset can be achieved by using the appropriate Q of the filter, which depends on the matching between the chopping frequency and center frequency of the bandpass filter. This paper proposes the usage of switched-capacitor circuit with chopper stabilization to improve the matching. The presented circuit has a bandwidth of 4 kHz, gain of 73 and consumes 4.5 mW at 5 V supply.

Keywords : instrumentation amplifier, chopper stabilization, low-noise, high CMRR

1. บทนำ

การวัดสัญญาณไฟฟ้าเป็นสิ่งจำเป็นในภาคอุตสาหกรรม ในทางการแพทย์และในห้องปฏิบัติการต่างๆ ทั้งนี้เนื่องจากหัวใจเกือบทุกชนิดเปลี่ยนค่าตัวแปรที่ต้องการวัดให้อยู่ในรูปสัญญาณไฟฟ้า ตัวอย่างเช่น การ

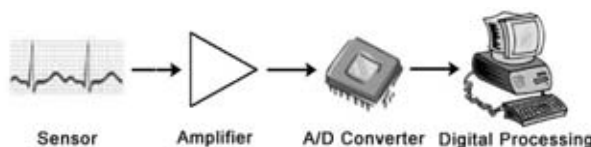
วัดอุณหภูมิ รั้งสีอินฟราเรด เสียง น้ำหนัก ความเข้มข้นสารเคมี สัญญาณกล้ามเนื้อ สัญญาณสมอง ฯลฯ ดังรูปที่ 1 สัญญาณไฟฟ้าที่ได้จากหัวใจโดยทั่วไปมีขนาดเล็กมากถึงระดับมิลลิโวลต์หรือแม้แต่นาโนโวลต์ ในขณะที่ความถี่สัญญาณรบกวนจากสภาวะแวดล้อมอาจมีขนาดใหญ่ถึงสิบหรือร้อยโวลต์ ด้วยเหตุนี้เครื่องมือนี้อาจจะวัดสัญญาณในลักษณะของสัญญาณผลต่าง (differential signal) และใช้วงจรขยายสัญญาณที่มีอัตราส่วนการขจัดแบบวิธีร่วม (CMRR) สูงช่วยในการกำจัดสัญญาณรบกวนซึ่งอยู่ในลักษณะของสัญญาณแบบวิธีร่วม (common-mode) ออกไป

วงจรขยายประเภทนี้เรียกกันทั่วไปว่า instrumentation amplifier มีอัตราขยายปานกลางหรือสูง อัตราส่วนการขจัดแบบวิธีร่วมสูง สัญญาณรบกวนต่ำ แบนด์วิดท์ต่ำ สามารถหาซื้อได้ในท้องตลาด แต่มีราคาสูง กินกำลังงานสูง และไม่อยู่ร่วมกับวงจรอื่น เช่น วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล วงจรประมวลสัญญาณเชิงเลข (DSP) ในลักษณะของชิปเดี่ยว (single chip) งานวิจัยนี้ศึกษาแนวทางการออกแบบวงจรขยายที่มีอัตราส่วนการขจัดแบบวิธีร่วมสูง โดยใช้เทคโนโลยี CMOS เพื่อเป็นพื้นฐานการออกแบบ instrumentation amplifier ที่มีราคาถูก กินกำลังงานต่ำ และสามารถนำไปออกแบบร่วมกับวงจรอื่นๆ ในลักษณะ single-chip solution ได้

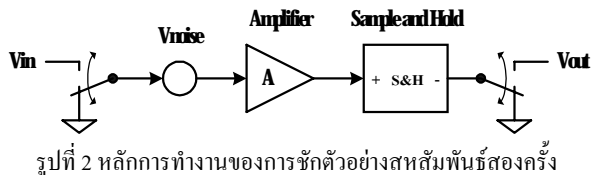
บทความที่สองจะนำเสนอหลักการและเทคนิคที่ใช้ในการลดสัญญาณรบกวน ผลกระทบจากวงจรขยายต่อวงจรชอปเปอร์ บทความที่สามและสี่อธิบายถึงวิธีเพิ่มอัตราส่วนการขจัดแบบวิธีร่วม วิธีลดออฟเซตเมื่อใช้วงจรชอปเปอร์ร่วมกับวงจรกรองผ่านแถบและการประยุกต์ใช้วงจรสวิตช์ตัวเก็บประจุเพื่อเพิ่มประสิทธิภาพ บทความสุดท้ายแสดงผลการจำลองการทำงานใน SPICE และวงจรที่ส่งไปเจือสาร

2. เทคนิคการลดสัญญาณรบกวน

เทคนิคทางวงจรที่ใช้ลดสัญญาณรบกวนมีอยู่ 2 วิธีหลัก คือ การ



รูปที่ 1 การวัดและประมวลผลสัญญาณจากหัวใจ



ชั่งตัวอย่างสหสัมพันธ์สองครั้ง (correlated double sampling) และเทคนิคการชอปเปอร์ (chopper stabilization) [1]

2.1. การชั่งตัวอย่างสหสัมพันธ์สองครั้ง

เทคนิคการชั่งตัวอย่างสหสัมพันธ์สองครั้งมีหลักการทำงานดังรูปที่ 2 ครั้งแรกชั่งตัวอย่างสัญญาณรบกวนมาเก็บไว้ ครั้งที่สองชั่งตัวอย่างสัญญาณขาเข้าและสัญญาณรบกวนมาพร้อมกันและนำไปลบกับสัญญาณรบกวนของครั้งแรก ดังนั้นออฟเซตและสัญญาณรบกวนที่ความถี่ต่ำ เช่น สัญญาณรบกวน 1/f จะเกิดการหักล้างของสัญญาณขึ้นโดยออฟเซตของสัญญาณขาออกจากการชั่งตัวอย่างครั้งที่สองจะหมดไป และสัญญาณรบกวนที่ความถี่ต่ำจะมีค่าลดลง แต่สำหรับสัญญาณรบกวนที่ความถี่สูงจะมีค่าสูงขึ้นเนื่องจากผลของการซ้อนทับทางความถี่ของสัญญาณรบกวน

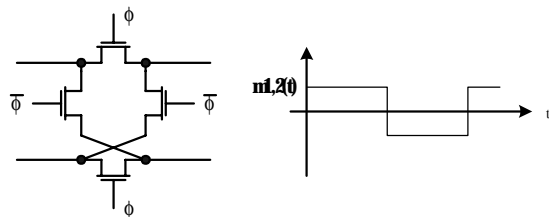
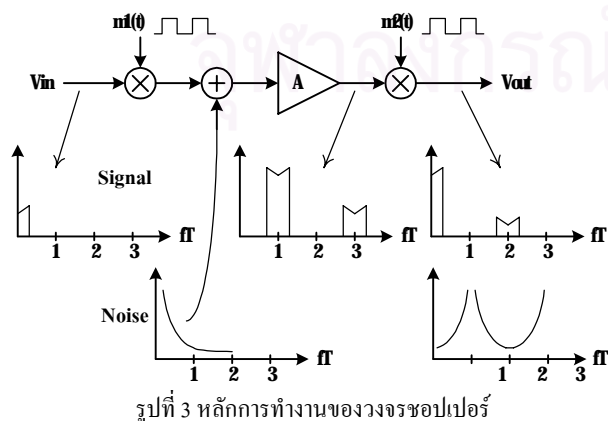
2.2. การชอปเปอร์

เทคนิคชอปเปอร์เป็นเทคนิคการมอดูเลตสัญญาณขาเข้าไปที่ความถี่สูง ทำการขยายสัญญาณ และดีมอดูเลตสัญญาณกลับลงมาดังรูปที่ 3 ผลของสัญญาณรบกวนที่ความถี่ต่ำจะถูกมอดูเลตไปที่ความถี่สูง ทำให้สัญญาณขาออกไม่มีผลของสัญญาณรบกวน 1/f ส่วนมอดูเลเตอร์และดีมอดูเลเตอร์โดยทั่วไปใช้สวิทช์ไขว้คู่ (cross-coupled switch) ดังรูปที่ 4 ซึ่งเสมือนเป็นการมอดูเลตด้วยสัญญาณสี่เหลี่ยม

คุณสมบัติของวงจรชอปเปอร์ที่มีผลกระทบจากวงจรรขยายมีดังนี้

2.2.1. อัตราขยาย

อัตราขยายของวงจรชอปเปอร์ขึ้นกับแบนด์วิดท์และการเข้าคู่ระหว่างการเลื่อนเฟส (phase shift) ของวงจรรขยายและการเลื่อนเฟสของมอดูเลเตอร์กับดีมอดูเลเตอร์ โดยแบนด์วิดท์จะกำหนดอัตราขยายสูงสุดของวงจร เช่น ถ้าสัญญาณเข้ามีขนาดคงที่ V_{in} วงจรรขยายมีอัตราขยาย

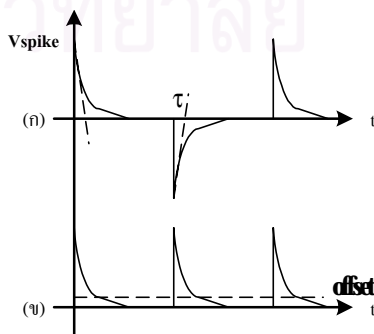


A_o และมีแบนด์วิดท์ที่อนันต์ สัญญาณหลังการดีมอดูเลตจะมีขนาด $A_o V_{in}$ แต่ถ้าวงจรรขยายเป็นวงจรกรองผ่านต่ำแบบอุดมคติที่มีแบนด์วิดท์สองเท่าของความถี่มอดูเลต สัญญาณหลังการดีมอดูเลตจะเหลือแต่ความถี่หลักมูล และมีขนาดเท่ากับ $(8/\pi^2) A_o V_{in}$ เนื่องจากฮาร์โมนิกที่ความถี่สูงถูกกรองออกไป

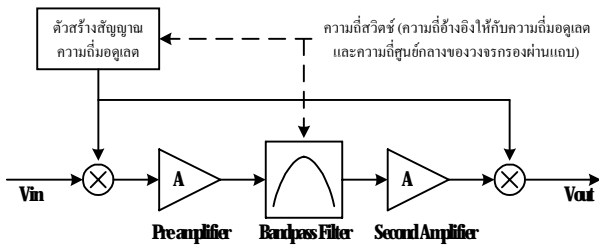
สำหรับการเข้าคู่ระหว่างการเลื่อนเฟสของวงจรรขยายและการเลื่อนเฟสของมอดูเลเตอร์กับดีมอดูเลเตอร์จะมีผลต่ออัตราขยาย เช่น ในกรณีที่ว่าวงจรรขยายไม่มีการเลื่อนเฟสและการเลื่อนเฟสของมอดูเลเตอร์และดีมอดูเลเตอร์มีค่าเท่ากับ T/4 หรือ 3T/4 (T คือคาบของการมอดูเลต) สัญญาณขาออกจะเกิดการหักล้างทำให้ค่าเฉลี่ยสัญญาณหลังการดีมอดูเลตจะมีค่าเท่ากับศูนย์ ดังนั้นเพื่อให้วงจรมีอัตราขยายสูงสุด การเลื่อนเฟสของมอดูเลเตอร์และดีมอดูเลเตอร์กับการเลื่อนเฟสของวงจรรขยายจะต้องมีค่าใกล้เคียงกันมากที่สุด

2.2.2. ออฟเซต

ออฟเซตของวงจรรขยายเกิดจากสไปก์ของการส่งผ่านสัญญาณนาฬิกา (clock feedthrough) และการฉีดประจุ (charge injection) ในมอดูเลเตอร์ [2] ดังรูปที่ 5(ก) และกลายเป็นออฟเซตหลังการดีมอดูเลตกลับมารูปที่ 5(ข) สำหรับวงจรรขยายที่มีแบนด์วิดท์ที่อนันต์และอัตราขยาย A_o ออฟเซตจะมีค่าประมาณ $(2\tau/T) V_{spike}$ แต่เนื่องจากสัญญาณสไปก์เป็นสัญญาณที่มีพลังงานส่วนใหญ่อยู่ที่ความถี่สูงกว่าความถี่มอดูเลต ดังนั้นวงจรมีแบนด์วิดท์ลดลงจะมีออฟเซตต่ำลง เช่น วงจรรขยายที่มีแบนด์วิดท์สองเท่าของความถี่มอดูเลต อัตราขยายจะลดลงเหลือ $(8/\pi^2) A_o$ ในขณะที่ออฟเซตลดลงเหลือเพียง $(2\tau/T)^2 V_{spike}$ ซึ่งลดลงเร็วกว่าการลดลงของอัตราขยายมาก



F06



รูปที่ 6 แผนภาพบล็อกของวงจรชอปเปอร์

3. วงจรขยายแบบชอปเปอร์ที่มี CMRR สูง

รูปที่ 6 แสดงแผนภาพบล็อกของวงจรขยายที่มีอัตราส่วนการชดเชยแบบวิธีร่วมสูง สัญญาณรบกวนและออฟเซตต่ำ [3] โดยวงจรขยายภายในวงจรชอปเปอร์ประกอบด้วย วงจรขยายภาคต้น (pre-amplifier) วงจรกรองผ่านแถบและวงจรขยายส่วนที่สอง

วงจรกรองผ่านแถบทำหน้าที่ช่วยเพิ่มอัตราส่วนการชดเชยแบบวิธีร่วมเนื่องจากสัญญาณแบบวิธีร่วมเมื่อผ่านมอดูเลเตอร์จะไม่ถูกมอดูเลตขึ้นไปถึงความถี่สูง ดังนั้นการใช้วงจรกรองผ่านแถบที่มีค่า Q สูงขึ้นจึงช่วยลดทอนขนาดสัญญาณแบบวิธีร่วมได้มากขึ้น ส่วนอัตราส่วนการลดออฟเซต (E_{BP}) ของวงจรชอปเปอร์ที่ใช้วงจรกรองผ่านแถบแสดงได้ดังสมการที่ 1 โดยขึ้นอยู่กับค่า Q ของวงจรกรองผ่านแถบและความเข้าสู่ระหว่างความถี่มอดูเลตกับความถี่ศูนย์กลางของวงจรกรองผ่านแถบ ($\epsilon = (f_{chop} - f_o)/f_o$)

$$E_{BP} = \frac{V_{offset,withBP}}{V_{offset,widband}} = \frac{\pi}{8Q} (1 + (2Q\epsilon)^2) + \pi Q\epsilon \quad (1)$$

และค่า Q ของวงจรกรองผ่านแถบที่ให้ออฟเซตมีค่าต่ำที่สุดเท่ากับ

$$Q_{opt} = \sqrt{\frac{1}{8\sigma_\epsilon}} \quad (2)$$

โดย σ_ϵ คือค่าความแปรปรวนของ ϵ ดังนั้นวงจรที่มีอัตราส่วนการชดเชยแบบวิธีร่วมสูงและออฟเซตต่ำต้องออกแบบให้มี ϵ ต่ำสุด (ค่า Q สูงสุด) โดยในบทความ [2,3] ใช้เทคนิค Gm-C ในการออกแบบวงจรกรองผ่านแถบและวงจรสร้างสัญญาณที่ควบคุมมอดูเลเตอร์และดีมอดูเลเตอร์มีรูปแบบวงจร (topology) เดียวกัน ซึ่งได้ ϵ อยู่ที่ประมาณ 0.8 %

4. การประยุกต์ใช้วงจรสวิทช์ตัวเก็บประจุ

4.1. หลักการเพิ่มการเข้าสู่ของความถี่

หลักการออกแบบให้ความถี่ศูนย์กลางของวงจรกรองผ่านแถบและความถี่มอดูเลตมีการเข้าสู่ที่ดี คือ การออกแบบให้ความถี่ทั้งสองถูกสร้างจากความถี่อ้างอิงเดียวกัน (เส้นประในรูปที่ 6) โดยความถี่ศูนย์กลาง

ของวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุขึ้นอยู่กับอัตราส่วนของค่าตัวเก็บประจุและความถี่ในการสวิทช์ของวงจร แต่ในการเจือสารนั้นอัตราส่วนของค่าตัวเก็บประจุมีความถูกต้องสูง (ขึ้นกับขนาดพื้นที่ของตัวเก็บประจุ) ให้ความถี่ศูนย์กลางของวงจรกรองผ่านแถบจะขึ้นกับความถี่ในการสวิทช์เป็นหลัก ดังนั้นถ้าออกแบบให้ความถี่ศูนย์กลางของวงจรกรองผ่านแถบ (เท่ากับความถี่มอดูเลต) มีความถี่เป็น 2 เท่าของความถี่ในการสวิทช์และออกแบบตัวสร้างสัญญาณควบคุมความถี่มอดูเลตจากความถี่ในการสวิทช์ด้วยวงจรหารความถี่ครึ่งหนึ่ง (T Flip Flop) n ตัวที่มีความถูกต้องสูงมาก การไม่เข้าคู่ (mismatch) ระหว่างความถี่มอดูเลตกับความถี่ศูนย์กลางของวงจรกรองผ่านแถบจะขึ้นกับผลการเปลี่ยนแปลงของความถี่ศูนย์กลางของวงจรกรองผ่านแถบจากการไม่เข้าคู่ของค่าตัวเก็บประจุเท่านั้น โดยผลจาก MATLAB ของวงจรกรองที่ออกแบบที่การไม่เข้าคู่ของตัวเก็บประจุในการเจือสาร 0.11 % จะได้ ϵ อยู่ที่ประมาณ 0.12 %

4.2. รายละเอียดการออกแบบวงจรขยาย

จากแผนภาพบล็อกในรูปที่ 6 วงจรขยายภาคต้น วงจรกรองผ่านแถบและวงจรขยายส่วนที่สองมีการออกแบบดังนี้

วงจรขยายภาคต้นถูกออกแบบให้เป็นวงจรขยายแบบต่อเนื่องทางเวลา (continuous time) เนื่องจากวงจรแบบต่อเนื่องทางเวลามีความต้านทานขาเข้าสูงกว่าวงจรแบบสวิทช์ตัวเก็บประจุที่อาศัยหลักการถ่ายเทประจุในตัวเก็บประจุ ดังนั้นวงจรแบบสวิทช์ตัวเก็บประจุจึงไม่สามารถทำงานร่วมกับเซนเซอร์ไม่สามารถจ่ายกระแสได้

วงจรกรองผ่านแถบออกแบบเป็นวงจรกรองผ่านแถบ biquad อันดับสองแบบสวิทช์ตัวเก็บประจุ ส่วนออปแอมป์ภายในออกแบบด้วยวงจรแบบ telescopic เนื่องจากมีสัญญาณรบกวนต่ำ

วงจรขยายส่วนที่สองถูกออกแบบเป็นวงจรขยายแบบสวิทช์ตัวเก็บประจุและออกแบบออปแอมป์ภายในด้วยวงจรแบบ folded cascode เพื่อให้มีช่วงแอมพลิจูดแรงดันด้านออกกว้าง

4.3. วงจรชดเชยการเลื่อนเฟส

เนื่องจากค่าอัตราขยายของวงจรชอปเปอร์ขึ้นอยู่กับ การเข้าสู่ระหว่างการเลื่อนเฟสของวงจรขยายกับการเลื่อนเฟสของมอดูเลเตอร์และดีมอดูเลเตอร์ ดังนั้นเพื่อให้วงจรมีอัตราขยายสูงสุด การเลื่อนเฟสของวงจรทั้งสองส่วนจะต้องมีค่าใกล้เคียงกันมากที่สุด โดยในส่วนวงจรสวิทช์ตัวเก็บประจุซึ่งมีระยะเวลาประวิงเป็นจำนวนเท่าของความถี่สวิทช์ที่แน่นอนขึ้นอยู่กับลักษณะการต่อของวงจร ดังนั้นระหว่างสัญญาณมอดูเลตและดีมอดูเลตจึงสามารถสร้างวงจรชดเชยการประวิงที่มีความแม่นยำและง่ายต่อการออกแบบได้ด้วยฟลิปฟล็อป (D flip-flop)

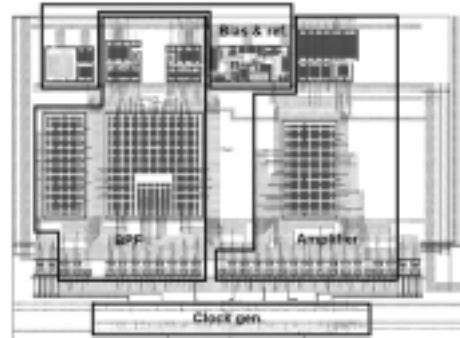
5. ผลการจำลองการทำงาน

วงจรถูกออกแบบเป็นชิปวงจรรวมสำเร็จรูปในส่วนของวงจรขยายในรูปที่ 1 ซึ่งสามารถเชื่อมต่อกับหัววัดได้โดยตรง โดยใช้

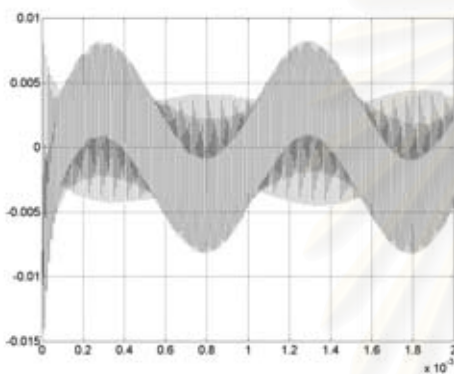
เทคโนโลยี CMOS 0.7 μm มีอัตราขยาย 73 เท่า ความถี่มอดูเลตที่ 80 kHz ความถี่สวิทช์เป็น 32 เท่าของความถี่มอดูเลต (2.56 MHz) มีแบนด์วิดท์ 4 kHz และใช้กำลังงาน 4.2 mW ที่แรงดันแหล่งจ่าย 5 V ส่วนวงจรกรองผ่านแถบออกแบบโดยมีค่า $Q = 10$ ($\epsilon \approx 0.125\%$)

รูปที่ 7 ถึง รูปที่ 9 แสดงผลการจำลองการทำงานด้วย SPICE ของสัญญาณขาออกเมื่อสัญญาณเข้าเป็นสัญญาณผลต่างขนาด 40 $\mu\text{V}_{\text{peak}}$ ความถี่ 1 kHz และสัญญาณแบบวิธีร่วมขนาด 1 V_{peak} ความถี่ 1 kHz และออปแอมป์มีการไม่เข้าคู่ของทรานซิสเตอร์เข้าอยู่ 1%

จากผลการจำลองการทำงาน วงจรขยายมีอัตราส่วนการขัดแบบวิธีร่วมมีค่ามากกว่า 85 dB และรูปที่ 10 เป็นลายวงจรที่ออกแบบโดยใช้พื้นที่ 1.2 x 2 sq.mm.



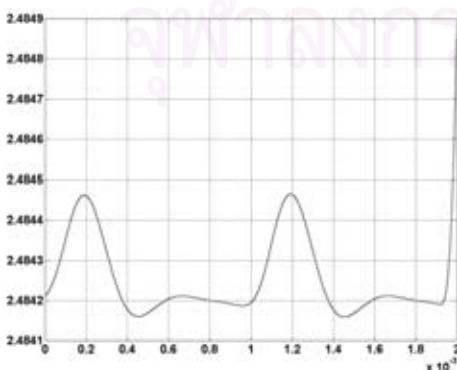
รูปที่ 10 ลายวงจรที่ส่งไปเจือสาร



รูปที่ 7 สัญญาณผลต่างขาออกที่ถูกซัดค้ำอย่างจากการสวิทช์



รูปที่ 8 สัญญาณผลต่างขาออกที่ผ่านวงจรกรองผ่านต่ำ



รูปที่ 9 สัญญาณแบบวิธีร่วมขาออกที่ผ่านวงจรกรองผ่านต่ำ

6. สรุป

บทความนี้นำเสนอการออกแบบวงจรขยายสัญญาณขนาดเล็ก (instrument amplifier) เทคโนโลยี CMOS ที่ใช้เทคนิคชอปเปอร์และวงจรกรองผ่านแถบร่วมกัน เพื่อลดสัญญาณรบกวน ลดออฟเซตและเพิ่มอัตราส่วนการขัดแบบวิธีร่วมให้สูงขึ้น โดยเพิ่มการเข้าคู่ของความถี่มอดูเลตกับความถี่ศูนย์กลางของวงจรกรองผ่านแถบด้วยการออกแบบวงจรกรองผ่านแถบแบบสวิทช์ตัวเก็บประจุและออกแบบวงจรควบคุมมอดูเลเตอร์และดีมอดูเลเตอร์ด้วยวงจรหารความถี่ที่ใช้ความถี่อ้างอิงเดียวกัน

กิตติกรรมประกาศ

ขอขอบคุณศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ (NECTEC) ที่สนับสนุนการส่งวงจรถวายไปเจือสาร

เอกสารอ้างอิง

- [1] C. C. Enz and G. C. Temes, "Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling, and Chopper Stabilization", Proceeding of IEEE, vol. 84, 1996, pp.1584-1614.
- [2] C. Menolfi and Q. Huang, "A Low-Noise CMOS Instrumentation Amplifier for Thermoelectric Infrared Detectors", IEEE J. Solid-State Circuits, vol. 32, 1997, pp.968-976.
- [3] C. Menolfi and Q. Huang, "A Fully Integrated, Untrimmed CMOS Instrumentation Amplifier with Submicrovolt Offset", IEEE J. Solid-State Circuits, vol. 34, 1999, pp.415-420.
- [4] D. A. Johns and K. Martin, Analog Integrated Circuit Design, John Wiley & Sons, 1997.

F06

ภาคผนวก จ

บทความที่อยู่ระหว่างการพิจารณาตอบรับใน
2002 IEEE Asia-Pacific Conference on Circuits and System (APCCAS'02)



สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

A LOW-OFFSET HIGH-CMRR SWITCHED-CAPACITOR INSTRUMENTATION AMPLIFIER FOR DATA ACQUISITION APPLICATIONS

N. Panitantum and N. Wongkomet***

Department of Electrical Engineering, Chulalongkorn University,
254 Phayathai Road, Patumwan, Bangkok 10330, Thailand.

Phone:+66-2218-6488, Fax:+66-2218-6488

Email:napong@digital.ee.eng.chula.ac.th*, naiyavud@ee.eng.chula.ac.th**

ABSTRACT

This paper presents a CMOS chopper instrumentation amplifier with a switched-capacitor band-pass filter. The switched-capacitor band-pass filter is employed to improve the matching between the chopping frequency and the center frequency of the band-pass filter, resulting in higher CMRR and lower offset. The combination of the band-pass filter and the peak-signal sampling approach eliminates the need for anti-aliasing filter of the subsequent ADC and allows the sampling rate of the ADC to be reduced by a factor of 16 with minimal increase in high-frequency aliased noise. The prototype chip is fabricated in a 0.7- μm CMOS process and has an overall gain of 60.6 dB with a 5.5 kHz bandwidth and a minimum inband CMRR of 137 dB. The input-referred noise and input offset are 17.2 nV/ $\sqrt{\text{Hz}}$ and 88.7 μV respectively. The amplifier power consumption is 11 mW at supply voltage of 5V.

1. INTRODUCTION

In recent years, developments in CMOS IC processing technology focused on increasing the operating frequency of digital circuit. However, these improvements result in several disadvantages for analog circuits. For example, instrumentation amplifiers, which are typically used to amplify small low-frequency signals from sensors, suffer from higher of $1/f$ noise.

In the past, many noise reduction techniques have been proposed but the most popular techniques have been autozero technique and chopper technique [1]. In this paper, the instrumentation amplifier utilizes the chopper technique and is designed with the needs of subsequent ADC taken into consideration. Fig. 1 illustrates a data acquisition system with an instrumentation amplifier as the front-end.

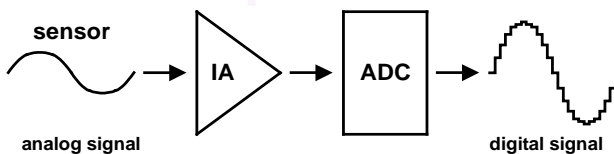


Figure 1: Instrumentation amplifier and ADC system.

In section 2, the concept and the details of the chopper technique with switched-capacitor (SC) band-pass (BP) filter are described. Section 3 shows the implementation of the prototyped instrumentation amplifier. Finally, the experimental results are presented in Section 4.

2. CHOPPER TECHNIQUE WITH SWITCHED-CAPACITOR BANDPASS FILTER

2.1 Basic principle

Chopper technique reduces the effect of low-frequency amplifier noise is accomplished by modulating the low-frequency signal to high frequency where there is no $1/f$ noise and then demodulating the signal back to the baseband after amplification. The use of the BP filter [1] as a selective amplifier between modulation and demodulation is to improve the common-mode rejection ratio and to reduce the offset that arises from the spike of the modulator by removing the high-frequency component of the spike [2]. Ref [3] and [4] define the offset reduction efficiency (E_{BP}) of the BP filter as the ratio between the input offset of amplifier with BP filter and the input offset of amplifier without BP filter. For second-order BP filters,

$$E_{BP} = \frac{\pi}{8Q} [1 + 8Q^2 \epsilon] \quad \epsilon \ll 1 \quad (1)$$

where Q is the BP filter's quality factor and ϵ is the matching accuracy between chopping frequency and BP filter center frequency ($(f_c - f_o)/f_o$). The minimum of this ratio or the minimum input offset is achieved when

$$Q = \sqrt{\frac{1}{8\epsilon}} \quad (2)$$

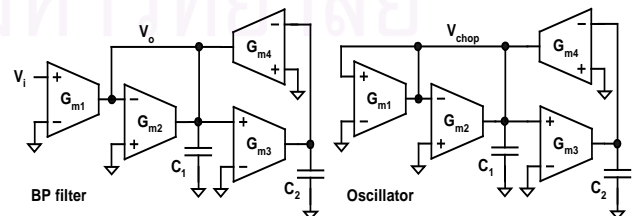


Figure 2: Frequency matching using topology matching.

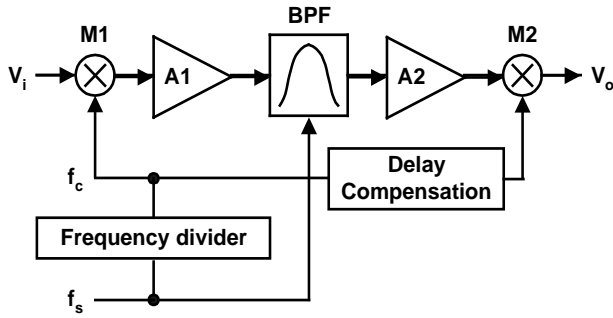


Figure 3: Frequency matching using a SC band-pass filter.

2.2 Frequency matching

To realize an instrumentation amplifier with good matching between the chopping frequency and the center frequency of the BP filter, Ref [3] and [4] utilizes similar topology between the BP filter and the oscillator that generates the chopping frequency as depicted in Fig 2.

This paper proposes a new technique using a switched-capacitor band-pass filter to improve the frequency matching as illustrated in Fig 3. The center frequency of the filter is controlled by the ratio of capacitors and the switching frequency (f_s) while the chopping frequency is generated by dividing the switching frequency.

In practice, the ratio of the switching frequency to the chopping frequency is chosen to be 2^n so that a cascade of T-flipflops can be used to generate the chopping frequency

accurately. As a result, the frequency matching depends only on the accuracy of the BP filter's center frequency.

In this paper, a second-order SC high- Q biquad BP filter [5] is selected and the BP filter's center frequency can be derived as

$$\omega_o = \frac{2}{T} \tan^{-1} \left(\sqrt{\frac{C_2 C_3}{4C_A C_B - C_2 C_3 - 2C_3 C_4}} \right) \quad (3)$$

where C_x is the capacitor x in the SC BP filter as depicted in Fig. 4 and T is the period of the switching frequency. With careful layout of the capacitor unit-size capacitor, the accuracy of the BP filter's center frequency is expected to be approximately 0.1-0.5%. Substituting this value in Eq.1 and Eq.2 results in E_{BP} between 0.07 and 0.27.

2.3 Peak-signal sampling technique

Because of the utilization of SC circuits, the output signal after amplification becomes a discrete-time signal that is updated every switching period. Thus, in order to reconstruct a correct digital output signal, the ADC must sample the output signal of the amplifier at exactly the end of each switching period.

However, sampling the output signal at the switching frequency requires an unnecessary high-speed ADC. To avoid this problem, this instrumentation amplifier is designed to generate a sampling clock for the ADC to sample the output signal only at the peak in every half of

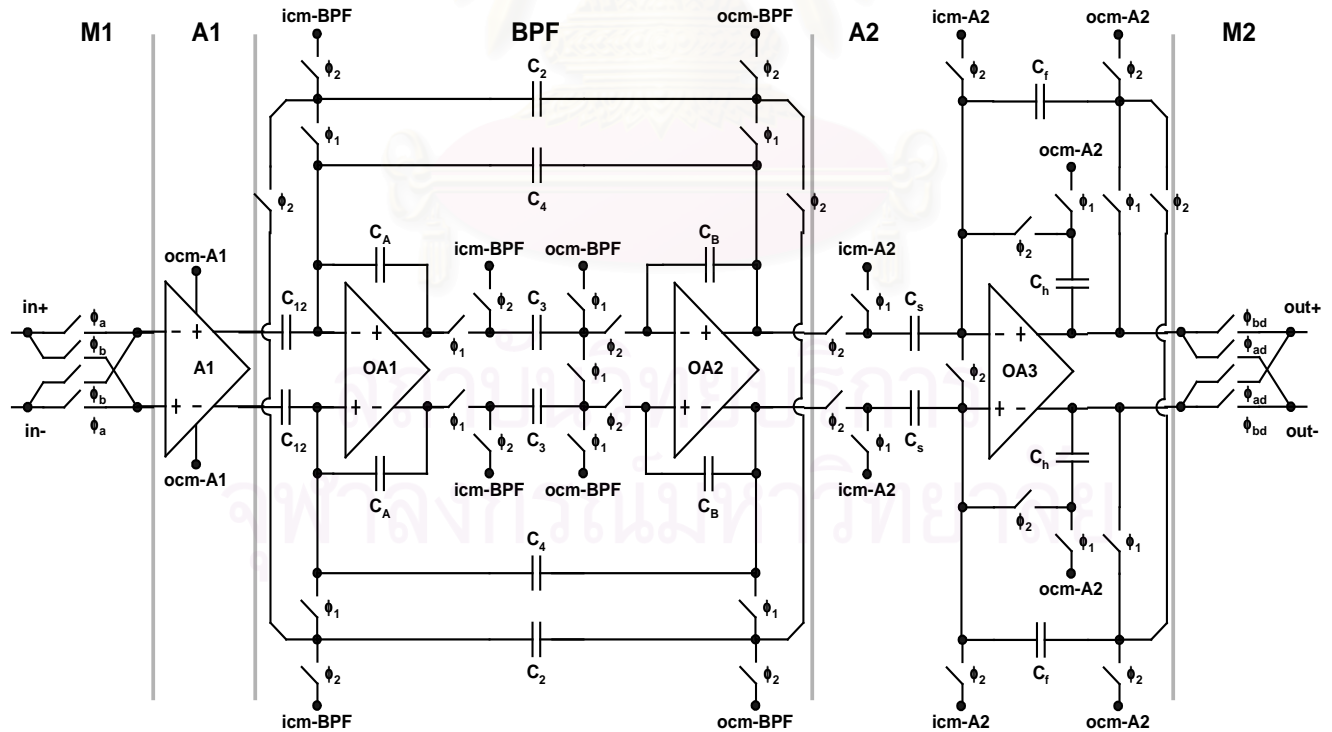


Figure 4: Overall circuit of the instrumentation amplifier.

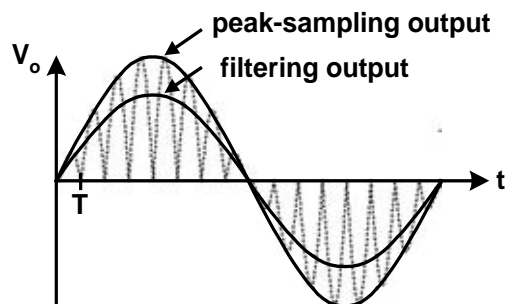


Figure 5: Comparing the peak-signal sampling technique ($f_s/f_c=8$) to regular sampling.

the chopping period as shown in Fig. 5. This ‘peak-signal sampling’ technique functions as an envelope detector and reduces the ADC sampling rate by a factor of $f_s/2f_c$. In addition, this technique increases the amplitude of the reconstructed output signal by $\pi/2$ times over that of the signal reconstructed by conventional low-pass filtering.

For the noise performance, reducing the sampling frequency typically results in aliasing of high-frequency noise into the signal band. Nevertheless, in this implementation, only the noise of the amplifier after the BP filter is aliased because the noise of previous stages is filtered by the BP filter. According to the calculation, the increased noise is negligible because the input-referred noise mainly comes from the front-end input amplifier.

3. IMPLEMENTATION

The block diagram of the instrumentation amplifier is shown in Fig. 3. The amplifier consists of modulator M1, preamplifier A1, a BP filter, second amplifier A2, and demodulator M2. The preamplifier and the second amplifier are used to increase the overall gain of the amplifier.

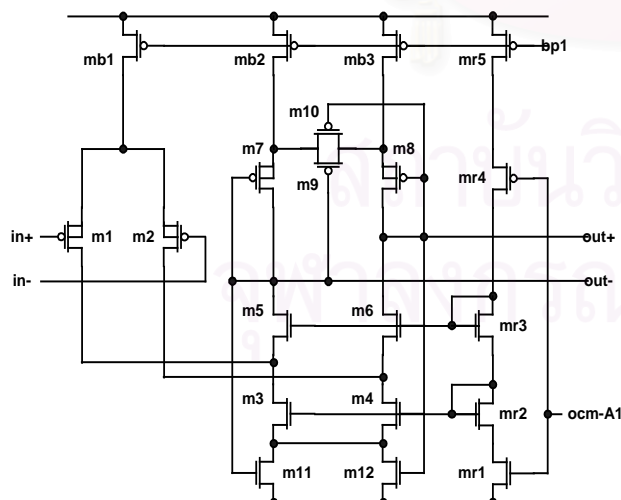


Figure 6: Preamplifier or A1 schematic.

The second amplifier as shown in Fig. 4 is a SC circuit similar to the BP filter. In contrast, the preamplifier which is the front-end amplifier is designed to be a continuous-time amplifier instead of a SC amplifier since continuous-time circuits usually has lower noise and higher input impedance than SC circuits. Fig. 6 shows the schematic of the preamplifier [3] consisting of a transconductance input stage and a transimpedance stage in folded-cascode configuration. The BP filter is a second-order high- Q SC biquad circuit with center frequency and switching frequency at 80kHz and 2.56MHz, respectively.

The frequency divider utilizes a cascade of five T flip-flops to match the chopping frequency to the BP filter’s center frequency. Since the mismatch between time delay of the amplification and modulation paths reduces the gain of the whole amplifier [1], a delay compensation block as shown in Fig. 3 is used to add time delay to the modulation path to match that of the SC circuits in the amplification path.

The prototype chip was fabricated in a 0.7- μm CMOS technology. A photograph of the chip is presented in Fig. 7. The total chip area is 2.74x1.82 mm².

4. MEASUREMENTS

The measured results of the prototype instrumentation amplifier are summarized in Table 1. Fig. 8 shows the reconstructed digital output signal of the amplifier using peak-signal sampling technique. The reconstructed signal shows some noise at the chopping frequency, but can be easily filtered out in the digital domain. The measurements indicated an overall gain of 60.6dB. The bandwidth of the amplifier is 5.5kHz as shown in Fig. 9. The inband CMRR is measured to be 137dB at the minimum. The center frequency of the BP filter deviates from the design value by 0.8%. In comparison, the calculation shows a deviation of 0.3% due to the capacitor mismatch and the non-unit-size capacitors. This mismatch increases the amplifier

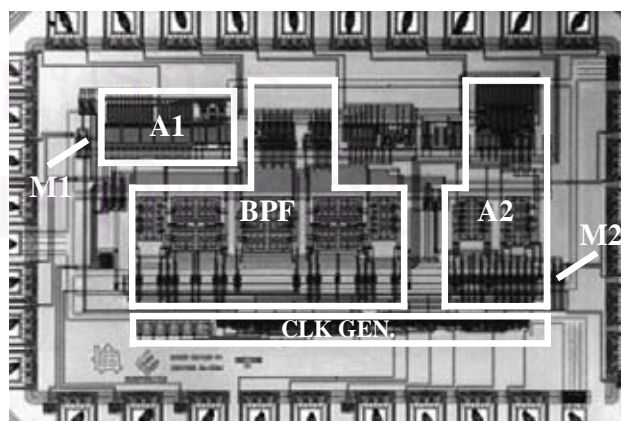


Figure 7: Chip photograph of the amplifier.

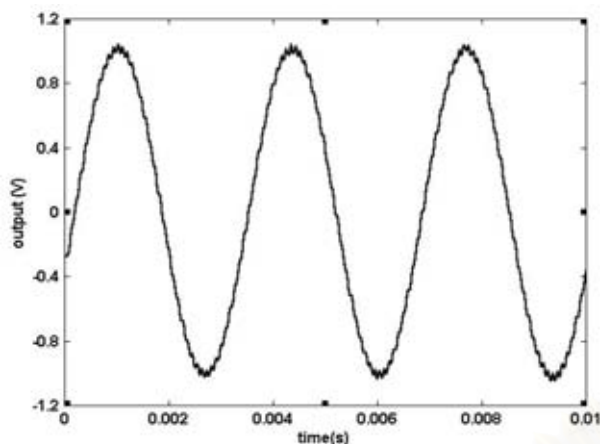


Figure 8: Digital output signal ($f_{\text{signal}}=300$ Hz).

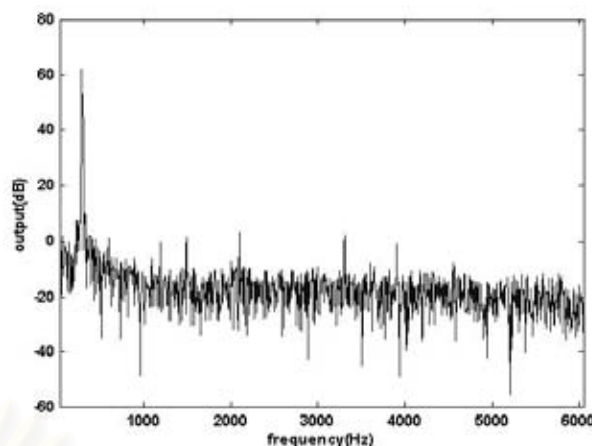


Figure 10: An FFT of the signal in Fig. 8

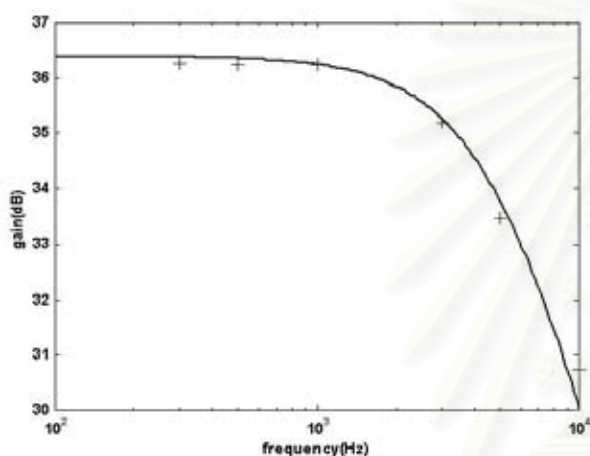


Figure 9: Frequency response of the amplifier.

input offset to nearly $90 \mu\text{V}$ because of the non-optimal offset reduction (E_{BP}). An FFT of the signal in Fig.8 as

Table 1: measured performance.

Technology	0.7 μm
Chip size	2.74x1.82 mm ² .
Power consumption @ 5 V	11 mW
Common mode input range	0.5-3.5 V
Differential output range	± 4.2 V
Overall gain	60.6 dB
Bandwidth	5.5 kHz
Minimum in-band CMRR	137 dB
Input referred noise	17.2 nV/ $\sqrt{\text{Hz}}$.
Input offset	88.7 μV
Maximum SNR	72 dB
Maximum THD	60 dB
Switching frequency	2.56 MHz
Chopping frequency	80 kHz
BP filter's center frequency	80.67 kHz
BP filter's quality factor	8.85

shown in Fig.10 shows SNR and THD of 72 dB and 60 dB respectively.

5. CONCLUSIONS

A CMOS instrumentation amplifier with low offset and high CMRR for low-frequency sensor applications has been presented. The design applies a switched-capacitor bandpass filter to chopper technique to improve the frequency matching which limits the offset reduction efficiency. The combination of the band-pass filter and the peak-signal sampling approach eliminates the need for an anti-aliasing filter of the subsequent ADC and allows the sampling rate of the ADC to be reduced by a factor of 16 with minimal increase in aliased noise.

REFERENCES

- [1] C. C. Enz, and G. C. Temes, "Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling, and Chopper Stabilization", Proceedings of The IEEE, Vol. 84, No. 11, pp. 1584-1614, November, 1996.
- [2] C. C. Enz, E. A. Vittoz, and F. Krummenacher, "A CMOS Chopper Amplifier", IEEE J. of Solid-State Circuits, Vol. SC-22, No. 3, pp. 335-345, June, 1987.
- [3] C. Menolfi, and Q. Huang, "A Low-Noise CMOS Instrumentation Amplifier for Thermoelectric Infrared Detectors", IEEE J. of Solid-State Circuits, Vol. 32, No. 7, pp. 968-976, July, 1997.
- [4] C. Menolfi, and Q. Huang, "A Fully Integrated, Untrimmed CMOS Instrumentation Amplifier with Submicrovolt Offset", IEEE J. of Solid-State Circuits, Vol. 34, No. 3, pp. 415-420, March, 1999.
- [5] R. Gregorian and G. C. Temes, "Analog MOS Integrated Circuits for Signal Processing", John Wiley & Sons, 1986.

ประวัติผู้เขียนวิทยานิพนธ์

นายณพงษ์ ปณิธานธรรม สำเร็จการศึกษาปริญญาตรีวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า จากคณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา 2541 และเข้าศึกษาต่อในหลักสูตร วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า ที่คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา 2542 ในระหว่างการศึกษานี้ได้รับรางวัลรองชนะเลิศอันดับสองจากการประกวดแข่งขันออกแบบวงจรรวม แห่งประเทศไทยครั้งที่ 1 ประเภทแอนะล็อกและประเภหาดิจิตอล ซึ่งจัดขึ้นโดยศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ



สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย