

การออกแบบชิปซีมอสสำหรับแยกสัญญาณซิงก์และข้อมูลจากสัญญาณภาพโดยใช้วงจรแคลมป์
แบบสวิตช์

นายธีรุดม์ ลอตระภูต



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

ปีการศึกษา 2541

ISBN 974-639-759-1

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

I 19244332

**DESIGN OF A CMOS SYNC SEPARATOR AND DATA SLICER CHIP
USING A SWITCHED-CLAMPING CIRCUIT**

MR. THEERUD LAWTRAKUL

**A Thesis Submitted in Partial Fullfilment of the Requirements
for the Degree of Master of Engineering in Electrical Engineering
Department of Electrical Engineering
Graduate School
Chulalongkorn University
Academic Year 1998
ISBN 974-639-759-1**

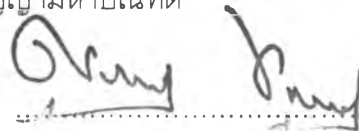
หัวข้อวิทยานิพนธ์ การออกแบบชิปซีมอสสำหรับแยกสัญญาณซิงค์และข้อมูลจากสัญญาณภาพโดยใช้
วงจรรวมแบบสวิตช์

โดย ธีรุตม์ ลอดตระกูล

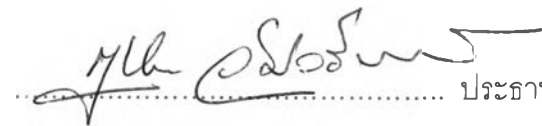
ภาควิชา ภาควิชาวิศวกรรมไฟฟ้า

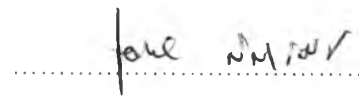
อาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร. เอกชัย ลีลารัมย์


บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้บัณฑิตวิทยาลัยฉบับนี้เป็นส่วนหนึ่ง
ของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต



..... คณบดีบัณฑิตวิทยาลัย
(ศาสตราจารย์ นายแพทย์ ศุภวัฒน์ ชูติวงศ์)

คณะกรรมการสอบวิทยานิพนธ์


..... ประธานกรรมการ
(รองศาสตราจารย์ กฤษดา วิศวกรรม)


..... อาจารย์ที่ปรึกษา
(รองศาสตราจารย์ ดร. เอกชัย ลีลารัมย์)


..... กรรมการ
(รองศาสตราจารย์ ดร. ยุทธนา กุลวิทิต)


..... กรรมการ
(อาจารย์ สุวิทย์ นาคพิระยุทธ)

ธีรุตม์ คอตระกูล : การออกแบบชิปซีมอสแยกสัญญาณซิงก์และข้อมูลจากสัญญาณภาพโดยใช้วงจรแคลมป์แบบสวิตช์ (Design of A CMOS Sync Separator and Data Slicer Chip Using A Switched-Clamping Circuit) อ. ที่ปรึกษา : รศ. ดร. เอกชัย ลีลาธรรม, 45 หน้า, ISBN 974-639-759-1

วิทยานิพนธ์นี้นำเสนอวงจรที่เป็นซีมอสสำหรับแคลมป์สัญญาณภาพรวม และแยกสัญญาณซิงค์เข้าจิ้งหระวีดีโอออกมา องค์ประกอบสำคัญในวงจรที่เสนอได้แก่วงจรแคลมป์แบบสวิตช์ซึ่งใช้เพื่อรักษาระดับไฟตรงของสัญญาณแทนการใช้วงจรที่ประกอบด้วยไดโอดกับตัวเก็บประจุซึ่งนิยมใช้กันตามปกติ เนื่องจากสวิตช์สามารถนำกระแสได้สองทิศทาง วงจรที่เสนอจึงสามารถทนต่อการเปลี่ยนแปลงของสัญญาณเข้าได้ในระดับหนึ่ง ซึ่งได้แก่การเปลี่ยนแปลงขนาดและการเลื่อนระดับโดยไม่ต้องใช้ตัวต้านทานเพิ่มเติมดังเช่นที่พบในวงจรที่ใช้ไดโอดกับตัวเก็บประจุ

ภาควิชา วิศวกรรมไฟฟ้า
สาขาวิชา วิศวกรรมไฟฟ้า
ปีการศึกษา 2541

ลายมือชื่อนิสิต ธีรุตม์ คอตระกูล
ลายมือชื่ออาจารย์ที่ปรึกษา เอกชัย ลีลาธรรม
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม

C815849 : MAJOR ELECTRICAL ENGINEERING
KEY WORD: CLAMP / SWITCHED CLAMP / SYNC SEPARATOR / CHIP / LAYOUT

THEERUD LAWTRAKUL : DESIGN OF A CMOS SYNC SEPARATOR AND DATA SLICER
CHIP USING SWITCHED-CLAMPING CIRCUIT., THESIS ADVISOR : ASSO. PROF. EKACHAI
LEELARASMEE, Ph.D. 45 pp. ISBN 974-639-759-1

This thesis presents an all CMOS circuit for clamping a composite video signal and extracting video synchronization pulses. The key component in the proposed circuit is a switched clamp circuit that is used to restore the DC level of the signal as opposed to the common use of a diode-capacitor circuit. Due to the bilateral conduction of the switch, the proposed circuit is insusceptible to a reasonable amount of variations in the input amplitude and shifting level without requiring an extra resistor as in the diode-capacitor circuit.

ภาควิชา.....วิศวกรรมไฟฟ้า.....

สาขาวิชา.....วิศวกรรมไฟฟ้า.....

ปีการศึกษา.....2541.....

ลายมือชื่อนิสิต.....*ธีรูด ลวทรกุล*.....

ลายมือชื่ออาจารย์ที่ปรึกษา.....*เอกชัย เล็ลารสมะ*.....

ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.....



กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดีด้วยความช่วยเหลืออย่างดียิ่งของรองศาสตราจารย์ ดร. เอกชัย ลีสารศรี อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้ให้คำแนะนำและข้อคิดเห็นต่าง ๆ ในการวิจัยมาด้วยดีตลอดและเนื่องจากทุนการวิจัยครั้งนี้บางส่วนได้รับมาจากทุนโครงการ “ศิษย์ก้นกุฏิ” ของภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย จึงขอขอบพระคุณภาควิชาฯ มาใน ณ ที่นี้ด้วย

ทำยนี้ ผู้วิจัยใคร่ขอกราบขอบพระคุณ บิดา-มารดา ซึ่งสนับสนุนด้านการเงินและเป็นกำลังใจให้แก่ผู้วิจัยเสมอมา ตลอดจนเพื่อน-พี่-น้อง แห่งห้องปฏิบัติการวิจัยระบบเชิงเลข ที่ให้คำปรึกษาและกำลังใจมาโดยตลอดเช่นกัน

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ง
บทคัดย่อภาษาอังกฤษ	จ
กิตติกรรมประกาศ	ฉ
สารบัญ	ช
สารบัญภาพ	ฅ
บทที่	
1 บทนำ	1
1.1 ความเป็นมาและแนวเหตุผล	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของงานวิจัย	2
1.4 วิธีการดำเนินงาน	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ	2
2 สัญญาณภาพโทรทัศน์และวงจรเคลมปี	3
2.1 สัญญาณภาพโทรทัศน์แบบรวมและระบบที่เกี่ยวข้อง	3
2.2 วงจรเคลมปี	4
2.3 วงจรแยกสัญญาณซิงก์	8
3 วงจรเคลมปีแบบสวิตช์และการสร้างวงจรแยกสัญญาณซิงก์	9
3.1 วงจรเคลมปีแบบสวิตช์	9
3.2 วิเคราะห์การทำงานของวงจรเคลมปีแบบสวิตช์	11
3.3 วงจรแยกสัญญาณซิงก์ที่ใช้วงจรเคลมปีแบบสวิตช์	17
4 การออกแบบชิปแยกสัญญาณซิงก์ที่ใช้วงจรเคลมปีแบบสวิตช์	22
4.1 ข้อกำหนดคุณสมบัติของวงจรที่จะออกแบบ	22
4.2 ผังวงจร	22
4.3 วงจรเคลมปีแบบสวิตช์	23
4.4 วงจรเปรียบเทียบแรงดันและแยกสัญญาณซิงก์	26
4.5 วงจรไบแอส	27
4.6 สรุปผลการออกแบบในขั้นต้นและการจำลองการทำงาน	28

4.7 การออกแบบเลย์เอาต์ของชีป	32
5 สรุปผลการวิจัยและข้อเสนอแนะ	36
5.1 คุณลักษณะของวงจรเคลมปีแบบสวิตช์	36
5.2 ชิปแยกสัญญาณซิงก์ที่ใช้วงจรเคลมปีแบบสวิตช์	37
5.3 ความคิดเห็นเพิ่มเติม	37
5.4 ปัญหาและอุปสรรค	39
รายการอ้างอิง	40
ภาคผนวก	
ภาคผนวก ก	42
ประวัติผู้วิจัย	45

สารบัญภาพ

หน้า

รูปที่ 1. สัญญาณภาพโทรทัศน์แบบรวม	3
รูปที่ 2. การแยกสัญญาณซิงก์มาใช้ควบคุมการทำงาน	4
รูปที่ 3. วงจรแคลมปี	4
รูปที่ 4. รูปคลื่นแสดงการทำงานจริงของวงจรแคลมปีในรูปที่ 3. ก)	5
รูปที่ 5. วงจรแคลมปีแบบป้อนกลับ	5
รูปที่ 6. รูปคลื่นจำลองแสดงการทำงานของวงจรแคลมปี	6
รูปที่ 7. สัญญาณภาพโทรทัศน์ที่ถูกรบกวนและการเข้าสู่การทำงานปกติของวงจรแคลมปี ...	7
รูปที่ 8. ความเพี้ยนของสัญญาณจากการแคลมปีที่มีการคายประจุผ่านตัวต้านทาน	7
รูปที่ 9. วงจรแคลมปีแบบที่ใช้มอสทรานซิสเตอร์เลียนแบบไดโอด	8
รูปที่ 10. การแยกสัญญาณซิงก์ด้วยวงจรเปรียบเทียบ	8
รูปที่ 11. ลักษณะการทำงานเป็นสวิตช์ของไดโอด	9
รูปที่ 12. วงจรแคลมปีแบบสวิตช์	10
รูปที่ 13. การแคลมปีที่ซิงก์ที่ปและแคปพอร์ชของสัญญาณภาพโทรทัศน์	10
รูปที่ 14. อัตราสลับและการแคลมปีในช่วงสัญญาณซิงก์	12
รูปที่ 15. วงจรแคลมปีแบบสวิตช์ที่สร้างด้วยวงจรรขยายทรานสคอนดักแตนซ์และตัวเก็บประจุที่ทำ จากมอสทรานซิสเตอร์	13
รูปที่ 16. ตัวเก็บประจุแบบแผ่นของทรานซิสเตอร์และตัวเก็บประจุในการแคลมปี	13
รูปที่ 17. มอสทรานซิสเตอร์ที่ทำงานเป็นสวิตช์และไดโอดในขณะนำกระแส	14
รูปที่ 18. วงจรรขยายผลต่างทรานสคอนดักแตนซ์	15
รูปที่ 19. วงจรแยกสัญญาณซิงก์ที่ใช้วงจรแคลมปีแบบสวิตช์	17
รูปที่ 20. ก) สัญญาณภาพภาพโทรทัศน์ที่สัญญาณมีขนาดสูงสุด, ข) การแคลมปีที่มีอัตราสลับของ วงจรแคลมปีเพียงพอ, ค) การแคลมปีที่มีอัตราสลับของวงจรแคลมปีไม่เพียงพอ	18
รูปที่ 21. การลดลงของอัตราสลับเมื่อ v_{CL} เข้าใกล้ V_{DC}	19
รูปที่ 22. วงจรรขยายทรานสคอนดักแตนซ์และลักษณะกระแสและแรงดันในการแคลมปี	19
รูปที่ 23. การประมาณเส้นโค้งของ $v_{CL} > V_{SR,max}$ ด้วยฟังก์ชันเอ็กซ์โพเนนเชียล	20
รูปที่ 24. ผังวงจรของชิปแยกสัญญาณซิงก์โดยใช้วงจรแคลมปีแบบสวิตช์	22
รูปที่ 25. วงจรแคลมปีแบบสวิตช์	23

รูปที่ 26. กราฟแสดงความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนซอร์ซของทรานซิสเตอร์ทั้งสองชนิด ที่ $W/L = 2$	24
รูปที่ 27. วงจรเปรียบเทียบแรงดันและแยกสัญญาณซิงก์	26
รูปที่ 28. วงจรไบแอส	27
รูปที่ 29. ตารางแสดงขนาดของอุปกรณ์ที่ออกแบบขึ้น	28
รูปที่ 30. ผลการจำลองการทำงานไฟตรงแสดงค่ากระแสไบแอสต่าง ๆ	29
รูปที่ 31. ผลการจำลองการทำงานไฟตรงแสดงค่าออฟเซตของวงจรเปรียบเทียบ	29
รูปที่ 32. ผลการจำลองการทำงานของวงจรเปรียบเทียบหลังจากการแก้ไข	30
รูปที่ 33. ผลการจำลองการทำงานเชิงเวลาโดยแคลมป์สัญญาณที่ระดับไฟตรง 1 โวลต์	30
รูปที่ 34. ผลการจำลองการทำงานเชิงเวลาโดยแคลมป์สัญญาณที่ระดับไฟตรง 2 โวลต์	31
รูปที่ 35. ผลการจำลองการทำงานเชิงเวลาโดยแคลมป์สัญญาณที่ระดับไฟตรง 3 โวลต์	31
รูปที่ 36. ตารางแสดงขนาดของอุปกรณ์ที่แก้ไขแล้วหลังจากจำลองการทำงาน	32
รูปที่ 37. เลย์เอาต์ของชิปวงจรรวมที่ออกแบบที่ประกอบลงในแพดเฟรมแล้ว	33
รูปที่ 38. เลย์เอาต์ส่วนของแกนวงจร	33
รูปที่ 39. เลย์เอาต์ของวงจรซึ่มอสไม่รวมอุปกรณ์พาสซีฟ	34
รูปที่ 40. ผลการจำลองการทำงานของวงจรจากเลย์เอาต์โดยแคลมป์สัญญาณเข้าที่ 1 โวลต์ ..	34
รูปที่ 41. ผลการจำลองการทำงานของวงจรจากเลย์เอาต์โดยแคลมป์สัญญาณเข้าที่ 3 โวลต์ ..	35
รูปที่ 42. วงจรรีเซตอัตโนมัติ	38
รูปที่ 43. วงจรรีเซตอัตโนมัติอีกแบบหนึ่ง	39