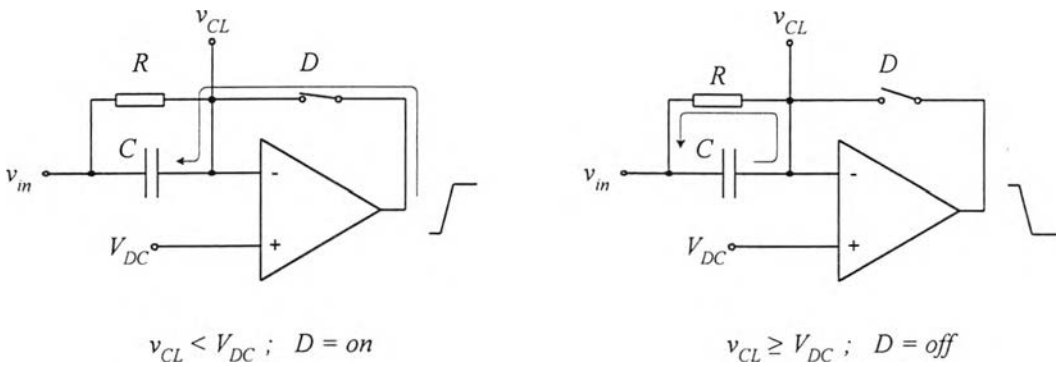
บทที่ 3

วงจรแคลมป์แบบสวิตช์และการสร้างวงจรแยกสัญญาณซิงก์

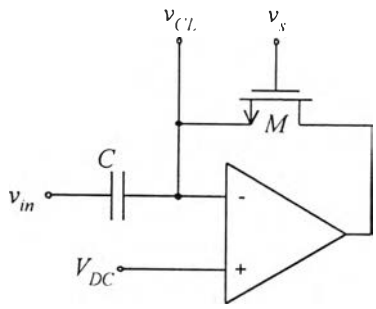
3.1. วงจรแคลมป์แบบสวิตช์

พิจารณาวงจรแคลมป์แบบที่ใช้ไดโอดตามรูปที่ 11. โดยมองไดโอดทำงานเป็นสวิตช์ที่ปิดวงจรเมื่อไบแอสตรง และเปิดวงจรเมื่อไบแอสย้อน ทำให้ไดโอดเป็นสวิตช์ตัดต่อวงจรที่นำกระแสทางเดียว วงจรแคลมป์ที่ใช้ไดโอดดังที่ได้อธิบายจะอัดประจุเข้าสู่ตัวเก็บประจุโดยผ่านไดโอดจนกระทั่งไดโอดอยู่ในสภาวะคัทออฟ ซึ่งหลังจากนั้นแรงดันที่สะสมโดยตัวเก็บประจุควรถูกรักษาไว้ให้สัญญาณมีระดับไฟตรงตามที่ต้องการตลอดเวลา แต่ถ้าหากมีสัญญาณรบกวนเช่นในรูปที่ 7. ทำให้สัญญาณมีระดับไฟตรงสูงขึ้น (ในทิศทางที่ไดโอดถูกไบแอสย้อน) ตัวเก็บประจุจะไม่สามารถคายประจุออกผ่านไดโอดได้ ในทางปฏิบัติจึงต่อตัวต้านทานขนานไว้เพื่อเป็นทางระบายประจุออกในกรณีเช่นนี้ แต่ก็นำมาซึ่งความผิดเพี้ยนของสัญญาณ



รูปที่ 11. ลักษณะการทำงานเป็นสวิตช์ของไดโอด

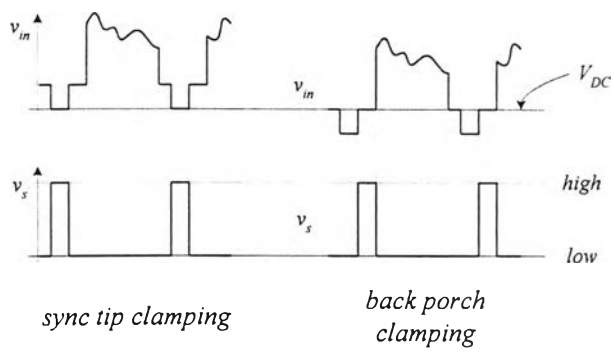
ถ้าหากเปลี่ยนไดโอดเป็นสวิตช์ที่สามารถนำกระแสได้สองทางให้ตัวเก็บประจุสามารถคายประจุออกผ่านสวิตช์ได้ในขณะปิดวงจร ก็จะทำให้ตัวต้านทานที่ต่อขนานอยู่กับตัวเก็บประจุไม่มีความจำเป็นอีกต่อไป วงจรแคลมป์แบบสวิตช์ที่ออกแบบขึ้นใช้มอสทรานซิสเตอร์แทนไดโอด โดยป้อนสัญญาณควบคุมหรือแคลมป์พัลส์ (clamp pulse) เข้าที่เกตของมอสทรานซิสเตอร์ให้นำกระแสหรือหยุดนำกระแสตามต้องการ วงจรแคลมป์แบบสวิตช์มีลักษณะแสดงดังรูปที่ 12.



รูปที่ 12. วงจรแคลมป์แบบสวิตช์

จากรูปใช้มอสทรานซิสเตอร์ชนิดเอ็น หรือ เอ็นมอส (NMOS) ทำงานเป็นสวิตช์ (อาจใช้พีมอส (PMOS) ก็ได้โดยขั้วของสัญญาณควบคุมจะกลับกัน) โดยมีสัญญาณควบคุมการเปิด-ปิดสวิตช์ v_s เป็นสัญญาณพัลส์ขนาดเท่ากับระดับแรงดันไฟเลี้ยงบวกและลบของวงจรโดยประมาณ เมื่อสัญญาณ v_s มีค่าสูง เอ็นมอส M จะปิดวงจรเกิดวงป้อนกลับของออปแอมป์ที่จะคอยอัดประจุหรือคายประจุจาก C เพื่อรักษาระดับแรงดันของ v_{CL} ให้เท่ากับ V_{DC} และเมื่อ v_s มีค่าต่ำ เอ็นมอส M จะเปิดวงจรและ C จะเก็บประจุไว้ การทำงานแบบนี้เช่นเดียวกับวงจรที่ใช้ไดโอดแต่เงื่อนไขการทำงานของสวิตช์ต่างออกไป และถ้าหากต่อสัญญาณออกของออปแอมป์เข้ากับเกตของเอ็นมอสก็จะได้วงจรที่มีกลไกการทำงานเหมือนไดโอดดังในรูปที่ 9. ก) นั่นเอง

วงจรแคลมป์แบบสวิตช์นี้ผู้ประยุกต์ใช้งานสามารถกำหนดจังหวะของการแคลมป์สัญญาณได้ เช่นการแคลมป์สัญญาณภาพโทรทัศน์แบบรวมอาจแคลมป์ที่ยอดสัญญาณซิงก์ หรือที่แบคพอร์ช (back porch) ของสัญญาณดังรูปที่ 13.



รูปที่ 13. การแคลมป์ที่ซิงก์ทิปและแบคพอร์ชของสัญญาณภาพโทรทัศน์

สำหรับสัญญาณภาพโทรทัศน์ การแคลมป์สัญญาณที่ระดับของแบคพอร์ชเมีประโยชน์สำหรับวงจรที่ต้องการระดับอ้างอิงของสัญญาณเป็นระดับความสว่างของสัญญาณภาพต่ำสุด เช่นในวงจรแปลงสัญญาณ อนาลอกเป็นดิจิตัล ซึ่งส่วนของระดับความสว่างภาพจะถูกแควนไตซ์

ได้โดยตรง และนอกจากนี้ การที่ตัวเก็บประจุไม่ได้คายประจุออกตลอดเวลาเหมือนกับการใช้ไดโอด ยังทำให้คุณภาพของสัญญาณดีขึ้นอีกด้วย

การที่ต้องใช้สัญญาณภายนอกเพิ่มเติมทำให้ดูยุ่งยากสำหรับวงจรแคลมป์แบบสวิตช์เมื่อเทียบกับการใช้ไดโอด สัญญาณที่จะใช้ควบคุมการแคลมป์จะต้องมีจังหวะเวลาที่สัมพันธ์กับสัญญาณที่จะแคลมป์อีกด้วย แต่วงจรก็สามารถลดอุปกรณ์ที่ไม่จำเป็นลงได้คือตัวต้านทานสำหรับคายประจุ

3.2. วิเคราะห์การทำงานของวงจรแคลมป์แบบสวิตช์

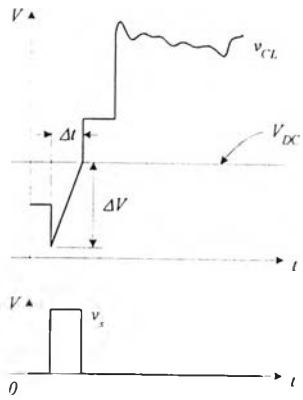
สิ่งที่น่าสนใจประการแรกก็คือ อัตราเร็วในการแคลมป์สัญญาณ พิจารณาการแคลมป์สัญญาณภาพโทรทัศน์ดังรูปที่ 13. จะเห็นได้ว่าวงจรแคลมป์แบบสวิตช์มีช่วงเวลาเพียงเล็กน้อยที่สวิตช์จะปิดวงจรให้มีการถ่ายเทประจุในการแคลมป์เกิดขึ้น เมื่อเทียบกับวงจรที่ใช้ไดโอด (หรือมีกลไกลักษณะเดียวกัน) สวิตช์ (ไดโอด) จะยังคงนำกระแสอยู่เรื่อย ๆ จนกระทั่งสัญญาณมีระดับไฟตรงตามที่ต้องการ ช่วงเวลาของสัญญาณภาพที่ใช้ในการแคลมป์ได้แก่ช่วงสัญญาณซิงก์หรือช่วงแบคพอร์ชซึ่งมีช่วงเวลาใกล้เคียงกันประมาณ 4-5 ไมโครวินาที คิดเป็น 6-8 % ของสัญญาณภาพทั้งเส้น (ดูรูปที่ 1.) ในช่วงเวลาสั้น ๆ วงจรแคลมป์แบบสวิตช์จำเป็นต้องสามารถที่จะแคลมป์สัญญาณได้อย่างรวดเร็ว

ความเร็วในการแคลมป์สูงสุดสำหรับวงจรที่ใช้ออปแอมป์ในการป้อนกลับมีขีดจำกัดขึ้นกับอัตราส่วนของกระแสสูงสุดที่ออปแอมป์จ่ายได้กับค่าความจุไฟฟ้าของตัวเก็บประจุ หรืออัตราสลูว์ของการแคลมป์สัญญาณนั่นเอง เขียนเป็นสูตรได้ดังสมการ (1) ดังนี้

$$slew\ rate = \frac{\Delta V}{\Delta t} = \frac{I_{MAX}}{C} \qquad (1)$$

โดย I_{MAX} คือค่ากระแสสูงสุดที่ออปแอมป์สามารถจ่ายได้ ΔV คือช่วงแรงดันที่สัญญาณจะถูกแคลมป์ และ Δt คือช่วงเวลาที่ใช้ในในการแคลมป์สัญญาณ ดังรูปที่ 14.

การแคลมป์สัญญาณภาพโทรทัศน์ที่พึงประสงค์ควรสามารถแคลมป์ให้สัญญาณเข้าสู่ระดับไฟตรงที่ต้องการให้เร็วที่สุด ซึ่งก็คือภายในช่วงแคลมป์พัลส์เดียว สำหรับการแคลมป์สัญญาณภาพโทรทัศน์ในช่วงสัญญาณซิงก์ Δt มีค่าประมาณ 5 ไมโครวินาที ส่วน ΔV คือขนาดของที่ต้องการปรับให้เข้าสู่ระดับไฟตรงที่กำหนดภายในช่วงเวลา Δt เช่น จาก 0 โวลต์ถึง V_{DC} หรือขนาดของสัญญาณรบกวน



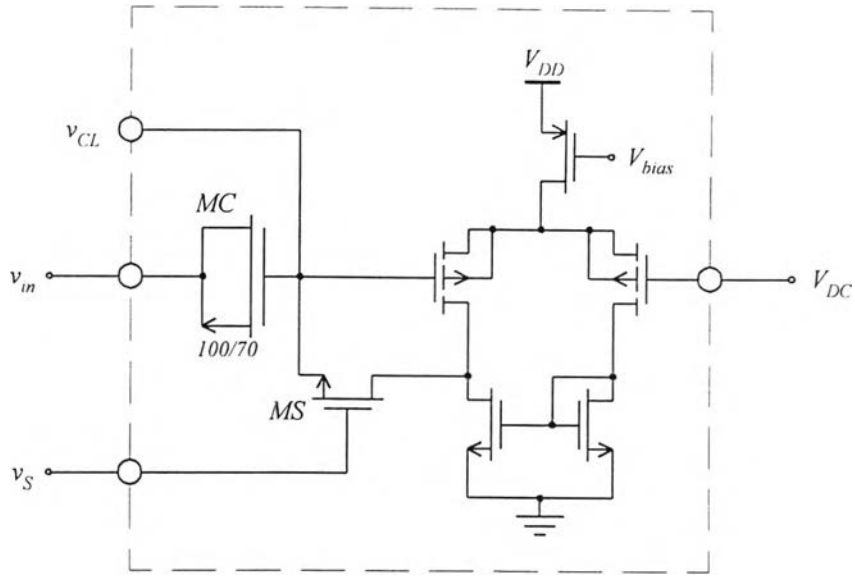
รูปที่ 14. อัตราสลูว์และการแคลมป์ในช่วงสัญญาณซิงก์

ถ้าหากคิด ΔV มีค่าเป็น 100% ของสัญญาณภาพโทรทัศน์จากยอดถึงยอด หรือมีขนาด 1 โวลต์ และใช้ตัวเก็บประจุขนาด 0.1 ไมโครฟารัด ตามสมการ (1) จะได้

$$I_{MAX} = \frac{C \cdot \Delta V}{\Delta t}$$
$$= \frac{0.1 \times 10^{-6} \times 1}{5 \times 10^{-6}}$$
$$= 20\ mA$$

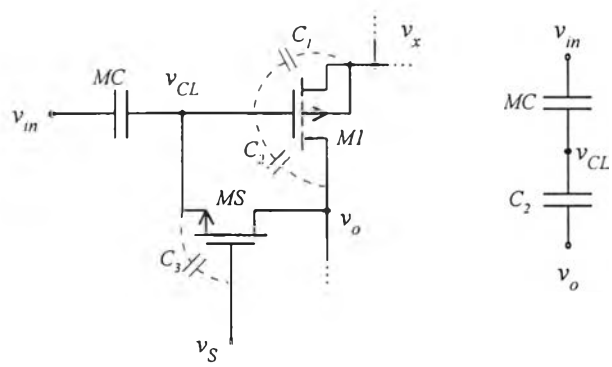
เห็นได้ว่าในการแคลมป์สัญญาณโดยใช้ช่วงเวลาสั้น ๆ ออปแอมป์จำเป็นต้องจ่ายหรือรับกระแสให้ได้มากถึง 20 มิลลิแอมแปร์ซึ่งเป็นค่าที่ไม่ใช่น้อยสำหรับอุปกรณ์มอสในขณะที่ไม่เป็นปัญหาสำหรับวงจรที่สร้างด้วยเทคโนโลยีไบโพลาร์ เนื่องจากค่าทรานสคอนดัคแตนซ์ (transconductance) ของอุปกรณ์โดยทั่วไปมีค่าสูงกว่ามาก การลดค่าความจุของตัวเก็บประจุทำให้สามารถลดค่ากระแสสูงสุดที่ต้องการได้ในสัดส่วนเดียวกัน ถ้าลดขนาดตัวเก็บประจุเหลือ 0.01 ไมโครฟารัด ก็จะต้องการ I_{MAX} เพียง 2 มิลลิแอมแปร์และถ้าหากพยายามลดค่าของตัวเก็บประจุที่ใช้ลงเรื่อย ๆ เหลือเพียงระดับพิโคฟารัด ค่าของ I_{MAX} ที่ต้องการจะอยู่ในระดับไมโครแอมแปร์เท่านั้น สิ่งที่น่าสนใจก็คือ วงจรทั้งหมดรวมทั้งตัวเก็บประจุจะสามารถสร้างบนชิ้นสารกึ่งตัวนำได้

สำหรับตัวเก็บประจุขนาด 10 พิโคฟารัด สร้างโดยใช้ชั้นสารโพลีซิลิคอนกับชั้นแอคทีฟ ซึ่งมีค่าความจุไฟฟ้าประมาณ 1,400 อัตโตฟารัด (10^{-18}F) ต่อตารางไมโครเมตร (ดูภาคผนวก ก.) จะใช้เนื้อที่ประมาณ 7,000 ตารางไมโครเมตร หรือ 70x100 ตารางไมโครเมตร ซึ่งนับว่าเล็กน้อยมากเมื่อเทียบกับแพด (pad – บริเวณสำหรับเชื่อมติดโลหะตัวนำไปยังขาของชิปไอซี) ซึ่งมีขนาดมากกว่า 200x200 ตารางไมโครเมตร ถ้าหากใช้ค่าของตัวเก็บประจุขนาด 10 พิโคฟารัด ค่าของ I_{MAX} จากการคำนวณจะเท่ากับ 2 ไมโครแอมแปร์เท่านั้น ซึ่งเกินพอสำหรับการใช้วงจรขยายทรานส-คอนดัคแตนซ์เสตจเดียวในการจ่ายกระแสแทนการใช้ออปแอมป์ที่ซับซ้อนกว่า ดังรูปที่ 15. แสดงวงจรตัวอย่างที่อาจสร้างขึ้นได้



รูปที่ 15. วงจรแคลมป์แบบสวิตช์ที่สร้างด้วยวงจรขยายทรานสคอนดัคแตนซ์และตัวเก็บประจุที่ทำจากมอสทรานซิสเตอร์

ในรูปที่ 15. ส่วนที่ล้อมกรอบไว้คือวงจรที่สร้างอยู่ในวงจรรวม โดยจะรับสัญญาณภาพโทรทัศน์เป็นสัญญาณเข้าได้โดยตรงโดยไม่ต้องต่อตัวเก็บประจุไว้ภายนอกเนื่องจากได้สร้างรวมไว้ในชิปแล้ว (MC ในรูป) ทำให้ประหยัดชิ้นส่วนและเนื้อที่ในการสร้างวงจรใช้งาน อย่างไรก็ดี ขนาดของตัวเก็บประจุก็มีผลต่อการทำงานเช่นกัน ถ้าหากสร้างตัวเก็บประจุที่มีขนาดเล็กเกินไปจะทำให้ตัวเก็บประจุแอบแฝง (parasitic capacitance) ของทรานซิสเตอร์แสดงผลกระทบได้ชัดเจนขึ้น ดังในรูปที่ 16.



รูปที่ 16. ตัวเก็บประจุแอบแฝงของทรานซิสเตอร์และตัวเก็บประจุในการแคลมป์

พิจารณาเฉพาะส่วนที่เกียวข้องกับสัญญาณที่แคลมป์ v_{CL} ตัวเก็บประจุแฝงของทรานซิสเตอร์ที่แวดล้อมอยู่ได้แก่ C_1, C_2, C_3 ดังรูป ซึ่งตามกฎการอนุรักษ์ประจุ (charge conservative law) จะได้ว่า

$$C_{MC}(v_{in} - v_{CL}) + C_1(v_S - v_{CL}) + C_2(v_o - v_{CL}) + C_3(v_x - v_{CL}) = 0 \quad (2)$$

ย้ายข้างสมการและจัดรูปใหม่จะได้

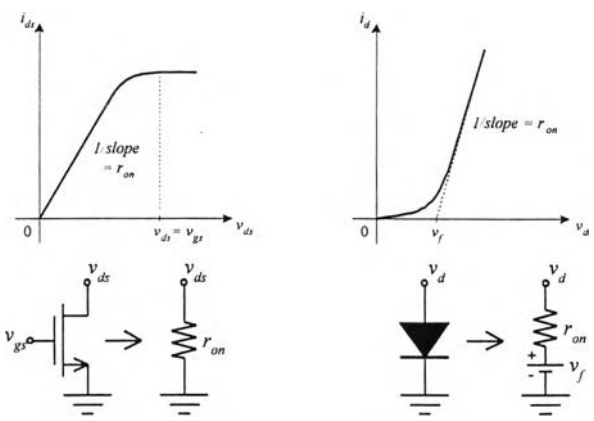
$$v_{CL}(C_{MC} + C_1 + C_2 + C_3) = C_{MC}v_{in} + C_1 v_S + C_2 v_o + C_3 v_x \quad (3)$$

และจาก (3) แสดงความสัมพันธ์ในรูปของการเปลี่ยนแปลง Δ ทั้งนี้ C_1, C_2, C_3 และ C_{MC} เป็นค่าคงตัวจะได้

$$\Delta v_{CL}(C_{MC} + C_1 + C_2 + C_3) = C_{MC}\Delta v_{in} + C_1 \Delta v_S + C_2 \Delta v_o + C_3 \Delta v_x \quad (4)$$

สัญญาณที่ถูกแคลมป์ v_{CL} ควรมีรูปคลื่น หรือการเปลี่ยนแปลงสัญญาณที่เหมือนกับสัญญาณเข้า v_{in} หรือ $\Delta v_{CL} = \Delta v_{in}$ และจากสมการ (4) จะเห็นได้ว่าถ้าให้ C_{MC} มีค่าน้อยเกินไปจะทำให้ตัวเก็บประจุแฝงของทรานซิสเตอร์มีผลต่อการทำงานได้

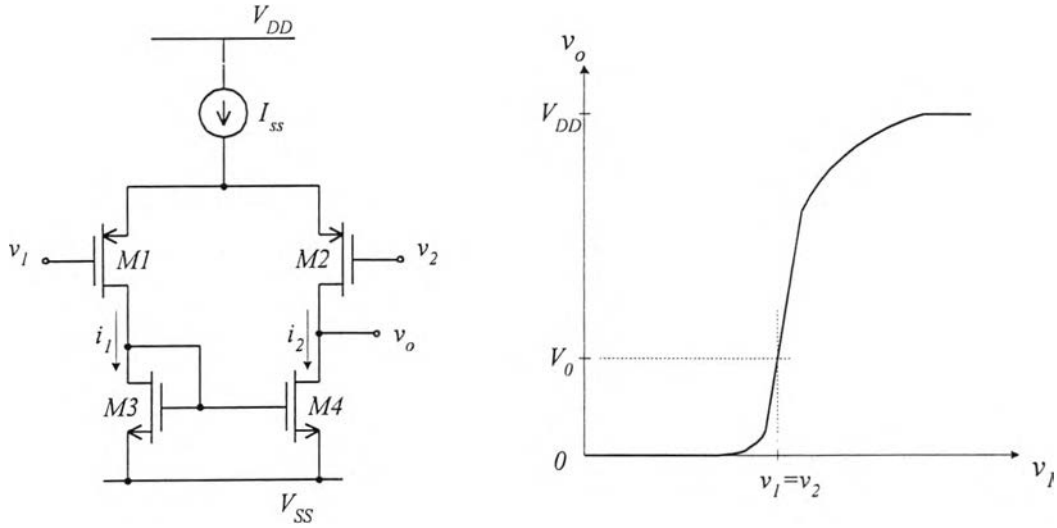
จะเห็นได้ว่าวงจรแคลมป์แบบสวิตช์มีศักยภาพที่สามารถสร้างเป็นวงจรรวมที่ไม่ซับซ้อนและยังไม่จำเป็นต้องใช้อุปกรณ์ต่อเพิ่มเติมในการทำงานเนื่องจากสามารถสร้างตัวเก็บประจุที่จำเป็นต้องใช้งานลงบนชิ้นสารกึ่งตัวนำได้ในตัว ทำให้ต่อสัญญาณภาพโทรทัศน์ได้โดยตรง อีกประการหนึ่งที่สำคัญก็คือ วงจรแคลมป์ที่ใช้มอสทรานซิสเตอร์ทำงานเป็นสวิตช์จะไม่มีค่าผิดพลาดในการแคลมป์ที่เกิดเนื่องจากแรงดันคัทอินหรือแรงดันเทรชโฮลด์ เนื่องจากสวิตช์จะทำงานในย่านโอห์มิก (ohmic region) ในขณะนำกระแสและมีลักษณะเป็นเพียงตัวต้านทานค่าหนึ่ง รูปที่ 17. แสดงการเปรียบเทียบทรานซิสเตอร์ที่ทำงานเป็นสวิตช์และไดโอดในขณะนำกระแส



รูปที่ 17. มอสทรานซิสเตอร์ที่ทำงานเป็นสวิตช์และไดโอดในขณะนำกระแส

แต่ค่าผิดพลาดของสัญญาณที่แคลมป์ v_{CL} เทียบกับแรงดันอ้างอิง V_{DC} ยังคงมีอยู่เนื่องจากอัตราขยายของวงจรขยายไม่เป็นอุดมคติ ซึ่งขนาดของค่าผิดพลาดในการแคลมป์มีค่าเท่ากับ $1/(1+A)$ ของ $V_{DC} - V_0$ โดย A คืออัตราขยายวงเปิดของวงจรขยายที่ใช้ป้อนกลับ และ V_0 คือระดับแรงดันขาออกศูนย์กลางเมื่อขั้วสัญญาณเข้าของวงจรขยายผลต่างมีแรงดันเท่ากัน วงจรแคลมป์ที่

ออกแบบโดยใช้วงจรขยายผลต่างทรานสคอนดัคแตนซ์เสตจเดียวมีอัตราขยายที่ค่อนข้างต่ำเมื่อเทียบกับออปแอมป์ที่ใช้งานทั่วไป ค่าผิดพลาดที่เกิดขึ้นเนื่องจากอัตราขยายไม่เป็นอุดมคตินี้จึงมีนัยสำคัญพอสมควร เช่นสำหรับวงจรขยายทรานสคอนดัคแตนซ์ที่มีอัตราขยาย 20 เท่า จะมีค่าผิดพลาดคิดเป็น 1/21 หรือ 4.76% ของ V_{DC} - V_0 หรือประมาณ 48 มิลลิโวลต์ทุก ๆ 1 โวลต์ ในขณะที่วงจรที่ใช้ออปแอมป์อัตราขยาย 2,000 เท่าจะมีระดับค่าผิดพลาดเพียงประมาณ 0.05% เท่านั้น แต่ถ้าหากเลือกระดับแรงดันอ้างอิงที่เหมาะสม คือมีค่าใกล้กับ V_0 ค่าผิดพลาดจะมีค่าได้น้อยมากเช่นกัน



รูปที่ 18. วงจรขยายผลต่างทรานสคอนดัคแตนซ์

ค่าของ V_0 หาได้จากแรงดันเดรน-ซอร์ซของทรานซิสเตอร์ M4 v_{ds4} ในขณะที่ $v_1 = v_2$ และไม่มีกระแสไหลเข้าหรือออกจากขั้วสัญญาณออก และขนาดของทรานซิสเตอร์ M1 เท่ากับ M2 และ M3 เท่ากับ M4 จะได้ว่า

$$i_1 + i_2 = I_{ss} \tag{5}$$

$$i_{d,M1} = i_{d,M3} \tag{6}$$

$$i_{d,M2} = i_{d,M4} \tag{7}$$

$$v_{sd,M1} + v_{ds,M3} = v_{sd,M2} + v_{ds,M4} \tag{8}$$

และโดยที่กระแสเดรนของทรานซิสเตอร์ในสภาวะอิ่มตัวมีค่าตามสมการต่อไปนี้ [2]

$$i_d = \frac{K_p W}{2L}(v_{gs} - v_{th})^2 (1 + \lambda v_{ds}) \quad ; \quad 0 < (v_{gs} - v_{th}) \leq v_{ds} \tag{9}$$

ดังนั้น จากสมการ (7) ถึง (9) สามารถสรุปได้อีกประการหนึ่งคือ

$$i_1 = i_2 = I_{ss}/2 \tag{10}$$

เนื่องจากถ้าหาก i_1 มีค่ามากกว่า i_2 ตามสมการ (9) จะได้ $v_{sd,M1} > v_{sd,M2}$ และจาก (8) ทำให้ $v_{ds,M3} < v_{ds,M4}$ ซึ่งจะได้ว่า i_2 มากกว่า i_1 ขัดแย้งกับจุดเริ่มต้นตามที่กล่าวมา นั่นคือกรณีที่เป็นไปได้ประการเดียวตามเงื่อนไขข้างต้น คือกระแส i_1 มีค่าเท่ากับ i_2

พิจารณาทรานซิสเตอร์ M3 และ M4 ตามสมการ (10) และแทนค่ากระแสเดรนจาก (9) จะได้

$$(v_{gs,M3} - v_{th})^2 (1+\lambda v_{ds,M3}) = (v_{gs,M4} - v_{th})^2 (1+\lambda v_{ds,M4}) = (i_{ss}L/K_pW) \quad (11)$$

โดยที่ v_{th} คือค่าแรงดันเทรชโฮลด์ของทรานซิสเตอร์ซึ่งในที่นี้มีค่าเท่ากับแรงดันเทรชโฮลด์ที่ไบแอสศูนย์ (zero-bias threshold voltage) ของทรานซิสเตอร์ชนิดเอ็น และจากรูปที่ 18. และ (10) จะได้ว่า

$$v_{gs,M3} = v_{ds,M3} = v_{gs,M4} = v_{ds,M4} \quad (12)$$

แทนค่า (12) ใน (11) และเมื่อ $\lambda << 1$ จะได้ว่า

$$1 + \lambda v_{ds,M3} \approx 1 \quad (13)$$

และแก้สมการได้

$$v_{gs,M3} \approx v_{thn} + \sqrt{\frac{I_{ss}}{K_p(W_3/L_3)}} \quad (14)$$

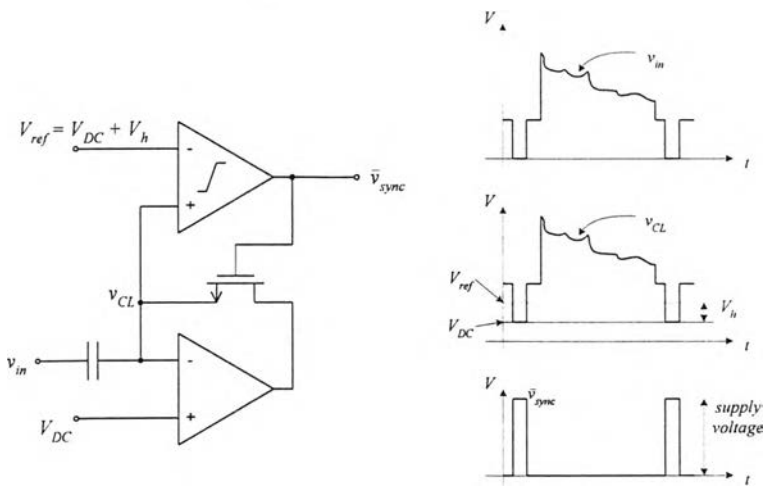
สำหรับเทคโนโลยี SCNA 1.2μm (ดูภาคผนวก ก.) ทรานซิสเตอร์ชนิดเอ็นมีค่า K_p = 7.9349x10^{-5} . $v_{thn} = V_{T0}$ = 0.9596 เพราะฉะนั้นถ้าทรานซิสเตอร์ขนาด W/L = 4.8μm/1.2μm ทำงานที่ I_{ss} = 20 ไมโครแอมแปร์ คำนวณได้ $V_0 = v_{ds,M4} = v_{gs,M3}$ จะมีค่าประมาณ 1.2 โวลต์ ดังนั้น ค่าที่เหมาะสมสำหรับการใช้เป็นระดับแรงดันอ้างอิงในที่นี้คือประมาณ 1.2 โวลต์ และสำหรับวงจรขยายที่ใช้ทรานซิสเตอร์ชนิดเอ็นเป็นคู่ทรานซิสเตอร์ขาเข้าก็สามารถคำนวณได้ในทำนองเดียวกันแต่ระดับแรงดันของ V_0 จะมีค่าประมาณ $V_{DD} - v_{thp}$ ซึ่งมีค่าสูงประมาณ 3.8 ถึง 4 โวลต์สำหรับแรงดันไฟเลี้ยง V_{DD} ขนาด 5 โวลต์ ทำให้ไม่เหมาะสมสำหรับการใช้เป็นระดับไฟตรงในการแคลมป์ เพราะยอดของสัญญาณภาพเหนือระดับการแคลมป์จะมีค่าใกล้กับระดับไฟเลี้ยงมากเกินไป และถ้าแคลมป์ที่ค่าแรงกัน V_{DC} ต่ำกว่านี้สัญญาณจะมีค่าผิดพลาดได้มากขึ้น ดังนั้นวงจรขยายที่ใช้ในวงจรแคลมป์ควรเป็นทรานซิสเตอร์ชนิดพีที่ขาเข้า

จากสมการ (14) จะเห็นได้ว่าในการออกแบบวงจรแคลมป์แบบสวิตช์สามารถเลือกค่าของ V_0 ที่ต้องการได้โดยการกำหนดค่ากระแสไบแอส I_{ss} และ W/L ของทรานซิสเตอร์ที่เป็นแอคทีฟโหลดให้เหมาะสม

3.3. วงจรแยกสัญญาณซิงก์ที่ใช้วงจรแคลมป์แบบสวิตช์

วงจรแคลมป์แบบสวิตช์ดังรูปที่ 12. ต้องอาศัยสัญญาณควบคุมสวิตช์เพิ่มเติมนอกเหนือจากสัญญาณเข้าที่ต้องการแคลมป์ ในการแคลมป์ที่ยอดของสัญญาณซิงก์ในสัญญาณภาพโทรทัศน์แบบรวม สัญญาณควบคุมสวิตช์ก็จะมีช่วงจังหวะเวลาเช่นเดียวกับสัญญาณซิงก์ หรือกล่าวคือใช้สัญญาณซิงก์ที่แยกออกมาต่างหากเป็นสัญญาณควบคุมสวิตช์นั่นเอง ในขณะเดียวกันสัญญาณซิงก์ก็ย่อมมาจากวงจรแยกสัญญาณซิงก์จากสัญญาณภาพที่แคลมป์ที่ระดับไฟตรงที่เหมาะสม สัญญาณซิงก์และสัญญาณภาพที่ได้รับการแคลมป์ดังกล่าวจึงมีความสัมพันธ์กันในลักษณะเวียนบังเกิดซึ่งกันและกัน

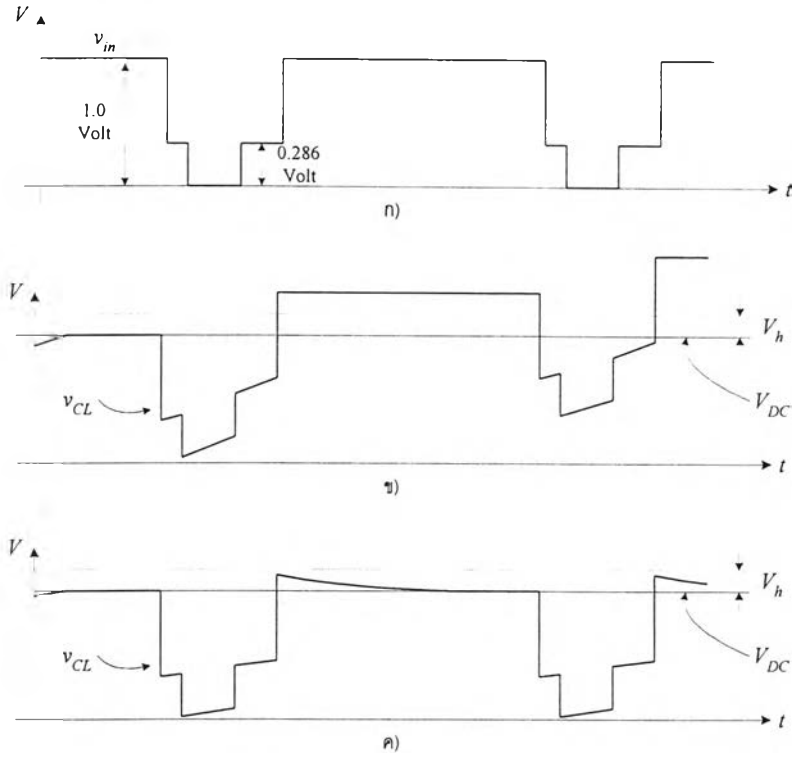
จากแนวคิดดังกล่าวจึงได้นำเอาวงจรแคลมป์และวงจรแยกสัญญาณซิงก์มาทำงานร่วมกันดังในรูปที่ 19. โดยใช้วงจรเปรียบเทียบสร้างสัญญาณควบคุมสวิตช์ของวงจรแคลมป์ ค่าของแรงดันอ้างอิงสำหรับวงจรเปรียบเทียบตั้งไว้อยู่ระหว่างระดับยอดสัญญาณซิงก์และแบคพอร์ชของสัญญาณภาพที่แคลมป์แล้ว ในช่วงเริ่มต้นการทำงาน v_{CL} ยังไม่ได้ถูกแคลมป์ที่ V_{DC} และสัญญาณ $\bar{v}_{sync}$ จากวงจรเปรียบเทียบแรงดันยังมีจังหวะเวลาไม่ตรงกับซิงก์ในสัญญาณภาพ โดยถ้าสัญญาณ v_{CL} มีค่าต่ำกว่าระดับอ้างอิง V_{ref} ของวงจรเปรียบเทียบ $\bar{v}_{sync}$ จะมีค่าสูงทำให้สวิตช์นำกระแสเกิดการแคลมป์ให้ v_{CL} มีค่าเข้าสู่ V_{DC} และเปิดวงจรเมื่อ v_{CL} มีค่ามากกว่า V_{ref}



รูปที่ 19. วงจรแยกสัญญาณซิงก์ที่ใช้วงจรแคลมป์แบบสวิตช์

แม้ว่าการเริ่มต้นทำงานจะไม่สามารถทำงานได้อย่างถูกต้อง แต่สัญญาณ v_{CL} จะถูกทำให้มีค่าเข้าหา V_{DC} อยู่เรื่อย ๆ จนในที่สุดเมื่อระดับของซิงก์ทิปของ v_{CL} เข้าใกล้ V_{DC} มากพอก็จะถูกแคลมป์ให้ระดับซิงก์ทิปของ v_{CL} อยู่ที่ระดับแรงดัน V_{DC} ได้ สำหรับกรณีเลวร้ายที่สุดก็คือสัญญาณภาพมีขนาดสูงที่สุดคืออยู่ที่ระดับสีขาวตลอดทั้งเส้นเป็นจุดเริ่มต้นในการทำงานของวงจรดังรูปที่ 20. ก) ในกรณีนี้สัญญาณเมื่อเริ่มต้นจะถูกแคลมป์ที่ระดับสีขาวจนถึงช่วงแบลงกิ้งระหว่างเส้น

ภาพสัญญาณจะตกกลับมาอยู่ที่ระดับสีดำและซิงก์ทิปตามลำดับ สัญญาณจะสามารถกลับเข้าสู่การแคลมป์อย่างถูกต้องได้ก็ต่อเมื่อการแคลมป์มีอัตราสลูว์สูงพอที่จะแคลมป์แรงดันขนาดอย่างน้อย V_h ได้ในช่วงของการแบลงกิ้ง เพราะมิฉะนั้นจะทำให้เมื่อสัญญาณดีดตัวกลับในช่วงสัญญาณภาพจะยังคงมีค่าน้อยกว่า V_{ref} และจะถูกแคลมป์อยู่ที่ระดับ V_{DC} เป็นเช่นนี้ไปเรื่อย ๆ ดังรูปที่ 20. ข) และ ค)



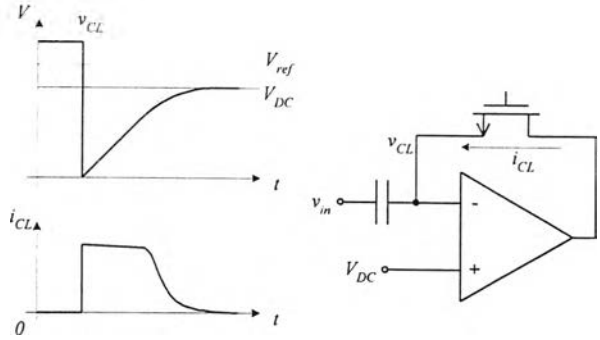
รูปที่ 20. ก) สัญญาณภาพภาพโทรทัศน์ที่สัญญาณมีขนาดสูงสุด, ข) การแคลมป์ที่มีอัตราสลูว์ของวงจรแคลมป์เพียงพอ, ค) การแคลมป์ที่มีอัตราสลูว์ของวงจรแคลมป์ไม่เพียงพอ

ในการแคลมป์สัญญาณภาพดังรูปที่ 20. ก) ถ้าหากวงจรแคลมป์มีอัตราสลูว์สูงขึ้นก็จะทำให้เข้าสู่การทำงานที่เป็นปกติ (สัญญาณซิงก์แยกออกมาได้ถูกต้อง, ระดับซิงก์ทิปถูกแคลมป์อยู่ที่ V_{DC}) ได้เร็วขึ้น เพราะฉะนั้น ถ้าวงจรสามารถแคลมป์แรงดันขนาดยอดถึงยอดของสัญญาณภาพโทรทัศน์แบบรวมได้ภายในช่วงเวลาตั้งแต่ฟรอนต์พอร์ชถึงสุดสัญญาณซิงก์ ก็จะรับประกันได้ว่าสัญญาณจะถูกแคลมป์ได้อย่างถูกต้องและสามารถแยกสัญญาณซิงก์ได้อย่างถูกต้องในสัญญาณภาพเส้นต่อมา

ขนาดจากยอดถึงยอดของสัญญาณภาพโทรทัศน์แบบรวมเท่ากับ 1 โวลต์ ช่วงเวลาของฟรอนต์พอร์ชรวมกับสัญญาณซิงก์ประมาณ 6.2-6.4 ไมโครวินาที เพราะฉะนั้นอัตราสลูว์น้อยที่สุด SR_{min} ที่รับประกันได้ว่าสัญญาณภาพโทรทัศน์แบบรวมจะถูกแคลมป์ได้อย่างถูกต้องภายใน 1 เส้นภาพคือ

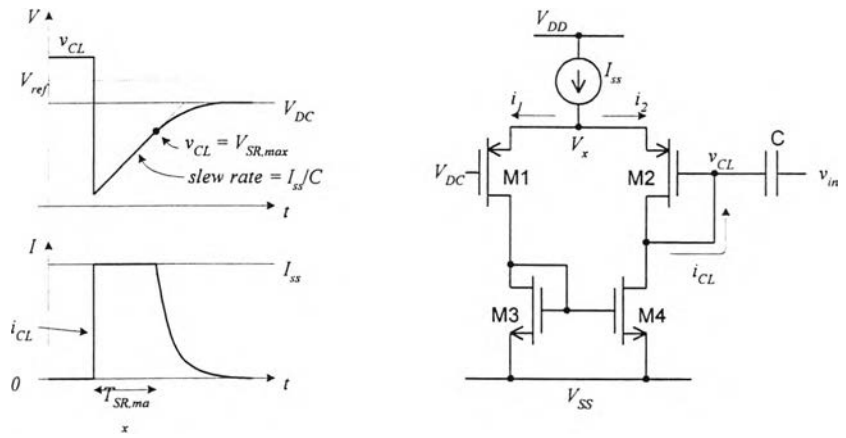
$$SR_{\min} = \frac{1}{6.2\times10^{-6}} = 0.16\ \mathrm{V}/\mu s \qquad (15)$$

ค่าของ SR_{min} จากสมการ (15) นี้คิดเมื่อวงจรแคลมป์จ่ายกระแสหรือรับกระแสคงที่ในขณะที่สวิตช์ปิดวงจร แต่วงจรแคลมป์ที่ทำงานจริงเช่นในรูปที่ 15. เมื่อ v_{CL} มีค่าใกล้กับ V_{DC} วงจรจะจ่ายกระแสได้น้อยลงจนกระทั่ง v_{CL} เท่ากับ V_{DC} ดังในรูปที่ 21.



รูปที่ 21. การลดลงของอัตราสลูว์เมื่อ v_{CL} เข้าใกล้ V_{DC}

ดังนั้นการออกแบบวงจรที่เหมาะสมจึงต้องเผื่อค่าของ SR_{min} ให้มากขึ้น วงจรแคลมป์ที่ใช้วงจรขยายผลต่างทรานสคอนดัคแตนซ์เป็นตัวป้อนกลับในการแคลมป์ไม่สามารถจ่ายกระแสคงที่ตลอดช่วงของการแคลมป์ สามารถพิจารณาได้ตามรูปที่ 22.



รูปที่ 22. วงจรขยายทรานสคอนดัคแตนซ์และลักษณะกระแสและแรงดันในการแคลมป์

จากรูปที่ 22. ในขณะที่วงจรจ่ายกระแสคงที่ในการแคลมป์ v_{CL} มีค่าต่ำกว่า V_{DC} และทำให้ V_x มีค่าต่ำจน v_{sg} ของ M1 ซึ่งมีค่าเท่ากับ $V_x - V_{DC}$ มีค่าน้อยกว่าแรงดันเทรชโฮลด์ ทำให้ไม่มีกระแสไหลผ่าน M1 และกระแส I_{ss} ทั้งหมดจะไหลผ่าน M2 ไปยังตัวเก็บประจุ ทำให้สัญญาณที่ถูกแคลมป์ v_{CL} มีค่าเพิ่มขึ้นในอัตราเท่ากับ I_{ss}/C โวลต์ต่อวินาทีคงที่ จนกระทั่ง V_x มีค่าเพิ่มขึ้นตามจน v_{sg} ของ M1มีค่ามากกว่าแรงดันเทรชโฮลด์และ ทรานซิสเตอร์ M3 เริ่มนำกระแส ทำให้กระแสไบแอส I_{ss} ถูกแบ่งออกไหลผ่าน M1 ดังนั้นกระแส i_{CL} จึงมีค่าลดลงเมื่อ v_{CL} มีค่าเข้าใกล้ V_{DC} มากขึ้น

ค่าของ $V_{SR,max}$ ที่ทำให้กระแส i_{CL} เริ่มลดลงหาได้จากสมการต่อไปนี้

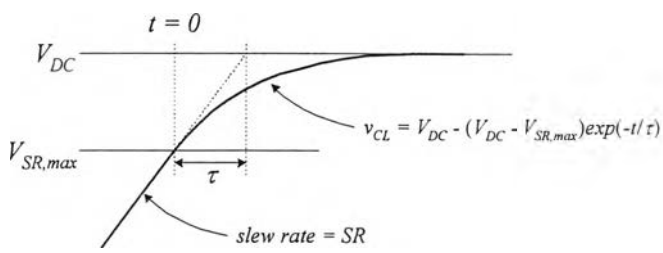
$$V_x - V_{DC} = V_{thp} \tag{16}$$

$$V_x - V_{SR,\max} = \sqrt{\frac{2I_{ss}}{K_p(W_2/L_2)}} + V_{thp} \tag{17}$$

สมการ (16) คิดจากทรานซิสเตอร์ M1 เมื่อเริ่มนำกระแส และสมการ (17) คิดจากทรานซิสเตอร์ M2 ในขณะมีกระแส I_{ss} ไหลผ่าน และเมื่อนำสมการ (17) ลบด้วย (16) ได้

$$V_{DC} - V_{SR,\max} = \sqrt{\frac{2I_{ss}}{K_p(W_2/L_2)}} \tag{18}$$

ซึ่งก็คือผลต่างของแรงดันซอร์ซ-เกตระหว่างทรานซิสเตอร์ M2 และ M1 ในขณะที่ M1 เริ่มนำกระแส เมื่อ v_{CL} มีค่าเพิ่มขึ้นจาก $V_{SR,max}$ ทรานซิสเตอร์ M2 จะมีกระแสไหลผ่านลดลงและ v_{CL} จะมีอัตราการเพิ่มน้อยลงด้วยเช่นกัน ซึ่งลักษณะเช่นนี้แสดงเสมือนกับเป็นความต้านทานขาออกของวงจรขยายเมื่อมีโหลดเป็นตัวเก็บประจุ ดังนั้นเพื่อความสะดวกในการประมาณค่าของอัตราสลูว์ของวงจรที่จะออกแบบ จึงประมาณความสัมพันธ์ของ v_{CL} เทียบกับเวลาเป็นเส้นโค้งเอ็กซ์โพเนนเชียลเช่นเดียวกับวงจรตัวต้านทาน-ตัวเก็บประจุดังรูปที่ 23.



รูปที่ 23. การประมาณเส้นโค้งของ $v_{CL} > V_{SR,max}$ ด้วยฟังก์ชันเอ็กซ์โพเนนเชียล

แทนค่า V_{DC} - $V_{SR,max}$ จาก (18) ลงในสมการเส้นโค้งจากรูปที่ 23. จะได้

$$v_{CL} = V_{DC} - \sqrt{\frac{2I_{ss}}{K_p(W_2/L_2)}}\exp\left(\frac{-t}{\tau}\right) \tag{19}$$

โดยที่ $t = 0$ เมื่อ $v_{CL} = V_{SR,max}$ และโดยที่ความชันเส้นโค้งที่ $t = 0$ เท่ากับอัตราสลูว์ของสัญญาณขณะจ่ายกระแสคงที่ สามารถหาค่าของ τ ได้ดังนี้

$$\tau = \frac{1}{SR}\sqrt{\frac{2I_{ss}}{K_p(W_2/L_2)}} \tag{20}$$

โดยทั่วไปค่าของ V_{DC} - $V_{SR,max}$ มีค่าไม่เกิน 0.5 โวลต์หรือครึ่งหนึ่งของขนาดยอดถึงยอดของสัญญาณภาพโทรทัศน์ดังนั้น ถ้าต้องการให้ V_{DC} - v_{CL} มีค่าไม่เกิน 2.5% ของ V_{DC} ต้องเผื่อ

หอสมุดกลาง สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

เวลาประมาณ 3τ หรือ 4τ สำหรับค่าไม่เกิน 1% ของ V_{DC} และเวลามี่ใช้ในการแคลมป์ T สำหรับช่วงอัตราสลูว์คงที่ SR เป็นดังสมการ

$$T = \frac{1-(V_{DC}-V_{SR,\max})}{SR} = \frac{1}{SR}\left[1-\sqrt{\frac{2I_{ss}}{K_p(W_2/L_2)}}\right] \quad (21)$$

รวมเวลาที่ใช้ในการแคลมป์ T + 3τ ต้องมีค่าไม่เกินประมาณ 6.2 ไมโครวินาที เพราะฉะนั้นคำนวณค่าอัตราสลูว์ SR ที่เผื่อเวลาไว้แล้วได้ดังนี้

$$SR = 0.16 + 0.32\sqrt{\frac{2I_{ss}}{K_p(W_2/L_2)}} \quad \text{V}/\mu s \quad (22)$$

เท่าที่ได้ศึกษามาทั้งหมดในบทที่ 3 นี้คือคุณสมบัติและหลักเกณฑ์ที่บางประการที่ควรคำนึงถึงในการออกแบบซึ่งจะได้กล่าวถึงการออกแบบชิปแยกสัญญาณซิงก์โดยใช้วงจรแคลมป์แบบสวิตช์โดยละเอียดในบทที่ 4 ต่อไป