การพัฒนาเครื่องวัดนิวเคลียร์แบบเสมือนควบคุมด้วยไมโครคอมพิวเตอร์

นายรุจพันธ์ เกตุกล่ำ

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชานิวเคลียร์เทคโนโลยี ภาควิชานิวเคลียร์เทคโนโลยี
คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย
ปีการศึกษา 2546

ISBN 974-17-5189-3

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

DEVELOPMENT OF A VIRTUAL NUCLEAR INSTRUMENT CONTROLLED BY MICROCOMPUTER

Mr. Rutjapan Kateklum

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

A Thesis Submitted in Partial Fulfillment of the Requirements
for the Degree of Master of Engineering in Nuclear Technology
Department of Nuclear Technology
Faculty of Engineering
Chulalongkorn University
Academic Year 2003
ISBN 974-17-5189-3

หัวข้อวิทยานิพนธ์	การพัฒนาเครื่องวัดนิวเคลียร์แบบเสมือนควบคุมด้วยไมโครคอมพิวเตอร์
โดย	นายรุจพันธ์ เกตุกล่ำ
สาขาวิชา	นิวเคลียร์เทคโนโลยี
อาจารย์ที่ปรึกษา	อาจารย์ เดโช ทองอร่าม
อาจารย์ที่ปรึกษาร่วม	ผู้ช่วยศาสตราจารย์ สุวิทย์ ปุณณชัยยะ

คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้นับวิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญามหาบัณฑิต

.... คณบดีคณะวิศวกรรมศาสตร์

(ศาสตราจารย์ ดร.ดิเรก ลาวัณย์ศิริ)

คณะกรรมการสอบวิทยานิพนธ์

.... ประธานกรรมการ

(รองศาสตราจารย์ สมยศ ศรีสถิตย์)

.... อาจารย์ที่ปรึกษา

(อาจารย์ เดโช ทองอร่าม)

.... อาจารย์ที่ปรึกษาร่วม

(ผู้ช่วยศาสตราจารย์ สุวิทย์ ปุณณชัยยะ)

.... กรรมการ

(ผู้ช่วยศาสตราจารย์ อรรถพร ภัทรสุมันต์)

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

รุจพันธ์ เกตุกล่ำ : การพัฒนาเครื่องมือวัดนิวเคลียร์แบบเสมือนควบคุมด้วยไมโครคอมพิวเตอร์.(DEVELOPMENT OF VIRTUAL NUCLEAR INSTRUMENT CONTROLLED BY MICROCOMPUTER) อ.ที่ปรึกษา: อ.เดโช ทองอร่าม, อ.ที่ปรึกษาร่วม: ผศ. สุวิทย์ ปุณณชัยยะ 79 หน้า.ISBN 974-17-5189-3

งานวิจัยนี้เป็นการพัฒนาเครื่องวัดนิวเคลียร์แบบเสมือนบนไมโครคอมพิวเตอร์ (VIRTUAL NUCLEAR INSTRUMENT) โดยสามารถเปลี่ยนแปลงเพื่อเพิ่มฟังก์ชันการทำงานของระบบวัดเพื่อใช้แทนเครื่องมือวัดนิวเคลียร์แบบโมดูลาร์ (MODULAR ELECTRONICS) ที่มีข้อจำกัดในการปรับเปลี่ยนฟังก์ชัน เครื่องมือนิวเคลียร์แบบเสมือนที่พัฒนาขึ้น ประกอบด้วยส่วนประกอบหลัก 4 ส่วนหลักคือ ระบบวัดรังสี ระบบเชื่อมโยงสัญญาณ ระบบไมโครคอนโทรลเลอร์ และโปรแกรมควบคุมระบบวัดมีรูปแบบการทำงานเป็นเครื่องมือวัดนิวเคลียร์แบบเสมือน ซึ่งระบบวัดรังสีในส่วนขยายสัญญาณที่มีความเป็นเชิงเส้นของอัตราขยายแบบดิฟเฟอเรนเชียล 0.9930 และการรับข้อมูลวัดระดับความแรงรังสีจากเรตมิเตอร์ได้ 8 ช่องวัด ซึ่งแต่ละช่องวัดสามารถรับสัญญาณขนาด 0 ถึง 2.5โวลต์ โดยสามารถให้กำเนิด สัญญาณอ้างอิงดิสคริ-มิเนเตอร์ระดับต่ำ (LLD) ขนาด 0 ถึง 10 โวลต์ มีความละเอียด 2.4 มิลลิโวลต์ในการตั้งค่าหน้าต่างวิเคราะห์พลังงานและมีความเป็นเชิงเส้น 0.9999 ในส่วนโปรแกรมควบคุมการทำงานประกอบด้วยโปรแกรมย่อย 2 ส่วนคือ โปรแกรมควบคุมการรับข้อมูลวัดระดับสัญญาณจากเรตมิเตอร์และโปรแกรมควบคุมการวิเคราะห์พลังงานของอุปกรณ์วิเคราะห์พลังงานแบบช่องเดี่ยว(SCA) พร้อมแสดงผลวิเคราะห์สเปกตรัมทางจอภาพ ผลการวิจัยนี้เป็นแนวทางในการพัฒนาเครื่องมือวัดนิวเคลียร์แบบเสมือนเพื่อทดแทนระบบวัดแบบโมดูลาร์ โดยลดขนาดของระบบซึ่งจะลดต้นทุนและมีระบบควบคุมอัตโนมัติที่ทันสมัยขึ้น

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา นิวเคลียร์เทคโนโลยี	ลายมือชื่อนิสิต....................................
สาขาวิชา นิวเคลียร์เทคโนโลยี	ลายมือชื่ออาจารย์ที่ปรึกษา......................
ปีการศึกษา 2546	ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.................

4370468021: MAJOR NUCLEAR TECHNOLOGY

KEY WORD: VIRTUAL NUCLEAR INSTRUMENT / MODULAR ELECTRONICS

RUTJAPAN KATEKLUM:DEVELOPMENT OF A VIRTUAL NUCLEAR INSTRUMENT CONTROLLED BY MICROCOMPUTER THESIS ADVISOR: DECHO THONG – ARAM THESIS CO – ADVISOR: ASST. PROF. SUVIT PUNNACHAIYA 79 pp. ISBN 974 – 17 – 5189 - 3

This thesis is an attempt to develop a virtual nuclear instrument to be controlled by microcomputer which can be transformed as an instrument of more efficient functions in order that the regular type of nuclear instrument (the modular electronics) which can not be efficiently transformed can be replaced by this virtual nuclear instrument in the future. The newly developed, the virtual nuclear instrument is composed of 4 parts as follows, the radiation detection systems, the interface system, the micro controller and the virtual nuclear instrument program which has linearity of 0.9930 for the differential gain of amplifier and recieves a signal level from 8 modules of ratemeter.Each channel can accept the signal of 0 to 2.5 V.The systems can generate a 0 to 10V low level discriminator scanning signal with resolution for energy window setting of 2.4 mV and linearity of 0.9999. The control program consists of two menus, i.e the ratemeter service routine and the single channel analyzer service routine. It is hopeful that this thesis will generate a new direction in adapting a newly and more efficient instrument in order to replace the modular electronics. The new instrument will be composed of small scale of systems which in turn will reduce the cost of production, and will produce a modern automatic control system.

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

Department Nuclear technology	Student's signature……………………..
Field of study Nuclear technology	Advisor's signature…………………….
Academic year 2003	Co-Advisor's signature………………...

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ สำเร็จลงได้ด้วยความช่วยเหลือ และสนับสนุนเป็นอย่างดียิ่งจาก อาจารย์ เดโช ทองอร่าม ผู้ช่วยศาสตราจารย์ สุวิทย์ ปุณณชัยยะ ขอขอบพระคุณเป็นอย่างสูงที่กรุณาแนะนำ ให้คำปรึกษา และตรวจสอบรายงานการวิจัยซึ่งเป็นประโยชน์อย่างยิ่งในการดำเนินงานจนเสร็จสมบูรณ์

ขอขอบคุณ ภาควิชานิวเคลียร์เทคโนโลยี ห้องปฏิบัติการเครื่องมือวัดและสำนักงานปรมาณูเพื่อสันติที่เอื้อเฟื้อสถานที่ และอุปกรณ์ สำหรับการทำวิจัยนี้

ขอขอบคุณอาจารย์ประจำภาควิชานิวเคลียร์เทคโนโลยี ทุกท่านที่ให้คำแนะนำ สนับสนุนงานวิจัยนี้

ขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ที่เคารพรักอย่างยิ่งหาที่เปรียบมิได้ของกระผมที่ให้กำลังใจ ความรัก ความเมตตา สนับสนุนช่วยเหลืออย่างดีที่สุด ขอขอบคุณ ภรรยา และพี่น้องร่วมงาน ที่ได้ให้ความช่วยเหลือในการพิมพ์ต้นฉบับวิทยานิพนธ์จนเสร็จสิ้นบูรณ์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ

หน้า

บทคัดย่อภาษาไทย ง
บทคัดย่อภาษาอังกฤษ จ
กิตติกรรมประกาศ ฉ
สารบัญ ช
สารบัญตาราง ญ
สารบัญภาพ ฎ

บทที่

1. บทนำ 1
   1.1 ความเป็นมาและความสำคัญ 1
   1.2 วัตถุประสงค์ของวิทยานิพนธ์ 2
   1.3 ขอบเขตของวิทยานิพนธ์ 2
   1.4 ขั้นตอนและวิธีการดำเนินการ 2
   1.5 ประโยชน์ที่คาดว่าจะได้รับ 2
   1.6 งานวิจัยที่เกี่ยวข้อง 3

2 . ทฤษฎีที่เกี่ยวข้อง 4
   2.1 อุปกรณ์นิวเคลียร์ 4
   2.2 การจัดระบบวัดนิวเคลียร์ 5
   2.3 เครื่องมือแบบเสมือน 7
   2.4 ระบบดาต้าแอกควิซิชั่น 9

3. การดำเนินการวิจัย 13
   3.1 ข้อมูลพื้นฐานของระบบโมดูลล่าร์ 13
   3.2 การพัฒนาเครื่องมือวัดนิวเคลียร์แบบเสมือน 13
   3.3 การออกแบบระบบวัด 18
   3.4 การออกแบบระบบเชื่อมโยงสัญญาณ 26
   3.5 การออกแบบระบบประมวลผล 28
   3.6 การออกแบบโปรแกรม 30

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ (ต่อ)

บทที่ หน้า

4. การทดสอบสมรรถนะและการทำงานของเครื่อง 40
4.1 การทดสอบวงจรภาคขยาย 40
4.2 การทดสอบวงจรวิเคราะห์พลังงานแบบช่องเดี่ยว 43
4.3 การทดสอบวงจรเรตมิเตอร์ 46
4.4 การทดสอบวงจรแปลงสัญญาณเชิงตัวเลข(ADC) 48
4.5 การทดลองระบบวิเคราะห์พลังงานแบบ SCA SWEEP 51

5. สรุปผลการวิจัยและเสนอแนะ 53
5.1 สรุปผลการวิจัย 53
5.2 ปัญหาและอุปสรรค 54
5.3 ข้อเสนอแนะ 54

รายการอ้างอิง 56
ภาคผนวก 57
ประวัติผู้เขียนวิทยานิพนธ์ 79

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญตาราง

ตาราง หน้า

ตารางที่ 4.1 ผลทดสอบความเป็นเชิงเส้นของอัตราขยายแบบดิฟเฟอเรนเชียล 42
ตารางที่ 4.2 ผลทดสอบความเป็นเชิงเส้นของสเกล LLD 44
ตารางที่ 4.3 ผลทดสอบความเป็นเชิงเส้นของสเกล ΔE 45
ตารางที่ 4.4 ผลทดสอบความเป็นเชิงเส้นของ เรตมิเตอร์ 47
ตารางที่ 4.5 ผลทดสอบการแปลงสัญญาณเชิงตัวเลขของวงจร ADC 50

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญภาพ

ภาพประกอบ หน้า

รูปที่ 2.1 แสดงการจัดระบบนับอนุภาค 5

รูปที่ 2.2 แสดงการจัดระบบนับแบบช่องเดี่ยว 6

รูปที่ 2.3 แสดงการจัดระบบวิเคราะห์พลังงานแบบ SCA SWEEP 6

รูปที่ 2.4 แสดงการเปรียบเทียบการจัดระบบเครื่องมือวัดนิวเคลียร์ 7

รูปที่ 2.5 แสดงแผนผังทั่งไปของเครื่องมือเสมือน 8

รูปที่ 3.1 แผนภาพการทำงานของระบบเครื่องมือวัดนิวเคลียร์แบบเสมือน 14

รูปที่ 3.2 โปรแกรมเครื่องมือนิวเคลียร์แบบเสมือน 15

รูปที่ 3.3 แสดงส่วนประกอบของระบบวัดนิวเคลียร์แบบเสมือน 17

รูปที่ 3.4 แผนภาพการทำงานของภาคขยาย 18

รูปที่ 3.5 วงจรภาคขยายสัญญาณพัลส์ 19

รูปที่ 3.6 แสดงแผนภาพการทำงานของวงจรวิเคราะห์ความสูงของพัลส์ 20

รูปที่ 3.7 วงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว 22

รูปที่ 3.8 แผนภาพการทำงานของวงจรเรตมิเตอร์ 23

รูปที่ 3.9 วงจรเรตมิเตอร์ 25

รูปที่ 3.10 แหล่งจ่ายศักดาไฟฟ้าต่ำ 26

รูปที่ 3.11 แผนภาพการแสดงระบบเชื่อมโยงสัญญาณ 27

รูปที่ 3.12 วงจรเชื่อมโยงสัญญาณจากพอร์ตขนานของไมโครคอมพิวเตอร์ 28

รูปที่ 3.13 แผนภาพแสดงการรับสัญญาณจากวงจรเรตมิเตอร์ 29

รูปที่ 3.14 แผนภาพแสดงการส่งสัญญาณควบคุมวงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว 29

รูปที่ 3.15 เรตมิเตอร์เสมือน 31

รูปที่ 3.16 แผนภาพแสดงโปรแกรมเรตมิเตอร์แบบเสมือน 33

รูปที่ 3.17 เครื่องวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยวแบบเสมือน 34

รูปที่ 3.18 แผนภาพแสดงโปรแกรมควบคุมวิเคราะห์ความสูงของพัลส์แบบเสมือน 36

รูปที่ 3.19 แผนภาพแสดงโปรแกรมควบคุมวิเคราะห์ความสูงของพัลส์แบบเสมือน(ต่อ) 37

รูปที่ 3.20 แผนภาพแสดงโปรแกรมควบคุมการรับค่าเรตมิเตอร์ 38

รูปที่ 3.21 แผนภาพแสดงโปรแกรมไมโครคอนโทรลเลอร์ควบคุมการจัดระบบวัด 39

สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

สารบัญภาพ (ต่อ)

บทที่ หน้า

รูปที่ 4.1 แผนภาพการจัดอุปกรณ์ทดสอบวงจรขยายสัญญาณพัลส์ 40

รูปที่ 4.2 แผนภาพสัญญาณพัลส์ทางเข้าและออกจากวงจรขยายสัญญาณพัลส์ 41

รูปที่ 4.3 เส้นกราฟความเป็นเชิงเส้นของอัตราขยายซึ่งทดสอบแบบดิฟเฟอเรนเชียล 42

รูปที่ 4.4 แผนภาพการจัดอุปกรณ์ทดสอบวงจรวิเคราะห์พลังงานแบบช่องเดี่ยว 43

รูปที่ 4.5 เส้นกราฟความเป็นเชิงเส้นของสเกลศักดาไฟฟ้าอ้างอิง LLD 45

รูปที่ 4.6 แผนภาพการจัดอุปกรณ์ทดสอบเรตมิเตอร์ 46

รูปที่ 4.7 เส้นกราฟความเป็นเชิงเส้นของเรตมิเตอร์ 48

รูปที่ 4.8 แผนภาพการจัดอุปกรณ์ทดสอบวงจรแปลงสัญญาณเชิงตัวเลข 49

รูปที่ 4.9 เส้นกราฟความเป็นเชิงเส้นของการแปลงสัญญาณเชิงเลขของวงจร ADC 50

รูปที่ 4.10 แผนภาพการจัดระบบวิเคราะห์พลังงานแบบ SCA SWEEP 51

รูปที่ 4.11 แผนภาพสเปกตรัมของ Cs – 137 52

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 1

บทนำ

1.1 .ความเป็นมาและความสำคัญ

เนื่องจากปัจจุบันเครื่องมือวัดนิวเคลียร์แบบโมดูลลาร์ (MODULAR) มีข้อจำกัดในด้านที่ไม่สามารถเปลี่ยนแปลงเพิ่มเติมสมรรถนะของฟังก์ชันใช้งานได้ ดังนั้นเครื่องมือวัดนิวเคลียร์ที่ควบคุมการทำงานผ่านไมโครคอมพิวเตอร์จึงเป็นที่นิยมใช้ในยุคปัจจุบันเพราะสามารถเปลี่ยนแปลงเพิ่มสมรรถนะฟังก์ชันการทำงานได้โดยการแก้ไขโปรแกรมอีกทั้งยังสามารถเพิ่มความเร็วของระบบการประมวลผลได้ตามสมรรถนะของคอมพิวเตอร์ซึ่งกล่าวโดยรวมแล้วจะมีค่าใช้จ่ายคุ้มทุนกว่าแบบโมดูลลาร์ (MODULAR) ส่วนระบบเชื่อมโยงสัญญาณระหว่างเครื่องมือทางนิวเคลียร์กับคอมพิวเตอร์ผ่านพอร์ตเครื่องพิมพ์ (PRINTER PORT) จะเพิ่มความสะดวกให้กับผู้ใช้งานมากกว่าการเชื่อมโยงสัญญาณผ่านระบบบัสของคอมพิวเตอร์โดยตรง โปรแกรมกราฟิก (GRAPHICAL PROGRAMMING) ซึ่งนำมาประยุกต์ใช้กับระบบวัดทางนิวเคลียร์สามารถเปลี่ยนแปลงแก้ไขหรือออกแบบตามวัตถุประสงค์ที่ต้องการได้สะดวกรวดเร็ว เนื่องจากสื่อความหมายได้ดีกว่าเมื่อเปรียบเทียบกับการเขียนโปรแกรมแบบที่มีลักษณะข้อความ (TEXT MODE) และการสั่งงานของสวิทช์หรือส่วนแสดงผลของระบบวัดก็จะเป็นแบบกราฟิกบนหน้าจอมอนิเตอร์ซึ่งจะเสมือนเป็นส่วนของหน้าปัทม์ (FRONT PANEL) ของเครื่องมือวัดนิวเคลียร์โดยผู้ใช้งานไม่จำเป็นต้องมีความรู้ทางฮาร์ดแวร์ ลึกซึ้งก็จะสามารถใช้เครื่องมือวัดนี้ได้อย่างดี

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

1.2 วัตถุประสงค์ของงานวิจัย

เพื่อศึกษาและพัฒนาเครื่องวัดนิวเคลียร์แบบเสมือนที่ควบคุมการทำงานด้วยไมโครคอมพิวเตอร์

1.3 ขอบเขตของงานวิจัย

1. พัฒนาระบบวัดนิวเคลียร์แต่ละส่วนได้แก่ ภาคขยายสัญญาณหลัก อุปกรณ์วิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยวและเรทมิเตอร์พร้อมระบบควบคุมการทำงานผ่านพอร์ตขนานเครื่องพิมพ์ของไมโครคอมพิวเตอร์
2. พัฒนาโปรแกรม ควบคุมระบบวัดให้มีรูปแบบการทำงานเป็นเครื่องมือวัดนิวเคลียร์แบบเสมือน
3. ทดสอบและเปรียบเทียบสมรรถนะการทำงานกับเครื่องมือวัดที่ผลิตจากต่างประเทศ

1.4 ขั้นตอนและวิธีการในการดำเนินงานวิจัย

1. ศึกษาค้นคว้าทฤษฎีและงานวิจัยที่เกี่ยวข้อง
2. ออกแบบและสร้างระบบวัดนิวเคลียร์แต่ละส่วนได้แก่ ภาคขยายสัญญาณหลัก อุปกรณ์วิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยวและเรตมิเตอร์
3. ออกแบบและสร้างระบบควบคุมการทำงานผ่านพอร์ตเครื่องพิมพ์ของไมโครคอมพิวเตอร์
4. พัฒนาโปรแกรมควบคุมระบบวัดให้มีรูปแบบการทำงานเป็นเครื่องมือวัดนิวเคลียร์แบบเสมือน
5. ทดสอบและเปรียบเทียบสมรรถนะการทำงานกับเครื่องมือวัดที่ผลิตจากต่างประเทศ
6. สรุปผลและเขียนวิทยานิพนธ์

1.5 ประโยชน์ที่คาดว่าจะได้รับจากงานวิจัยนี้

ได้เครื่องมือวัดนิวเคลียร์แบบเสมือนที่มีความสะดวกในการใช้งาน ลดการนำเข้าเครื่องมือนิวเคลียร์จากต่างประเทศและใช้เป็นต้นแบบในการพัฒนาเครื่องมือวัดนิวเคลียร์สำหรับงานด้านการเรียนการสอน

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

1.6 งานวิจัยที่เกี่ยวข้อง

1. ปี 1992 หัสฤกษ์ เนียมอินทร์, สุวิทย์ ปุณณชัยยะ . การพัฒนา A UNIVERSAL INTERFACE CARD FOR NUCLEAR MEASURING SYSTEMS ภาควิชานิวเคลียร์เทคโนโลยี จุฬาลงกรณ์มหาวิทยาลัย ได้พัฒนา Universal card สำหรับการสื่อสารข้อมูลระหว่างระบบ NIM และไมโครคอมพิวเตอร์โดยสามารถประยุกต์สำหรับการวิเคราะห์ข้อมูลและการควบคุมระบบนิวเคลียร์อิเล็กทรอนิกส์โดยส่วน ของโปรแกรมเมนูประกอบ ด้วยส่วนของ Scaler, Rate meter, SCA , Nucleonic control

2. ปี 2000 Junguang Dai ; Guangju Chen : VISUAL TESTING SOFTWARE ENVIRONMENT USING OBJECT – ORIENTED PROGRAMMING, AUTOTESTCON PROCEEDINGS ,IEEE , 2000 Page (s): 328 – 333 ได้ทำการศึกษาเกี่ยวกับ Object Oriented Program (OOP)ในการ พัฒนา โปรแกรมขนาดใหญ่สำหรับการประยุกต์การวัด การประยุกต์ใช้ OOP มาใช้กับระบบ Radar Testing และ High speed multi data acquisition systems

3. ปี 2001 S. Nuccio, C. Spataro : APPORACHES TO EVALUATE THE VIRTUAL INSTRUMENTATION MEASUREMENT UNCERTAINTIES, IEEE INSTRUMENTATION AND MEASUREMENT, Page(s): 84 - 89. ได้ศึกษาเกี่ยวกับการวิเคราะห์ข้อมูลจากการวัดแหล่งสัญญาณที่เปลี่ยนแปลงไม่แน่นอนโดยเครื่องมือวัดเสมือนซึ่งใช้ 2 วิธีในการวิเคราะห์ข้อมูลให้มีความน่าเชื่อถือคือ Numerical method simulating กระบวนการของ Analog to Digital Conversion และวิธี Approximated Theoretical Method applying the uncertainly propagation law โดยนำผลที่ได้มาเปรียบเทียบกันซึ่งจะมีความน่าเชื่อถือสูง

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 อุปกรณ์นิวเคลียร์

ระบบวัดนิวเคลียร์มีส่วนประกอบสำคัญ 4 ส่วน [1] คือ 1. หัววัดรังสี 2. ส่วนขยายสัญญาณ 3. ส่วนสร้างกระบวนการเก็บข้อมูล 4. ส่วนแสดงผล องค์ประกอบทั้ง 4 ส่วนจะทำหน้าที่สร้างกระบวนการของสัญญาณไฟฟ้า ที่ได้รับจากอันตรกิริยาของอนุภาคนิวเคลียร์จนกระทั่งแสดงผลการวัดในส่วนที่เป็นอุปกรณ์อิเล็กทรอนิกส์ โดยแบ่งเป็นอุปกรณ์ทำหน้าที่ต่างๆคือ

2.1.1 แหล่งจ่ายศักดาไฟฟ้าแรงสูง ปรับค่าได้ (High voltage power supply)

2.1.2 อุปกรณ์ขยายและแต่งรูปสัญญาณ

2.1.2.1 ภาคขยายส่วนหน้า (Preamplifier)

2.1.2.2 ภาคขยายหลัก (Main amplifier)

2.1.2.3 ดิสคริมิเนเตอร์ (Discriminator)

2.1.3 อุปกรณ์นับรังสี

2.1.3.1 สเกลเลอร์ หรือ เคาวน์เตอร์ (Scaler or Counter)

2.1.3.2 เครื่องตั้งเวลา (Timer)

2.1.3.3 เรทมิเตอร์ (Rate meter)

2.1.4 อุปกรณ์วิเคราะห์ความสูงของพัลซ์ (Pulse high analyzer)

2.1.4.1 อุปกรณ์วิเคราะห์แบบช่องเดี่ยว (SCA)

2.1.4.2 อุปกรณ์วิเคราะห์แบบหลายช่อง (MCA)

2.1.5 อุปกรณ์บันทึกผลและแสดงผล

2.1.5.1 เครื่องโทรพิมพ์ (Teletype)

2.1.5.2 เครื่องพิมพ์ (Printer)

2.5.1.3 เครื่องเขียนกราฟ (x-y recorder)

2.5.1.4 เครื่องบันทึกแถบแม่เหล็ก (Tape recorder)

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

2.2 การจัดระบบวัดนิวเคลียร์

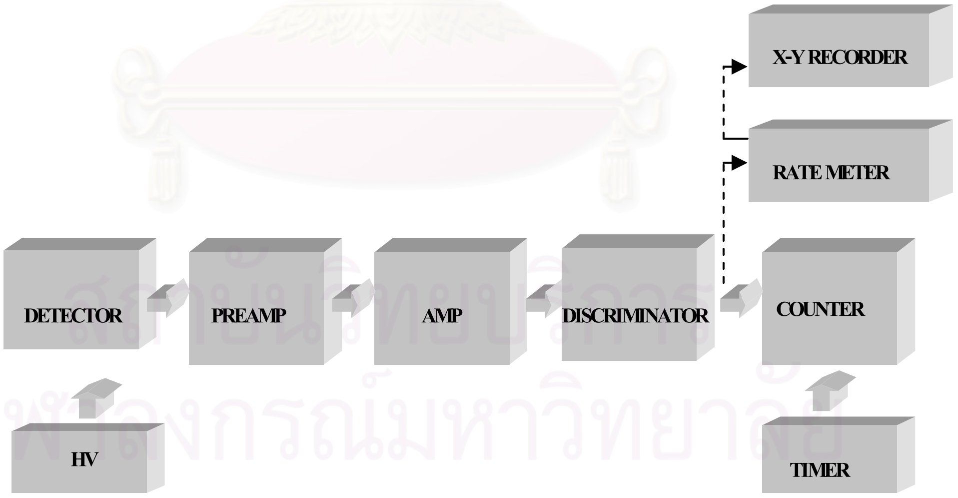
การจัดระบบวัดนิวเคลียร์ได้เป็นระบบต่างๆนั้นขึ้นอยู่กับเทคนิคที่ใช้วัดต้นกำเนิดรังสีและผลของข้อมูลที่ต้องการ แต่โดยทั่วไปแล้วหลักของการจัดระบบวัดแบ่งออกเป็น 2 ระบบ [1]ใหญ่ คือ

2.2.1 การจัดระบบนับอนุภาค

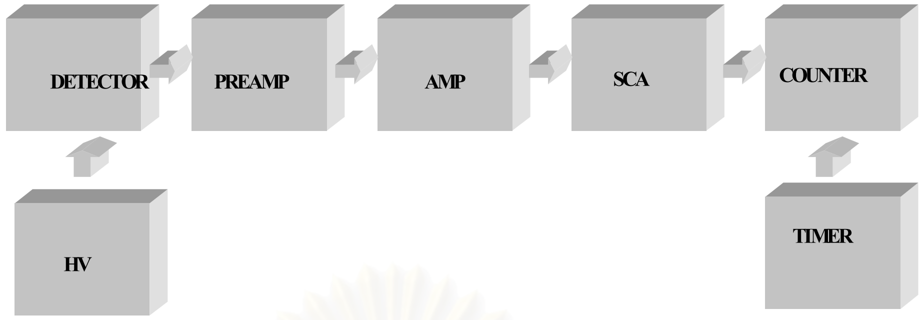
ใช้วัดความแรงรังสีประกอบด้วย หัววัดรังสีและแหล่งจ่ายศักดาไฟฟ้าแรงสูง ส่วนขยายสัญญาณพัลส์ส่วนตัดสัญญาณรบกวน ส่วนบันทึกผลการนับและแสดงผลในหน่วยจำนวนนับต่อหน่วยเวลาหรือค่าเฉพาะCPM หรือ CPS [1]

2.2.2 การจัดระบบวิเคราะห์ระดับพลังงาน

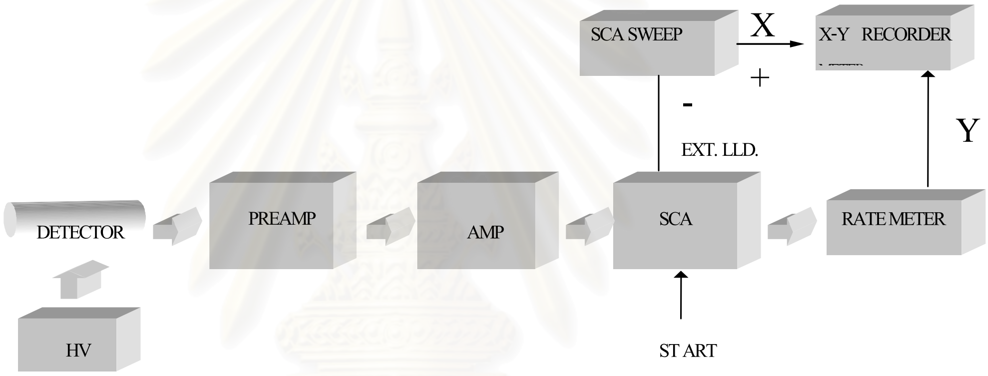
ใช้ในงานวิเคราะห์เชิงปริมาณและคุณภาพ ประกอบด้วยหัววัดรังสีและแหล่งจ่ายศักดาไฟฟ้าแรงสูง ส่วนขยายสัญญาณ อุปกรณ์วิเคราะห์ความสูงของพัลส์ อุปกรณ์นับและแสดงผลข้อมูล [1] ผลของการวิเคราะห์พลังงานจะแสดงในรูปของกราฟความสัมพันธ์ระหว่างจำนวนนับที่เปลี่ยนไปเทียบกับระดับพลังงานค่าต่างๆหรือสเปคตรัม



รูปที่ 2.1 แสดงการจัดระบบนับอนุภาค



รูปที่ 2.2 แสดงการจัดระบบนับแบบช่องเดี่ยว

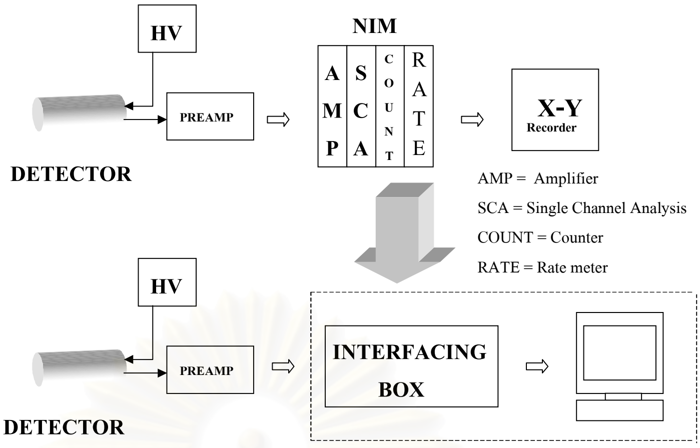


รูปที่ 2.3 แสดงการจัดระบบวิเคราะห์พลังงานแบบ

SCA SWEEP

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

จากรูปที่ 2.1, 2.2, 2.3 แสดงระบบวัดนิวเคลียร์แบบต่างๆ โดยอยู่ในกลุ่มการจัดระบบวัดแบบนับอนุภาคและระบบวิเคราะห์ระดับพลังงาน



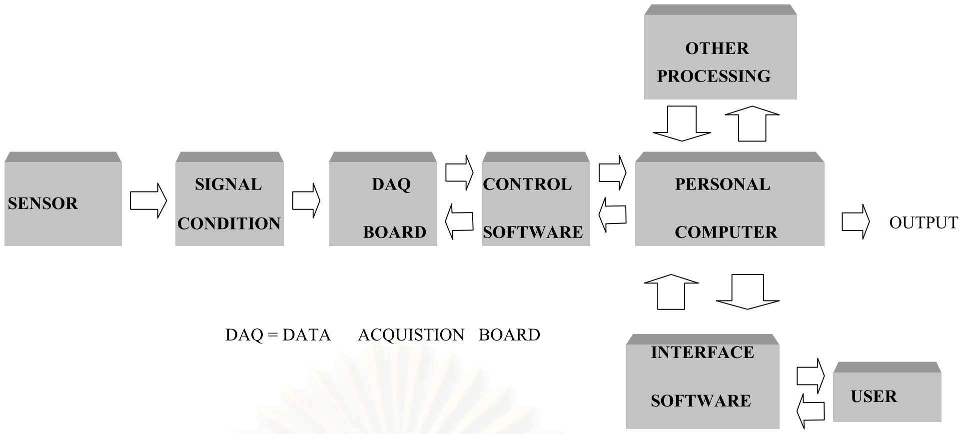
รูปที่ 2.4 แสดงการเปรียบเทียบการจัดระบบเครื่องมือวัดนิวเคลียร์

รูปที่ 2.4 แสดงการพัฒนาระบบวัดของระบบโมดูลล่าร์ (Modular) ซึ่งมีการปรับพารามิเตอร์แบบManaulให้เป็นระบบวัดที่ควบคุมด้วยไมโครคอมพิวเตอร์โดยมีการปรับพารามิเตอร์ด้วยการสั่งงานจาก Computer

2.3 เครื่องมือแบบเสมือน (Virtual Instrument)

เครื่องมือแบบเสมือน (Virtual Instrument หรือ VI) [10]โดยคำว่า " เสมือน " บ่งบอกถึงการที่ซอฟแวร์กระทำการเลียนแบบทางกายภาพของเครื่องมือโดยตรวจวัดและประมวลผลจากปรากฏการณ์ที่เกิดขึ้นจริงซึ่งมีความแตกต่างจากเครื่องมือเฉพาะทาง กล่าวคือ VI จะใช้ไมโครคอมพิวเตอร์ซึ่งปัจจุบันมีความเร็วในการประมวลผลสูงดังนั้นจึงให้ความหลากหลายของงานโดยขึ้นกับซอฟแวร์ที่ใช้

คำจำกัดความ (Definition) [10] เครื่องมือเสมือน(Virtual Instrument) คือ การนำเครื่องมือวัดที่มีอยู่เดิมมาประยุกต์เพิ่มส่วนของฮาร์ดแวร์และซอฟแวร์กับไมโครคอมพิวเตอร์ซึ่งมีการเชื่อมโยงสั่งการผ่านรูปกราฟิก (Visual user interface) หรือหน้าปัทม์เสมือน (Virtual panel) บนหน้าจอคอมพิวเตอร์สู่เครื่องมือ



รูปที่ 2.5 แสดงแผนผังทั่วไปของเครื่องมือเสมือน

จากรูปที่ 2.5 ประกอบด้วยส่วนต่างๆคือ

1. ส่วนที่เป็น sensor transducer หรือ detector ทำหน้าที่แปลงปริมาณฟิสิกส์ใด ๆให้เป็นสัญญาณทางไฟฟ้าและส่วน signal conditioner ทำหน้าที่ขยายและปรับแต่งสัญญาณทางไฟฟ้า
2. ส่วนที่เป็นดาต้าแอกควิซิชั่น (sampler, A/D convertor) เป็นส่วนที่แปลงสัญญาณอนาลอกเป็นสัญญาณระดับดิจิตอลและสุ่มสัญญาณ
3. ส่วนที่เป็นไมโครคอมพิวเตอร์ใช้สำหรับการประมวลผลสัญญาณและควบคุมการทำงานของระบบ
4. ส่วนที่เป็นซอฟแวร์ (data acquistion board control, processing , user interface)

โดยส่วนที่เป็นซอฟแวร์มีหน้าที่ในการควบคุมและแสดงผลเลียนแบบเครื่องมือทางกายภาพวัตถุ เช่นออสซิลโลสโคป (Oscilloscopes) หรือมัลติมิเตอร์ (Multimeter) โดยใช้ฟังก์ชันในการประมวลสัญญาณ ทางอินพุทและแสดงผลสู่คอมพิวเตอร์

2.4 ระบบดาต้าแอกควิซิชั่น

ระบบดาต้าแอกควิซิชั่น (Data acquisition system : DAQ) [3] เป็นการเก็บรวบรวมวิเคราะห์ข้อมูลจริงในงานวิจัยทดลองวิทยาศาสตร์และทดสอบงานวิศวกรรมเชิงคุณภาพและประสิทธิผลผ่านคอมพิวเตอร์ โดยมีความแตกต่างจากระบบคอมพิวเตอร์ทั่วไปตรงที่มีฮาร์ดแวร์พิเศษเพื่อตรวจจับสัญญาณทางกายภาพทางวิทยาศาสตร์ เช่น อุณหภูมิ ความดันอากาศ หรืออัตราการไหลแล้วแปลงเข้าสู่ระบบคอมพิวเตอร์ผ่านซอฟแวร์ประยุกต์ที่พัฒนาตามคุณลักษณะของงานวิจัยทดลองนั้นๆในลักษณะเวลาจริง (real-time) ซึ่งในอดีตมักใช้ระบบเฉพาะเจาะจงลงไปตามประเภทงานไม่สามารถใช้งานร่วมกับงานวิจัยอื่นได้ ทั้งยังมีราคาที่สูงมากเนื่องด้วยความสามารถของคอมพิวเตอร์ส่วนบุคคลในปัจจุบันกับการใช้งานที่ง่ายขึ้นของซอฟแวร์ระบบปฏิบัติการในลักษณะที่เป็นวินโดวส์หรือเป็นกราฟฟิกทำให้การนำคอมพิวเตอร์มาใช้ในงานดาต้าแอกควิซิชั่นไม่ยุ่งยากและให้ความคล่องตัวกับนักวิทยาศาสตร์ และวิศวกรเพื่อพัฒนาระบบดังกล่าวได้เองจากฮาร์ดแวร์พิเศษและซอฟแวร์งานด้านดาต้าแอกควิซิชั่นที่มีให้เลือกมากมาย และสามารถใช้งานร่วมกันได้โดยส่วนใหญ่ทำให้ราคาระบบโดยรวมมีราคาไม่สูง และให้ประสิทธิผลในการพัฒนาประเทศเชิงเทคโนโลยีได้ดีกว่า

2.4.1 การประยุกต์การใช้งานกับระบบดาต้าแอกควิซิชั่น

การนำเอาระบบดาต้าแอกควิซิชั่นมาประยุกต์ใช้ในงานวัดและทดสอบอัตโนมัติเพื่องานวิทยาศาสตร์และวิศวกรรมนั้นสามารถกระทำได้หลากหลายมาก เนื่องจากผู้พัฒนาระบบหรือผู้วิจัยสามารถเพิ่มเติมปรับแต่งและกำหนดค่าได้ตามลักษณะของซอฟแวร์ประยุกต์นั้นๆในหน้าที่หลักของซอฟแวร์คือเก็บรวบรวมข้อมูลจากอุปกรณ์วัดหรือตัวตรวจจับ (sensor) มาเก็บไว้เป็นฐานข้อมูล แล้วทำการแสดงผลข้อมูลที่ได้รับตามเวลาจริงที่หน้าจอแสดงผลในลักษณะภาพกราฟฟิก อีกทั้งยังสามารถป้อนข้อมูลตั้งค่าวัดและทดสอบได้ จากนั้นนำข้อมูลที่รวบรวมได้มาประมวลผลวิเคราะห์ตามเงื่อนไขฟังก์ชั่นทางคณิตศาสตร์ออกมาเป็นกราฟคุณลักษณะของกลุ่มข้อมูลจากการสุ่ม [3]

ตัวอย่างการประยุกต์ใช้งานในระบบงานดาต้าแอกควิซิชั่นมีดังนี้

ในงานวิศวกรรมไฟฟ้าและคอมพิวเตอร์ เช่น ระบบวัดทางไฟฟ้าเบื้องต้น, การสื่อสารข้อมูลดิจิตอล การทดลองทฤษฏีงานควบคุม งานประมวลผลสัญญาณ (signal processing) ทดลองหลักการคอมพิวเตอร์และการเชื่อมโยงข้อมูลภายนอก

ในงานวิศวกรรมเครื่องกล เช่น ระบบวัดและทดสอบอัตโนมัติ งานทดลองกลศาสตร์ของไหล, งานทดสอบการส่งถ่ายความร้อนและมวลสาร ระบบควบคุมอัตโนมัติ

ในงานวิทยาศาสตร์ฟิสิกส์ เช่น ระบบวัดค่ากายภาพวิทยาศาสตร์ ได้แก่ แรง ความดัน น้ำหนักและอุณหภูมิ ระบบวัดสนามแม่เหล็กและทดสอบคุณสมบัติทางไฟฟ้า เลเซอร์

ในงานชีวภาพเช่น งานทดสอบโมเดลถ่ายทอดพันธุ์ ระบบงานรวบรวมข้อมูลการเคลื่อนไหวทางกายภาพ การวัดการขยายตัวของออกซิเจน มิเตอร์วัดค่าความเป็นกรด-ด่าง (pH) การวัดคลื่นไฟฟ้าหัวใจ (ECG EKG :electro cardiogram) งานทดสอบโครงสร้างและสมรรถภาพกล้ามเนื้อ

ในงานวิศวกรรมเคมีเช่น การวัดแคลอรี่เผาผลาญ, งานวิเคราะห์สารทางเคมีแบบดิจิตอล, การวัดไอโซโทป (half-life of isotopes) งานพัฒนาสเปกโตรโฟโต้มิเตอร์ งานวิเคราะห์ผังโมเลกุลโทโปรกราฟี (topography) งานทดสอบการเชื่อมผ่านถ่ายความร้อนสาร

ในงานประมวลคณิตศาสตร์เช่นการ คำนวณเชิงพีชคณิต การจัดวางค่าที่ให้ผลดีที่สุด การอินติเกรตและดิฟเฟอเรนชิเอต การแปลงรูปสมการคณิตศาสตร์

ดังนั้นด้วยการใช้งานระบบดาต้าแอกควิซิชั่นจึงสามารถพัฒนาระบบการวัดและทดสอบอัตโนมัติได้หลากหลาย ที่สามารถครอบคลุมไปถึงการพัฒนากระบวนการผลิตและระบบการทดสอบอัตโนมัติในอุตสาหกรรมต่าง ๆ ไม่ว่าจะเป็นอุตสาหกรรมอาหาร อุตสาหกรรมอุปกรณ์สื่อสาร อุตสาหกรรมรถยนต์ อุตสาหกรรมอิเล็กทรอนิกส์และอุปกรณ์สารกึ่งตัวนำ จึงเป็นเรื่องที่น่าสนใจอย่างยิ่งที่จะต้องทำความเข้าใจในการทำงานไปจนถึงสามารถที่จะพัฒนาระบบดาต้าแอกควิซิชั่นอย่างง่ายขึ้นใช้เอง

2.4.2 ส่วนชุดตรวจจับสัญญาณกายภาพ

ชุดตรวจจับสัญญาณกายภาพหรือทรานดิวเซอร์ (Tranducer) คือตัวแปลงสัญญาณทางกายภาพ เช่นอุณหภูมิ ความดัน ระดับของไหล ความยาว ตำแหน่งการเคลื่อนที่ ฯลฯ ให้เป็นรูปสัญญาณทางไฟฟ้านั่นเองหรือบางครั้งเรียกอุปกรณ์เหล่านี้ว่าตัวตรวจรับ (sensor) ซึ่งมีด้วยกันหลากหลายรูปแบบ อาทิ เทอร์โมคัปเปิล (thermocouple) เทอร์มิสเตอร์ (thermister) ตัวตรวจจับอุณหภูมิให้ผลเป็นค่าความต้านทานไฟฟ้า (RTDs Resistance Temperature Detectors) ตัวตรวจจับการไหล (flow sensor) ตัวตรวจจับความดัน (pressure sensor) สเตรนเกจวัดแรงเค้น (strain guages) โหลดเซลวัดน้ำหนัก (load cell) และ LVDT ซึ่งใช้วัดค่าของอัตราการไหล การเปลี่ยนความดัน แรงกด หรือระยะทางเป็นต้น [3]

2.4.3 ส่วนปรับปรุงสัญญาณ

หน้าที่หลักของส่วนปรับสภาพสัญญาณนี้คือปรับปรุงคุณภาพของสัญญาณไฟฟ้าที่ได้จากชุดตรวจจับก่อนส่งสัญญาณต่อไปยังฮาร์แวร์ที่เชื่อมต่อกับคอมพิวเตอร์ซึ่งอาจมีความจำเป็นต้อง

ปรับสเกลสัญญาณ ขยายขนาดสัญญาณ แปลงรูปสัญญาณให้เป็นเชิงเส้น (linearization) กรองคลื่นสัญญาณ การแยกกราวด์ของสัญญาณ (common-mode rejection) และทำการกระตุ้นสัญญาณ [3]

หน้าที่หลักของส่วนปรับปรุงสัญญาณคือ ขยายขนาดสัญญาณ (amplifier) เพราะโดยส่วนใหญ่สัญญาณที่ได้จากชุดตรวจจับจะมีขนาดสัญญาณที่ต่ำมากมีอยู่ในระดับมิลลิโวลต์ (millivolt mV) หรือ 1/1000 V และมักมีสัญญาณรบกวนจากแหล่งจ่ายไฟปะปนมาซึ่งอาจรบกวนสัญญาณด้านอินพุตในขณะที่สัญญาณเข้าสู่ระบบทำให้ค่าสัญญาณที่วัดไม่ถูกต้องและไม่เที่ยงตรง

นอกจากนั้นวงจรปรับปรุงสัญญาณและยังใช้ในการแปลงสัญญาณไฟฟ้าที่ไม่ได้อยู่ในรูปของแรงดันไฟฟ้าเช่น กระแสไฟฟ้าหรือความต้านไฟฟ้ามาอยู่ในรูปของแรงดันไฟฟ้าให้เหมาะสมกับวงจรแปลงสัญญาณอะนาลอกเป็นดิจิตอลที่อยู่ในฮาร์ดแวร์พิเศษสำหรับวัดคุม เช่น แปลงค่ากระแสไฟฟ้า 4-20 mA จากตัวตรวจจับที่ให้ผลแบบกระแสไฟฟ้าเป็นแรงดันไฟตรง 0-5V หรือปรับแรงดันไฟตรงจากตัวตรวจจับที่ให้ผลเป็นแรงดัน –10V ถึง +10V เป็น 0-5 V เป็นต้น

2.4.4 ส่วนฮาร์แวร์พิเศษเพื่อวัดคุมและเชื่อมกับคอมพิวเตอร์

ฮาร์ดแวร์ที่ใช้วัดและเชื่อมต่อเพื่อส่งสัญญาณเข้าสู่ระบบคอมพิวเตอร์นั้นมีอยู่ 2 แบบหลักๆคือ แบบการ์ดเสียบ (plug-in DAQ cards) และแบบเชื่อมต่อภายนอก (external DAQ system) โดยในแบบการ์ดเสียบจะต้องติดตั้งลงบนสล๊อตขยายของเครื่องคอมพิวเตอร์ที่มีไว้สำหรับติดตั้งฮาร์ดแวร์พิเศษเพิ่มเติม ซึ่งการติดต่อของการ์ดเสียบนี้จะกระทำผ่านบัส ISA สำหรับเครื่องคอมพิวเตอร์รุ่นเก่า หรือผ่านบัส PCI สำหรับเครื่องคอมพิวเตอร์สมัยใหม่ ส่วนแบบเชื่อมต่อภายนอกจะใช้พอร์ตสื่อสารมาตรฐาน ซึ่งได้แก่พอร์ตอนุกรม RS-232 พอร์ตขนานIEEE1284 (ซึ่งก็คือ พอร์ตขนานสำหรับติดต่อกับเครื่องพิมพ์หรือพอร์ตเครื่องพิมพ์นั่นเอง) พอร์ตขนานIEEE488 หรือบัส GPIB รวมถึงบัสแบบ VXI แทนการเสียบการ์ด มักใช้กับงานสนามที่ต้องพกพาแยกส่วนอุปกรณ์เพื่อความสะดวกและถอดเปลี่ยน [3]

ในส่วนฮาร์ดแวร์พิเศษเพื่อวัดคุมและเชื่อมต่อกับคอมพิวเตอร์นี้ อาจกำหนดให้ทำหน้าที่เพียงอย่างเดียวหรือมากกว่านั้น เพื่อรับค่าสัญญาณอะนาลอกอินพุต (analog input) ส่งค่าสัญญาณดิจิตอลเอาต์พุต (digital output) และทำการนับจำนวนหรือจับเวลา (counter / timer) แล้วแต่ผู้ผลิตฮาร์ดแวร์จะกำหนดให้มีฟังก์ชั่นใดบ้างและมีความละเอียดหรือตอบสนองได้เร็วเท่าใด

2.4.5 ซอฟแวร์ในระบบดาต้าแอกควิซิชั่น

ส่วนประกอบนี้จะขึ้นอยู่กับผู้พัฒนาระบบเป็นหลัก นั่นคือ ความถนัดในการใช้งานซอฟแวร์และการเขียนโปรแกรม โดยปัจจุบันผู้ผลิตฮาร์ดแวร์สำหรับงานดาต้าแอกควิซิชั่นมักมี

การออกแบบรองรับทั้งการเลือกใช้ซอฟต์แวร์สำเร็จรูปและมีไดร์เวอร์สนับสนุนหรือทูลซอฟต์แวร์อย่าง OCX สำหรับภาษพัฒนาโปรแกรมต่าง ๆ อาทิ เช่น ภาษา Visual BASIC Visual C หรือ Delphi เพื่อให้สามารถพัฒนาโปรแกรมเองได้อีกด้วยดังนั้นการเลือกซอฟต์แวร์โปรแกรมเพื่อพัฒนางานระบบดาต้า แอกควิซิชั่น นี้ จึงมีหลักพิจารณา 3 ประการ คือ

1. ระบบซอฟแวร์ปฏิบัติการที่ใช้ในเครื่องคอมพิวเตอร์เป็นไมโครซอฟต์วินโดวส์ 95/98/ME/XP / NT หรือ 2000 หรือ ระบบปฏิบัติการประเภทยูนิกซ์ อาทิ เช่น Linux HP-Unix และ Solaris เป็นต้น
2. ความเชี่ยวชาญในการเขียนโปรแกรมหรือความชำนาญในการใช้ซอฟต์แวร์
3. ความสามารถเข้ากันได้ระหว่างซอฟต์แวร์และฮาร์ดแวร์ [3]

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 3

การดำเนินการวิจัย

3.1 ข้อมูลพื้นฐานของระบบโมดูลลาร์ (Modular Electronics)

จากการศึกษาสมรรถนะของระบบวัดนิวเคลียร์แบบโมดูลลาร์เช่น วงจรภาคขยายสัญญาณพัลส์ วงจรวิเคราะห์พลังงานแบบช่องเดี่ยว วงจรเรตมิเตอร์ และวงจรอื่นๆ พบว่าสมรรถนะถูกจำกัดโดย

1. การเพิ่มเติมเปลี่ยนแปลงรูปแบบฟังก์ชันและการจัดระบบวัดนิวเคลียร์มีความยืดหยุ่นต่ำ
2. การขยายระบบและการเชื่อมโยงสัญญาณวัด (Data interface) ไม่สะดวก
3. ใช้พื้นที่มากในการติดตั้งระบบเนื่องจากวงจรและอุปกรณ์ประกอบมีขนาดใหญ่
4. ใช้ต้นทุนสูงมากเนื่องจากความยากในการผลิตและวัสดุอุปกรณ์เป็นชนิดพิเศษราคาแพง และหาแหล่งจัดซื้อยาก

3.2 การพัฒนาเครื่องมือวัดนิวเคลียร์แบบเสมือน

จากข้อมูลพื้นฐานข้อ 3.1 สามารถกำหนดปรับสมรรถนะของระบบวัดนิวเคลียร์แบบโมดูลลาร์เป็นระบบวัดนิวเคลียร์แบบสมือนได้ดังนี้

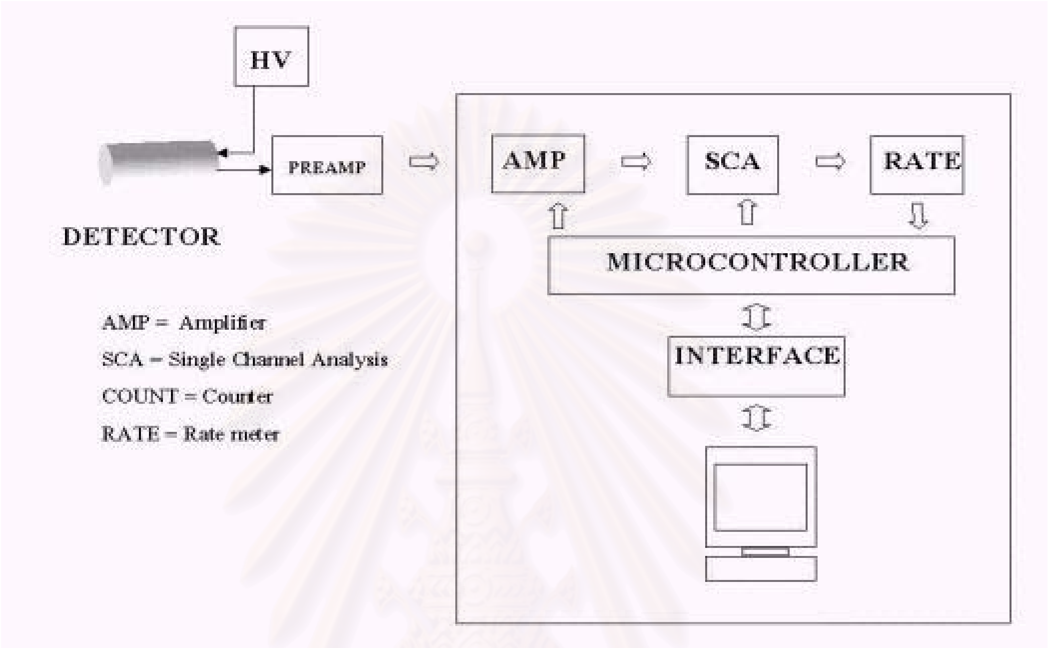
1. เชื่อมโยงระบบคอมพิวเตอร์กับวงจรระบบวัดนิวเคลียร์ที่ออกแบบสร้างขึ้น
2. ประยุกต์ไมโครคอนโทรลเลอร์ในการควบคุมการทำงานเพื่อลดความซับซ้อนของวงจรอิเล็กทรอนิกส์
3. ประยุกต์โปรแกรมแบบกราฟฟิก (Graphical programming) เพื่อจำลองและควบคุมเครื่องมือวัดนิวเคลียร์

โครงสร้างของระบบวัดเครื่องมือนิวเคลียร์แบบเสมือนประกอบด้วยส่วนสำคัญต่างๆดังนี้

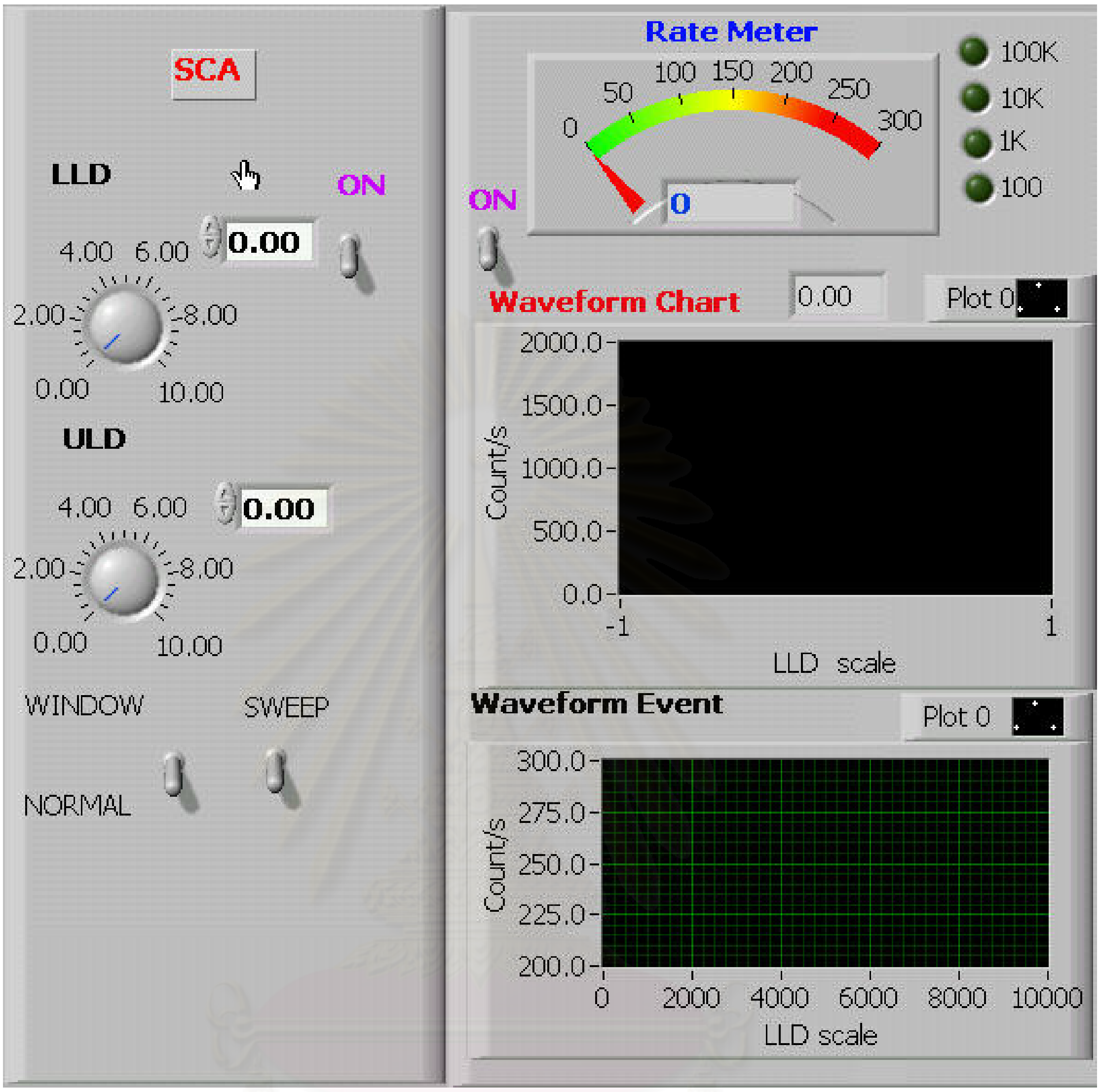
1. อุปกรณ์วัดรังสีส่วนหน้า (Detector) ได้แก่ หัววัดรังสีแกมมา
2. ระบบวัดปริมาณรังสี (Measuring system) ประกอบด้วยวงจรย่อยๆ ได้แก่แหล่งจ่ายไฟฟ้าศักดาสูง วงจรขยายสัญญาณพัลส์ วงจรวิเคราะห์พลังงานแบบช่องเดี่ยวและเรตมิเตอร์

3. ระบบเชื่อมโยงสัญญาณวัด (Data interface) ได้แก่วงจรรับส่งข้อมูลจากพอร์ตขนานของคอมพิวเตอร์

4. ระบบประมวลผลข้อมูลวัด (Data processing) ที่ควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์



รูปที่ 3.1 แผนภาพการทำงานของระบบเครื่องมือวัดนิวเคลียร์แบบเสมือน



รูปที่ 3.2 โปรแกรมเครื่องมือนิวเคลียร์แบบเสมือน

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

จากแผนภาพรูปที่ 3.1 เครื่องมือวัดนิวเคลียร์แบบเสมือนมีการทำงานของระบบดังนี้

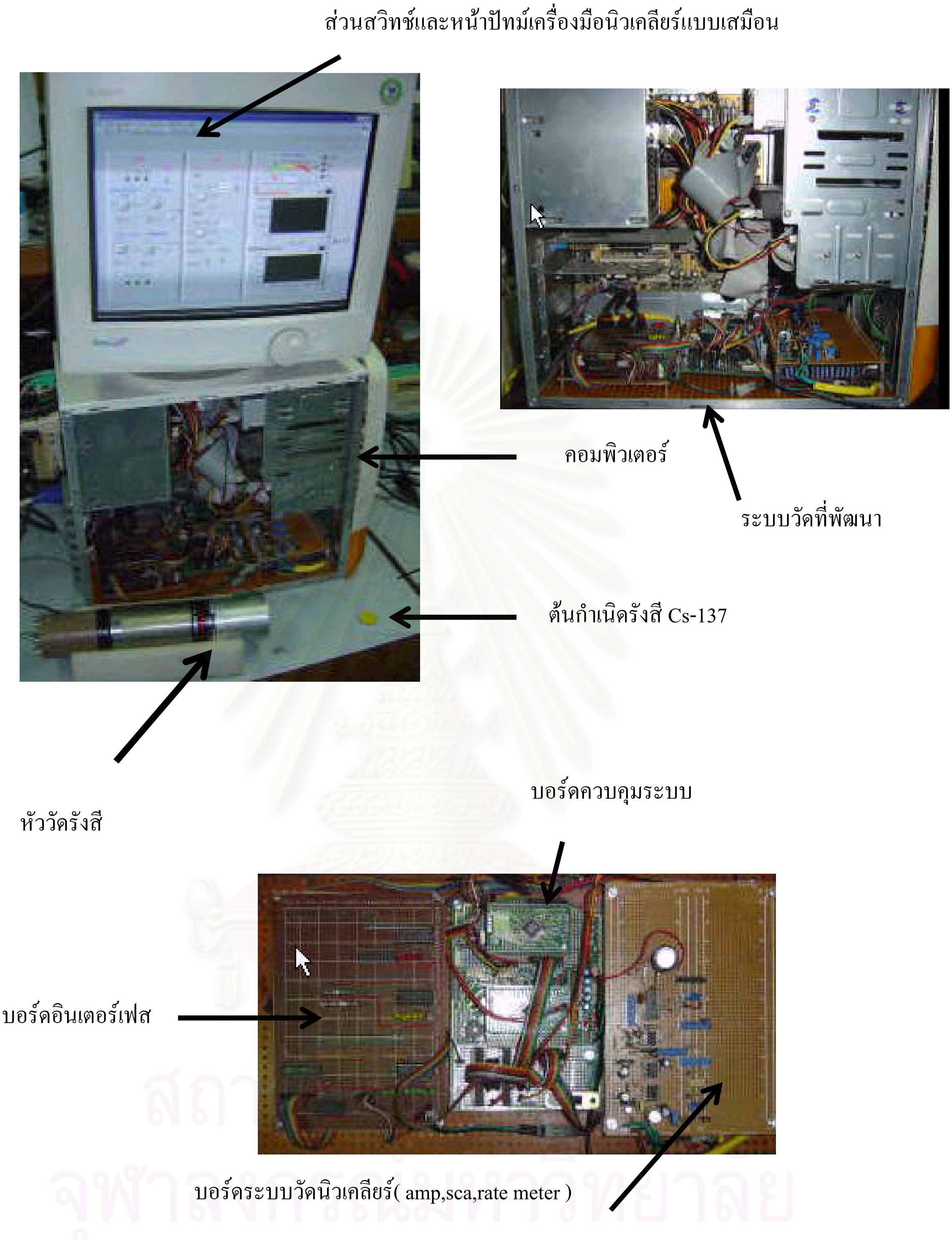
1. อุปกรณ์วัดส่วนหน้าซึ่งประกอบด้วยหัววัดรังสีแบบเรืองรังสี เมื่อหัววัดรังสีได้รับไบอัสจากแหล่งจ่ายไฟฟ้าศักดาสูงที่เหมาะสมจะเกิดกระบวนการวัดรังสีที่ตกกระทบหัววัดรังสี โดยรังสีจะทำอันตรกิริยากับผลึกเรืองรังสี (Scintillator) เกิดประกายแสงที่มีความสว่างเป็นสัดส่วนกับพลังงานของรังสี ปริมาณแสงที่เกิดขึ้นจะถูกเปลี่ยนเป็นสัญญาณอิเล็กตรอน และได้รับการทวีปริมาณอิเล็กตรอนด้วยหลอดโฟโตมัลติพลายเออร์(PMT) เกิดเป็นสัญญาณพัลส์ที่มีความสูงเป็นสัดส่วนกับระดับพลังงานของรังสีที่ส่งไปวัดปริมาณรังสีในระบบวัดรังสี

2. ระบบวัดปริมาณรังสี [2] จะทำหน้าที่รับสัญญาณพัลส์จากอุปกรณ์วัดส่วนหน้ามาขยายให้ได้สัญญาณที่มีอัตราส่วนของสัญญาณพัลส์สูงกว่าสัญญาณรบกวน (S/N) ด้วยการขยายพร้อมแต่งรูปสัญญาณในวงจรขยายสัญญาณพัลส์ สัญญาณพัลส์ที่มีขนาดความสูงของพัลส์เป็นสัดส่วนกับระดับพลังงานจะได้รับการวิเคราะห์พลังงงานด้วยวงจรวิเคราะห์ความสูงของพัลส์ซึ่งตั้งค่าศักดาไฟฟ้าอ้างอิงของช่องวิเคราะห์พลังงานไว้เฉพาะค่าที่ต้องการสัญญาณลอจิกที่ผ่านออกมาจากช่องวิเคราะห์พลังงานจะถูกนับอัตราพัลส์ด้วยวงจรเรตมิเตอร์

3. ระบบเชื่อมโยงสัญญาณวัดซึ่งวงจรเชื่อมโยงกับพอร์ตขนานของคอมพิวเตอร์โดยรับข้อมูลจากเรตมิเตอร์นำเข้าไปประมวลผลที่คอมพิวเตอร์และส่งข้อมูลควบคุมวงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยวโดยข้อมูลเชิงเลขจะผ่านส่วนพอร์ตของไมโครคอนโทรลเลอร์เพื่อทำการประมวลข้อมูลวัด

4. ระบบประมวลข้อมูลวัด ควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ทำหน้าที่ในการประสานจังหวะการรับส่งข้อมูลให้สอดคล้องกันของข้อมูลจากพอร์ตขนานของคอมพิวเตอร์การควบคุมแปลงศักดาไฟฟ้าจากเรตมิเตอร์ให้เป็นข้อมูลเชิงตัวเลขของปริมาณรังสี การควบคุมและสร้างแรงดันจาก Digital to analog conversion (DAC) ให้แก่วงจรวิเคราะห์ความสู่งของพัลส์แบบช่องเดี่ยว และการจัดระบบวัดนิวเคลียร์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย



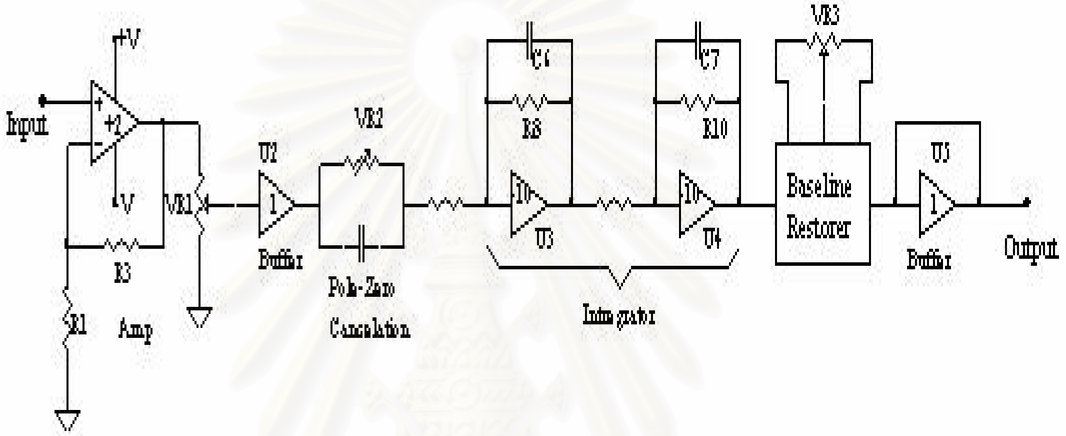
รูปที่ 3.3 แสดงส่วนประกอบของระบบวัดนิวเคลียร์แบบเสมือน

จุฬาลงกรณ์มหาวิทยาลัย

3.3 การออกแบบระบบวัด

3.3.1 วงจรขยายสัญญาณพัลส์

วงจรขยายสัญญาณพัลส์ [2] ทำหน้าที่ขยายและปรับแต่งรูปสัญญาณพัลส์จากหัววัดรังสีให้เหมาะสมกับการใช้งานในส่วนวงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยวมีแผนภาพการทำงานดังรูปที่ 3.4



รูปที่ 3.4 แผนภาพการทำงานของภาคขยาย

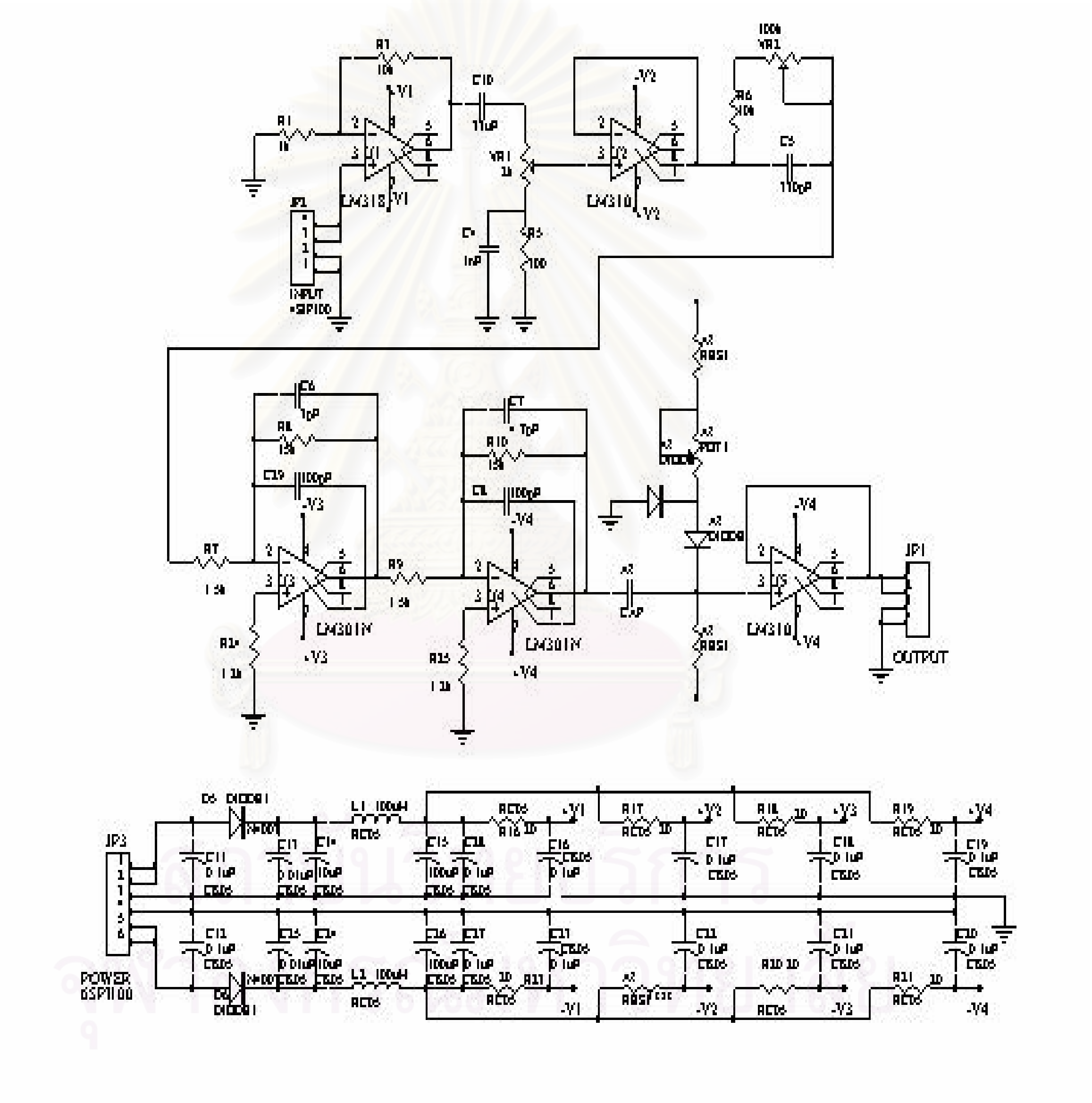
จากแผนภาพในรูปที่ 3.4 และวงจรรูปที่ 3.5 สามารถออกแบบวงจรขยายสัญญาณพัลส์โดย U1 เป็นส่วนวงจรขยายส่วนหน้าจัดการทำงานแบบนอนอินเวอตติงรับสัญญาณพัลส์บวกโดยมี R3 และ R1 เป็นวงจรป้อนกลับและใช้ค่าคาปาซิเตอร์ C1 คับปลิงสัญญาณจากหัววัดรังสีมายังขานอนอินเวอรตติงสัญญาณของ U1 ทางออกเป็นพัลส์บวกที่มีรูปร่างเป็นเอ็กซ์โพเนเชียลที่มีค่าคงตัวเวลาการสลายตัวเท่ากับ 10.89ไมโครวินาที

สัญญาณที่ได้จากวงจรขยายส่วนหน้าสามารถลดทอนความสูงของสัญญาณได้ถึง 20:1 เท่าโดยการปรับ VR2 U2 ทำหน้าที่เป็นบัฟเฟอร์ระหว่างวงจรขยายส่วนหน้ากับวงจรลบล้างโพล-ซีโร่ (pole-zero cancellation) ที่มีค่าคงตัวเวลา 0.473 ไมโครวินาทีเพื่อลดอันเดอร์ชูต (undershoot)

วงจรขยายหลักทั้งสองวงจร (U2, U4) จัดเป็นรูปวงจรแบบอินเวอตติงอินริเกรเตอร์ ซึ่งแต่ละวงจรมีอัตราขยาย 10 เท่า วงจรขยายแรก (U3) มีค่าคงตัวเวลา 0.075 ไมโครวินาที (5 pF x 15kΩ) และวงจรขยายวงจรที่สอง (U4) มีค่าคงตัวเวลา 0.705 ไมโครวินาที (47pF x 15kΩ) ทำให้ได้

สัญญาณพัลส์ทางออกของ U4 มีรูปร่างสัญญาณแบบยูนิโพล่าร์ มีความกว้างประมาณ 1.0 ไมโครวินาที

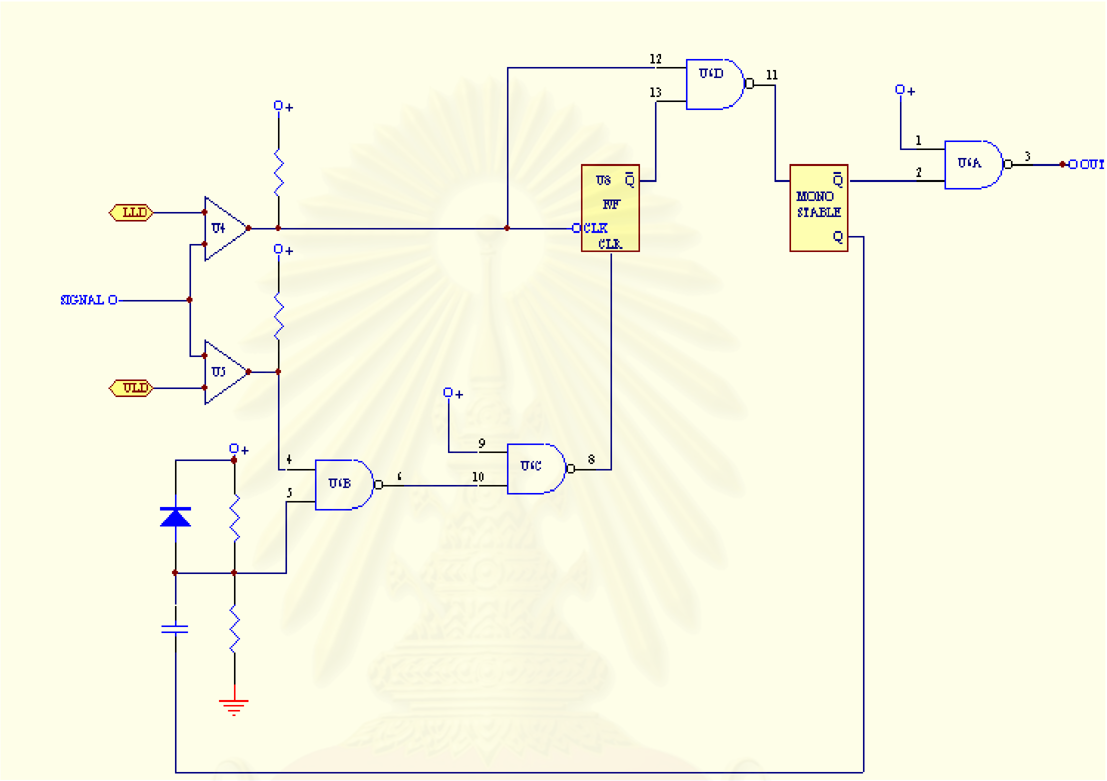
วงจรปรับเบสไลน์กลับสู่ศูนย์ (baseline restorer) เนื่องจากสัญญาณพัลส์ที่ออกจาก U4 อาจมีศักดาไฟฟ้ากระแสตรงร่วมอยู่ด้วย ซึ่งมีผลกระทบมากในการวิเคราะห์ความสูงของพัลส์จึงจำเป็นต้องปรับเบสไลน์ให้กลับสู่ศูนย์ ซึ่งสามารถทำได้โดยการปรับ VR3 และเพื่อไม่ให้วงจรในส่วนถัดไปมีผลกระทบด้านการโหลดสัญญาณจึงให้ U5 เป็นวงจรบัฟเฟอร์เพื่อขับวงจรภายนอก



รูปที่ 3.5 วงจรขยายสัญญาณพัลส์

3.3.2 วงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว

วงจรวิเคราะห์ความสูงของพัลส์ (Pulse height analiyzer) [2] ทำหน้าที่วิเคราะห์ความสูงของพัลส์ที่ได้จากวงจรขยายหลักและเปลี่ยนรูปสัญญาณพัลส์นิวเคลียร์เป็นสัญญาณลอจิกพัลส์ที่มีความกว้าง 0.5 ไมโครวินาที เพื่อป้อนให้กับวงจรเรตมิเตอร์ มีแผนภาพการทำงานดังรูปที่ 3.6



รูปที่ 3.6 แสดงแผนภาพการทำงานของวงจรวิเคราะห์ความสูงของพัลส์

วงจรที่ออกแบบในรูปที่ 3.6 ประกอบด้วย ไอซี U4 และ U5 เป็นวงจรเปรียบเทียบศักดาไฟฟ้าอ้างอิง (voltage comparator) ทำหน้าที่เปรียบเทียบศักดาไฟฟ้าอ้างอิงกับศักดาไฟฟ้าของสัญญาณพัลส์ที่ต้องการวิเคราะห์โดยช่วงพลังงานที่ต้องการวิเคราะห์ถูกกำหนดด้วยศักดาไฟฟ้าอ้างอิงระดับล่าง (Lower level discriminator) และศักดาไฟฟ้าอ้างอิงระดับบน (upper level discriminator) ซึ่งศักดาไฟฟ้าทั้งสองนี้สามารถปรับค่าได้ตั้งแต่ 0 ถึง 10โวลต์ ผลต่างของศักดาอ้างอิงในการวิเคราะห์พลังงาน เรียกว่า “ΔE” ($\Delta E = ULD - LLD$)

การวิเคราะห์ความสูงของพัลส์ในวงจรเปรียบเทียบศักดาไฟฟ้าเริ่มจาก สัญญาณความสูงของพัลส์ที่ต้องการวิเคราะห์ถูกป้อนให้ทางเข้าสัญญาณ (Input signal) ของ U4 และ U5 ซึ่งมี

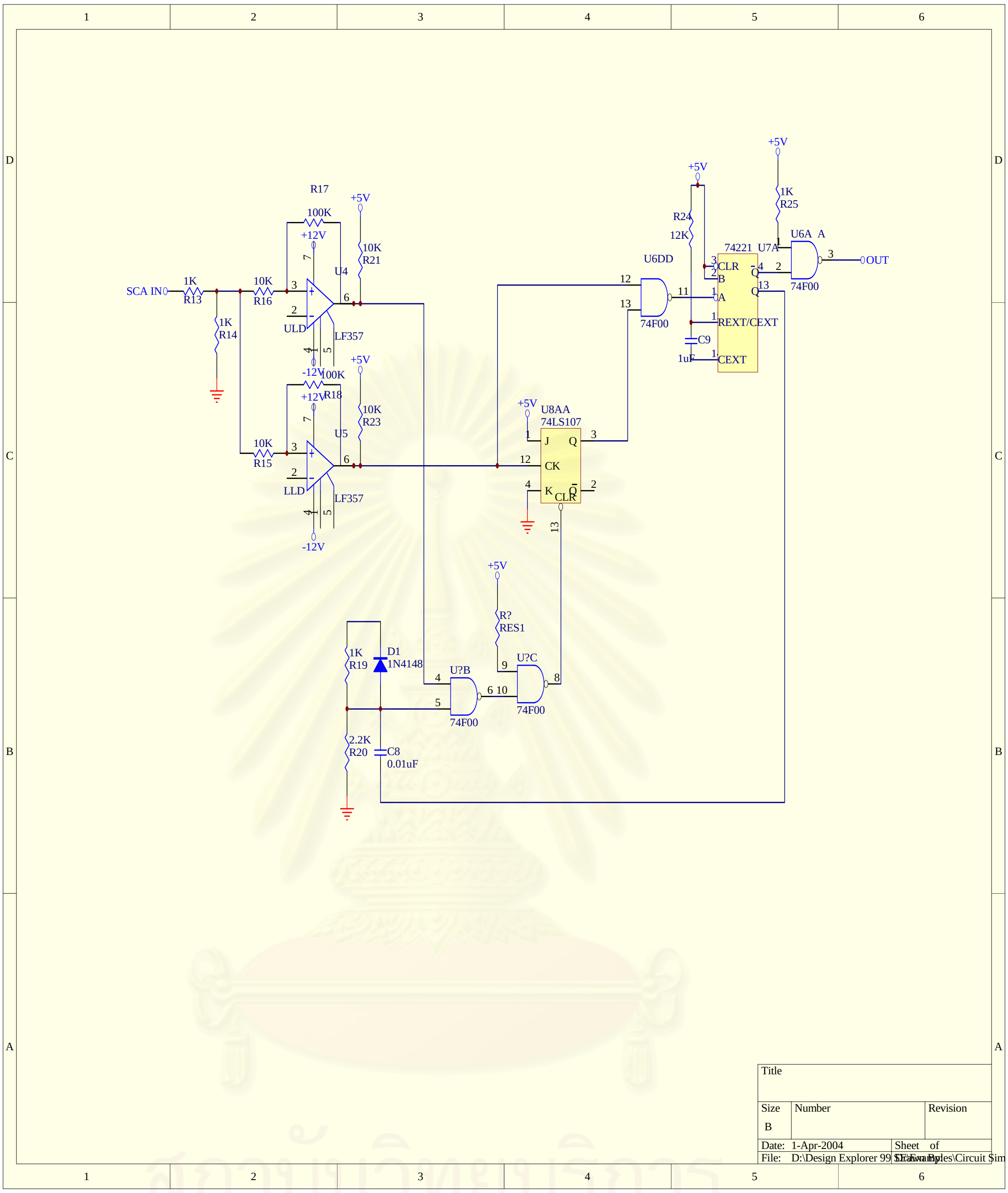
ศักดาไฟฟ้าอ้างอิง LLD ป้อนที่ U5 และศักดาไฟฟ้าอ้งอิง ULD ป้อนที่ U4 สภาวะที่วิเคราะห์จะเป็นดังนี้

กรณีแรกเมื่อ LLD $\leq$ Input signal < ULD ศักดาไฟฟ้าที่ทางออกสัญญาณของ U5 จะเปลี่ยนจากลอจิก “1” เป็น “0” ฟลิปฟลอฟ U8A จะถูกเซทให้เป็นลอจิก “1” ทำให้สัญญาณทางออกของ U6D เปลี่ยนเป็นลอจิก “0” วงจรโมโนสเตเบิล U7A ถูกกระตุ้นให้ทำงานด้วยขอบขาลงของ U6D ทำให้ได้สัญญาณพัลส์บวกขนาดความกว้าง 0.5 ไมโครวินาทีที่ทางออกสัญญาณของ U6B ในขณะเดียวกัน U7B ทำงานทำให้ไดโอดเปล่งแสงติดสว่างขึ้น หลังจากนั้นโมโนสเตเบิล U7A จะกลับสู่สภาวะเดิม ขา Q ของ U7B เปลี่ยนจาก “1” เป็น “0” ทำให้ฟลิปฟลอฟ U8B ถูกรีเซท

กรณีที่สอง เมือ LLD < Input signal > ULD ในช่วงเวลาที่ Input signal $\geq$ LLD ทางออกสัญญาณของ U5 จะเป็นลอจิก “0” ฟลิปฟลอฟ U8A ถูกเซทให้ Q เป็นลอจิก “1” และช่วงที่ Input signal $\geq$ ULD ทางออกสัญญาณของ U4 เป็นลอจิก “0” ฟลิปฟลอฟ U8A ถูกรีเซทให้ Q เป็นลอจิก “0” ก่อนที่สัญญาณทางออกของ U5 จะเปลี่ยนจากลอจิก “0” เป็น “1” ในช่วงเวลาที่ Input signal< LLD ทำให้ไม่มีการเปลี่ยนแปลงที่ทางออกสัญญาณของ U6D จึงไม่มีการกระตุ้นให้โมโนสเตเบิล U7A และ U7B ทำงานดังนี้ที่ทางออกสัญญาณของ U6A จะไม่ปรากฏสัญญาณพัลส์ออกไป

จากการทำงานที่กล่าวมาข้างต้นทั้งสองกรณี สรุปได้ว่าการทำงานของวงจรวิเคราะห์ความสูงของพัลส์จะให้สัญญาณพัลส์ออกมาเมื่อสัญญาณพัลส์จากวงจรขยายหลักมีความสูงมากกว่าหรือเท่ากับระดับศักดาไฟฟ้าอ้างอิง LLD แต่น้อยกว่าศักดาไฟฟ้าอ้างอิง ULD และในสภาวะนอกเหนือไปจากนี้จะไม่มีสัญญาณพัลส์ ปรากฏที่ทางออกสัญญาณ (SCA out)

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

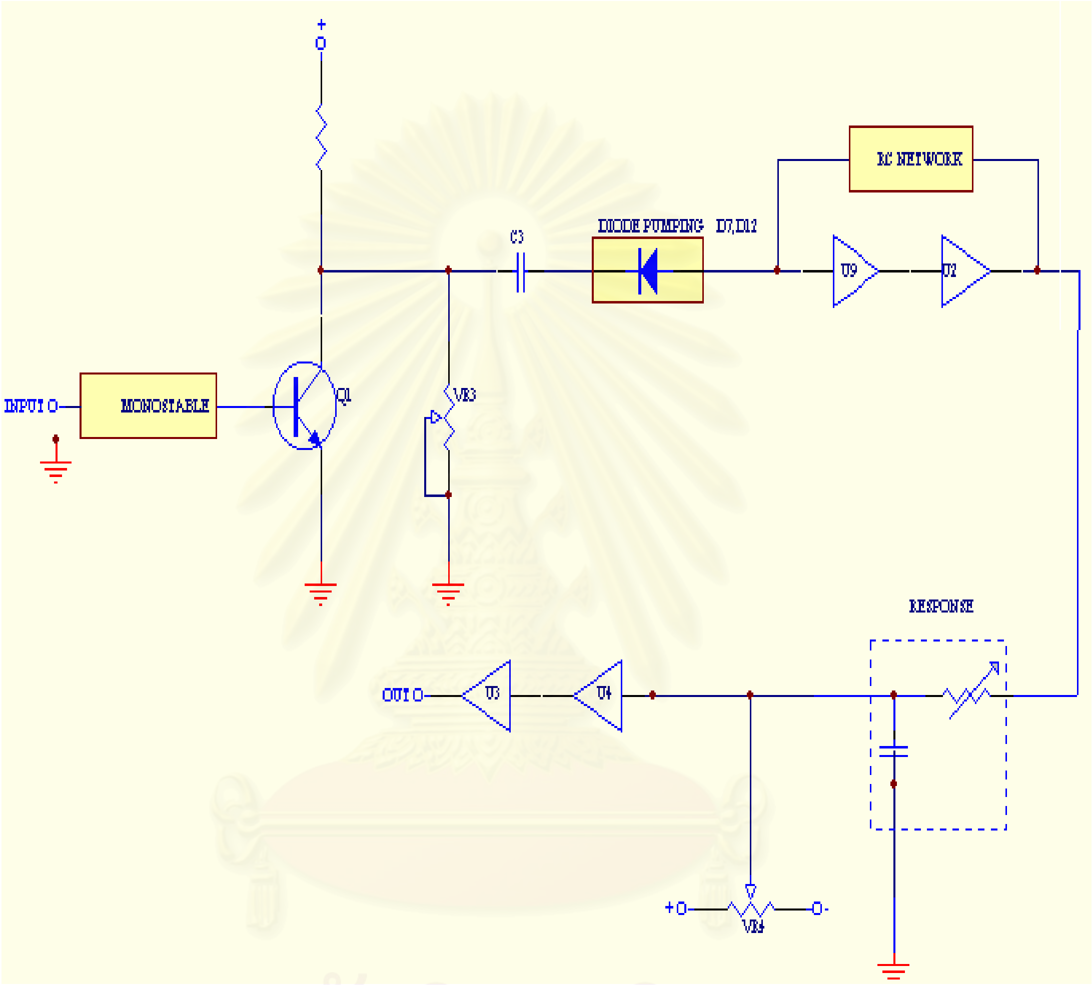


รูปที่ 3.7 วงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

3.3.3 วงจรเรตมิเตอร์

ทำหน้าที่เปลี่ยนสัญญาณลอจิกพัลส์เป็นค่าศักดาไฟฟ้าเฉลี่ยเพื่อใช้สำหรับอ่านค่าการวัดอัตราเฉลี่ยของพัลส์ต่อเนื่องโดยมีการทำงานดังแผนภาพรูปที่ 3.8 [2]



รูปที่ 3.8 แผนภาพการทำงานของวงจรเรตมิเตอร์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

จากแผนภาพรูปที่ 3.8 นำมาออกแบบวงจรของเรตมิเตอร์ได้ดังรูปที่ 3.9 ขบวนสัญญาณพัลส์ที่ป้อนเข้าที่ทางเข้าสัญญาณของวงจรเรตมิเตอร์ ผ่านวงจรป้องกันทางด้านทางเข้าสัญญาณซึ่งจัดไว้เพื่อป้องกันการกลับขั้วและความสูงของสัญญาณพัลส์ที่เกินกว่ากำหนด อันจะเป็นอันตรายต่อไอซี U1 ประกอบด้วย ไดโอด D1 D6 มี VR1 เป็นตัวช่วยในการตัดสัญญาณรบกวนที่มาพร้อมกับขบวนสัญญาณพัลส์ซึ่งจะช่วยให้การทำงานของวงจรมีประสิทธิภาพเพิ่มขึ้น

เพื่อความสะดวกในการใช้งานได้ออกแบบวงจรกำเนิดสัญญาณพัลส์ที่มีค่าความถี่ต่ำและสูงที่ 100 เฮิรตซ์ (L) และ 100 กิโลเฮิรตซ์ (H) ตามลำดับเพื่อใช้ในการตรวจสอบการทำงานของวงจรเรตมิเตอร์เองโดยความถี่ 100 เฮิรตซ์ ใช้สำหรับสเกลที่อัตรานับต่ำและความถี่ 100 กิโลเฮิรตซ์สำหรับสเกลอัตรานับสูง ดังนั้นจึงไม่จำเป็นต้องใช้เครื่องกำเนิดสัญญาณพัลส์จากภายนอกมาทำการทดสอบการทำงานของวงจรเรตมิเตอร์

วงจรโมโนสเตเบิล (UTO) ทำหน้าที่รักษาความกว้างของพัลส์ให้คงที่ 4.0ไมโครวินาที เพื่อป้อนต่อไปที่ Q1 โดยความสูงของพัลส์ถูกกำหนดโดย VR3 ที่จะถูกส่งผ่านไปยัง C3 และ วงจรไดโอดปั๊มป์ (Diode pump)

วงจรกำเนิดสัญญาณขั้นบันได (stircase generator) ประกอบด้วยการทำงานร่วมกันของคาปาซิเดอร์ C3 ไดโอด D7 , D12 ไอซี U2 U9 และวงจร RC การทำงานเริ่มจากขบวนของสัญญาณพัลส์ (Vi) ที่มีขนาดความกว้างและความสูงคงที่ถูกป้อนไปยังคาปาซิเดอร์ C3 และเข้าสู่วงจรไดโอดปั๊มป์ (D7 , D12) ที่ขอบขาขึ้นของสัญญาณพัลส์ไดโอด D12 นำกระแส C3 อัดประจุจนมีศักดาไฟฟ้าเท่าสัญญาณพัลส์ที่ป้อนเข้ามาและที่ขอบขาลงของสัญญาณพัลส์ D12 ได้รับไบอัสกลับ D7 นำกระแส C3 คายประจุไปยังวงจร RC (Q = C3 Vi) เมื่อวงจร RC อัดประจุเรียบร้อยแล้วจะได้ศักดาไฟฟ้าที่ทางออกสัญญาณของ U9 ดังนี้ (ดังรายละเอียดจากวงจรในรูป 3.11)

$$\partial Vo = \frac{Qf}{Cf} = \frac{Qi}{Cf} = Vi\frac{C3}{Cf} \quad \text{..(3)}$$

Rf Cf คือค่าคงที่เวลาในวงจร RC [3]

ในการทำงานของวงจร Rc Rf และ Cf ต่อขนานกันทำให้ประจุบน Cf ถูกคายประจุตลอดเวลาด้วย Rf ดังนั้นกระแสที่ไหลผ่าน Rf จะมีค่าเท่ากับประจุทางอินพุทหารด้วยเวลา (Q/ f) ค่าของ Vo จะคำนวณได้ดังนี้

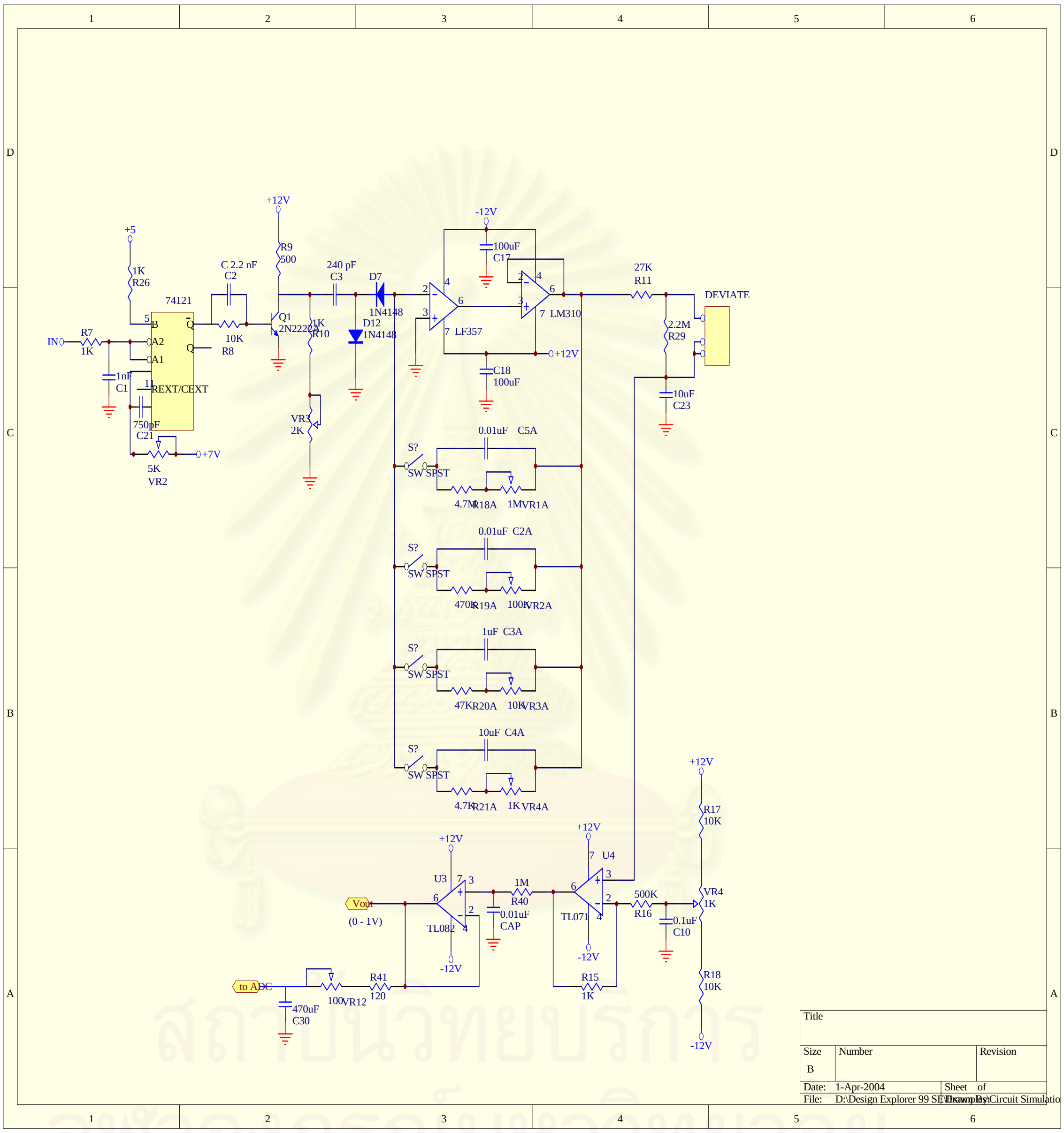
$$V0 = i_f R_f = V_I C_I \, Fin \, R_f \quad \text{....................................(4)}$$

Fin คือ ความถี่ของขบวนพัลส์ที่ป้อนให้กับ C3

ถ้าค่าของ Vi มีขนาดความกว้างและความสูงของสัญญาณคงที่ V0 จะแปรผันตามความถี่ Fin จากวงจรกำเนิดสัญญาณขั้นบันไดสัญญาณเอาพุทที่ได้ถูกส่งต่อไปยังวงจรเลือกค่าคงที่เวลา

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

เพื่อปรับเวลาการตอบสนองการเฉลี่ยค่า Vo ซึ่งในส่วนนี้สามารถปรับได้อย่างต่อเนื่อง ตั้งแต่ 0.05 ถึง 3 วินาที

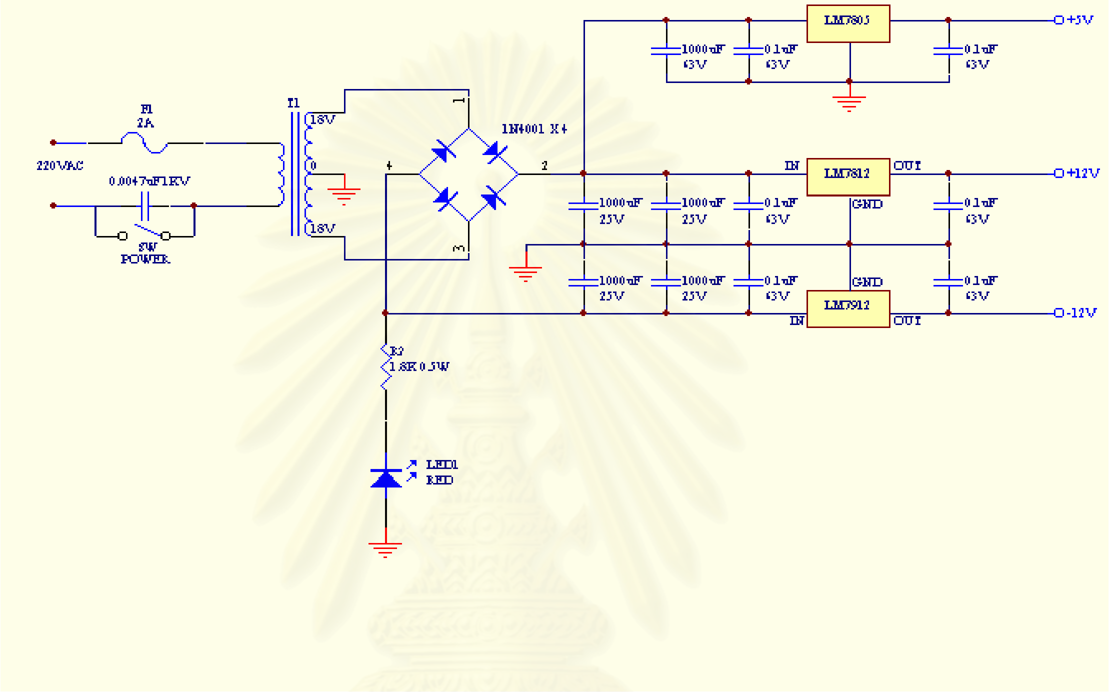


รูปที่ 3.9 วงจรเรตมิเตอร์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

3.3.4 แหล่งจ่ายไฟฟ้าศักดาต่ำ

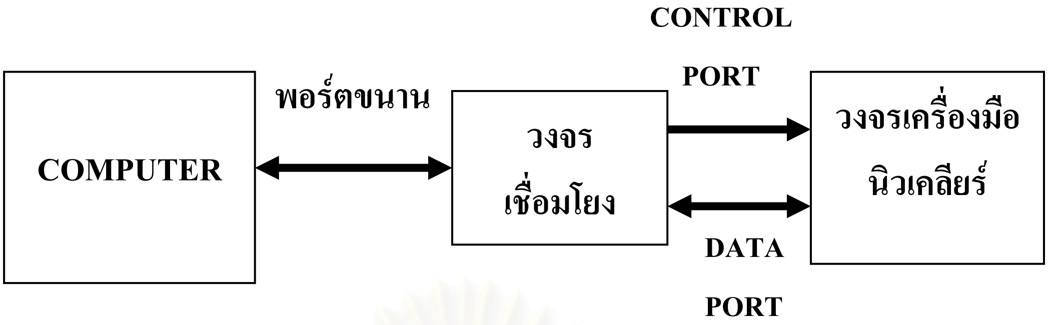
วงจรแหล่งจ่ายไฟฟ้าศักดาต่ำในรูปที่ 3.10 ประกอบด้วย แหล่งจ่ายไฟฟ้ากระแสตรง 4 ชุด ดังนี้ ศักดาไฟฟ้า ± 12 โวลต์ กระแส 1.0 แอมแปร์ สำหรับจ่ายให้วงจรขยายสัญญาณพัลส์และวงจรที่ใช้ไอซีประเภทลิเนียร์ ศักดาไฟฟ้า 5 โวลต์ กระแส 1.0 แอมแปร์ สำหรับจ่ายให้วงอินเทอร์เฟสวงจรไมโครคอนโทรลเลอร์ และวงจรทีใช้ไอซีประเภท TTL



รูปที่ 3.10 แหล่งจ่ายศักดาไฟฟ้าต่ำ

3.4 การออกแบบระบบเชื่อมโยงสัญญาณ

ระบบเชื่อมโยงสัญญาณวัดรังสีทำหน้าที่ในการรับและส่งข้อมูลระหว่างวงจรเครื่องมือวัดนิวเคลียร์กับคอมพิวเตอร์โดยการออกแบบใช้พอร์ตขนานในการเชื่อมโยงสัญญาณ โดยมีแผนภาพดังรูปที่ 3.11 และ รูปที่ 3.12

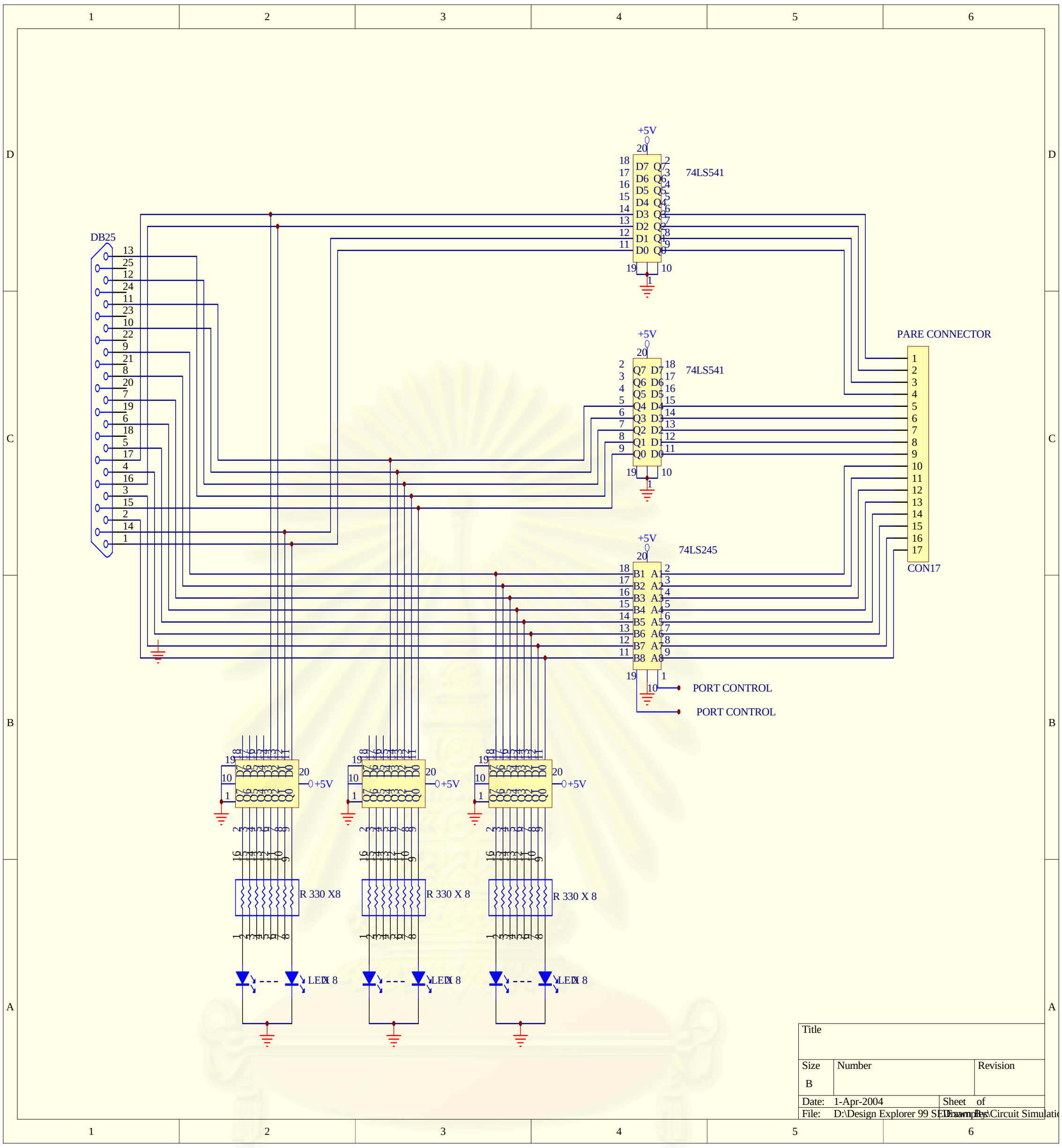


รูปที่ 3.11 แผนภาพแสดงระบบการเชื่อมโยงสัญญาณ

เนื่องด้วยส่วนของพอร์ตดาต้าจะถูกปรับเป็นสองทิศทาง (Bidirection) เพื่อรับข้อมูลจากเรตมิเตอร์และส่งข้อมูลไปสร้างแรงดันสำหรับวงจรวิเคราะห์ความสูงของสัญญาณพัลส์

การกำหนดตำแหน่งของบิต C5 ของพอร์ตควบคุม (37AH) ให้เป็นศูนย์สำหรับการรับข้อมูลเข้าพอร์ต และ C5 เป็น 1 สำหรับการส่งข้อมูลออกจากพอร์ตดาต้าโดยมีวงจรบัฟเฟอร์สองทิศทางเป็นส่วนการป้องกันวงจรพอร์ตของคอมพิวเตอร์เสียหายเนื่องจากข้อสัญญาณในบัสชนกัน ซึ่งวงจรเชื่อมโยงสัญญาณได้ออกแบบไว้ดังรูปที่ 3.12

ในส่วนพอร์ตควบคุมก็จะมีวงจรบัฟเฟอร์เช่นกันโดยเป็นการส่งสัญญาณทิศทางเดียวเพื่อไปควบคุมอุปกรณ์อื่นๆ



รูปที่ 3.12 วงจรเชื่อมโยงสัญญาณจากพอร์ตขนานของไมโครคอมพิวเตอร์

3.5 การออกแบบระบบประมวลผล

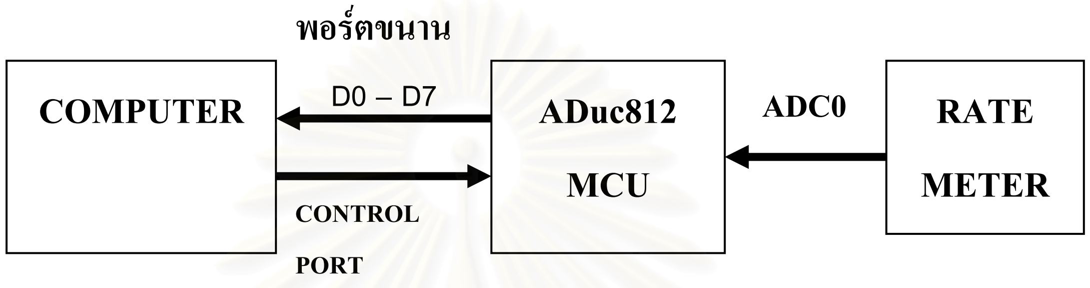
ระบบประมวลผลของเครื่องวัดนิวเคลียร์แบบเสมือนชุดนี้เลือกวงจรไมโครคอนโทรลเลอร์เบอร์ AduC812 ซึ่งมีคำสั่งชนิดเดียวกับไมโครคอนโทรลเลอร์เบอร์ 8051 แต่มีส่วนเพิ่มขึ้นมาคือมี ADC 12 บิต 8 ช่องและมี DAC 12 บิตจำนวน 2 ช่องรวมอยู่กันในไอซีของ AduC812 ทำให้ลด วงจรลงได้มากดังรายละเอียดของโครงสร้างและการใช้งานในภาคผนวกและมีพอร์ตเอนกประสงค์สำหรับการใช้งานและสามารถเชื่อมโยงกับไมโครคอมพิวเตอร์ได้โดย

สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

ผ่านทางพอร์ตมาตรฐาน RS-232C ซึ่งสามารถโปรแกรมแบบ In Circuit ลง ROM ภายในไอซีโดยสะดวก

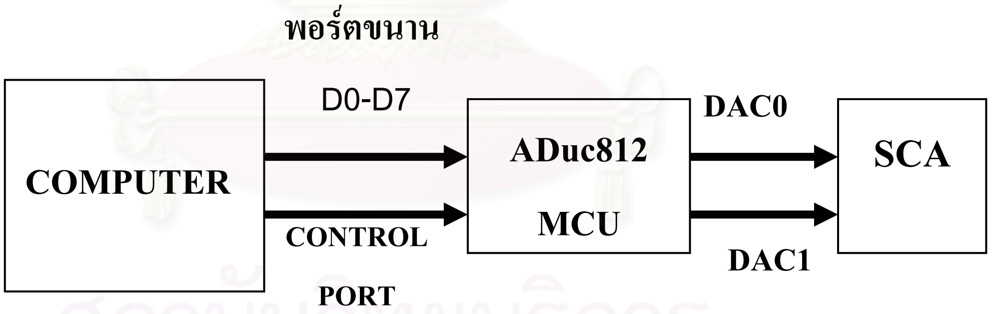
การติดต่อสัญญาณระหว่างไมโครคอนโทรลเลอร์และระบบภายนอก

3.5.1 การรับสัญญาณจากวงจรเรตมิเตอร์



รูปที่ 3.13 แผนภาพแสดงการรับสัญญาณจากวงจรเรตมิเตอร์

3.5.2 การส่งสัญญาณควบคุมวงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว



รูปที่ 3.14 แผนภาพแสดงการส่งสัญญาณควบคุมวงจรวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว

3.6 การออกแบบโปรแกรมเครื่องมือเสมือน

โปรแกรมที่ออกแบบนั้นมี 2 กลุ่มใหญ่คือ กลุ่มแรกจะเป็นโปรแกรมที่เชื่อมโยงกับผู้ใช้งาน (User interface) ซึ่งมีหน้าที่ แสดงผลแบบเครื่องมือเสมือนเช่น หน้าปัทม์(Panel) สวิทช์ ปุ่มเลือก มิเตอร์ ส่วนแสดงผลกราฟ และ ส่วนอื่นๆที่มีหน้าที่ควบคุมและรับส่งข้อมูลผ่านออกพอร์ตขนานของคอมพิวเตอร์ซึ่งมีโปรแกรมต่างๆ ดังนี้

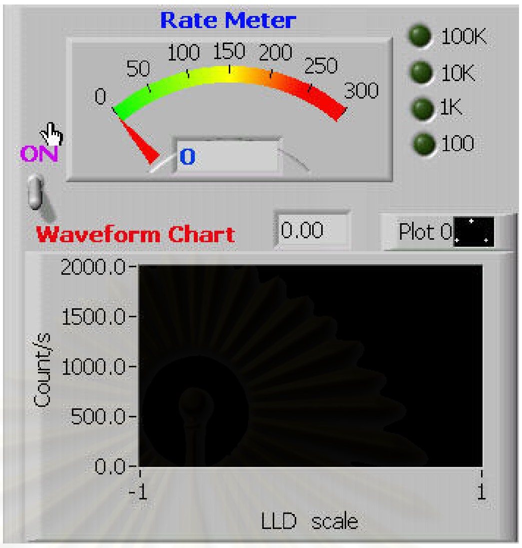
1. โปรแกรมเรตมิเตอร์แบบเสมือน (Virtual Ratemeter)
2. โปรแกรมเครื่องวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว (Virtual Single Channel Analyser)
3. โปรแกรมภาคขยายสัญญาณพัลส์

กลุ่มที่สองจะเป็นส่วนโปรแกรมควบคุมและสนับสนุนการทำงานของไมโครคอนโทรลเลอร์โดยใช้ภาษาแอสเซมบลีซึ่งมีโปรแกรมต่างๆ ดังนี้

1. จากโปรแกรมควบคุม ADC เพื่อใช้สำหรับรับข้อมูลจากเรตมิเตอร์
2. โปรแกรมควบคุมการจัดระบบวัดนิวเคลียร์

รายละเอียดต่างๆของโปรแกรมทั้งสองกลุ่มมี ดังนี้

3.6.1 โปรแกรมเรตมิเตอร์แบบเสมือน (Virtual Ratemeter)



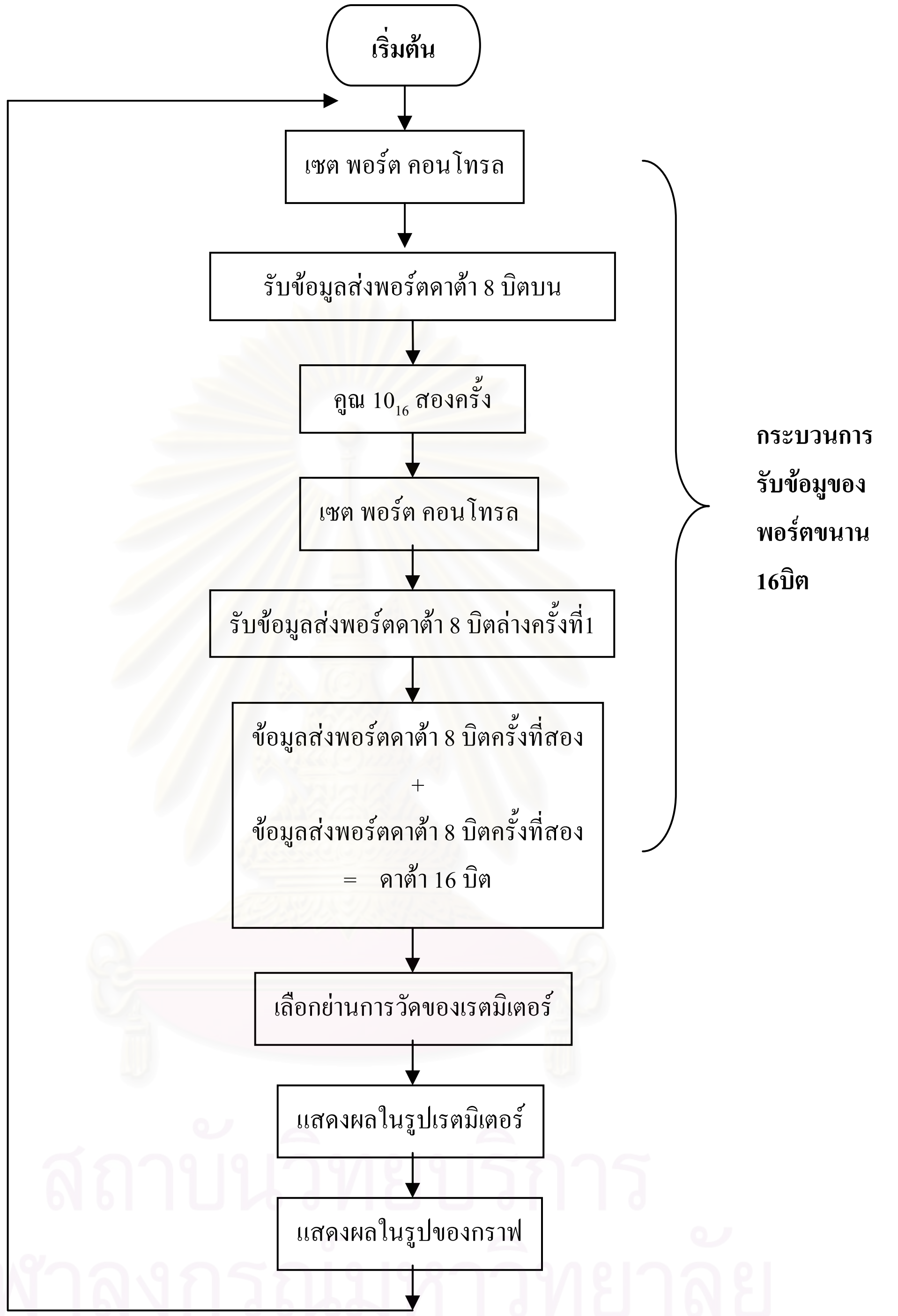
รูปที่ 3.15 เรตมิเตอร์เสมือน

มีการทำงานตามแผนภาพดังรูปที่ 3.16 จากแผนภาพจะเห็นว่าในช่วง 6 ขั้นตอนแรกของแผนภาพนั้นจะเป็นส่วนของการรับข้อมูลจากการแปลงแรงดันของวงจรเรตมิเตอร์ซึ่งรับสัญญาณพัลส์จาก วงจร SCA โดยข้อมูลที่ได้จาการแปลงจะส่งผ่านพอร์ตขนานเข้าคอมพิวเตอร์ ซึ่งจะกล่าวถึงแต่ละขั้นตอนดังนี้

1. กำหนดพอร์ตคอนโทรล (control port = 37AH) ให้มีค่า C5 = 1 โดยกำหนดให้พอร์ตดาต้า(data port = 378H) มีทิศทางรับข้อมูลเข้าพอร์ต และอีกส่วนหนึ่งเพื่อสร้างจังหวะการสอดคล้องกันของการรับข้อมูลจากไมโครคอนโทรลเลอร์ที่เป็นข้อมูลจาก ADC ภายในไมโครคอนโทรลเลอร์
2. รับข้อมูลจาก ADC ภายในไมโครคอนโทรลเลอร์ ส่งพอร์ตดาต้า 8 บิตบนของไมโครคอมพิวเตอร์
3. ข้อมูลที่ได้รับมานำมาคูณ ด้วย 10_{16} สองครั้งเพื่อเลื่อนตำแหน่งของข้อมูลเป็นหลักที่สามและหลักที่สี่
4. กำหนดพอร์ตคอนโทรล (control port = 37AH) ให้มีค่า C5 = 1 โดยกำหนดให้พอร์ตดาต้า (data port = 378H) มีทิศทางรับข้อมูลเข้าพอร์ต และอีกส่วนหนึ่งเพื่อสร้างจังหวะการสอดคล้องกันของการรับข้อมูลจากไมโครคอนโทรลเลอร์ที่เป็นข้อมูลจาก ADC ภายในไมโครคอนโทรลเลอร์

5. รับข้อมูลส่งพอร์ตดาต้า 8 บิตล่างซึ่งเป็นข้อมูลตำแหน่งหลักแรกและหลักที่สอง
6. นำข้อมูลจากพอร์ตดาต้า 8 บิตบนและ ข้อมูล 8 บิตล่าง นำมารวมกันได้ข้อมูลทั้งหมด 16 บิตมีตำแหน่งสี่หลักสิ้นสุดกระบวนการรับข้อมูล 16 บิต 1 รอบ
7. นำข้อมูลที่ได้มาสู่กระบวนการเลือกย่านการวัดของเรตมิเตอร์โดยการเลือกแต่ละย่านจะปรับข้อมูลการแสดงผลให้เหมาะสมตามแต่ละย่านที่เลือกจากวงจรฮาร์ดแวร์ของเรตมิเตอร์
8. แสดงผลที่ได้ออกสู่หน้าปัทม์เสมือนซึ่งบอกปริมาณของอัตรานับต่อวินาทีเป็นรูปเข็มบนหน้าปัทม์ เสมือนและแบบตัวเลขดิจิตอล
9. แสดงผลที่ได้ออกสู่ส่วนแสดงผลแบบกราฟซึ่งสามารถนำมาประมวลผลวิเคราะห์สเปกตรัมของพลังงานจากรังสีโดยแสดงแผนภาพดังรูปที่ 3.15

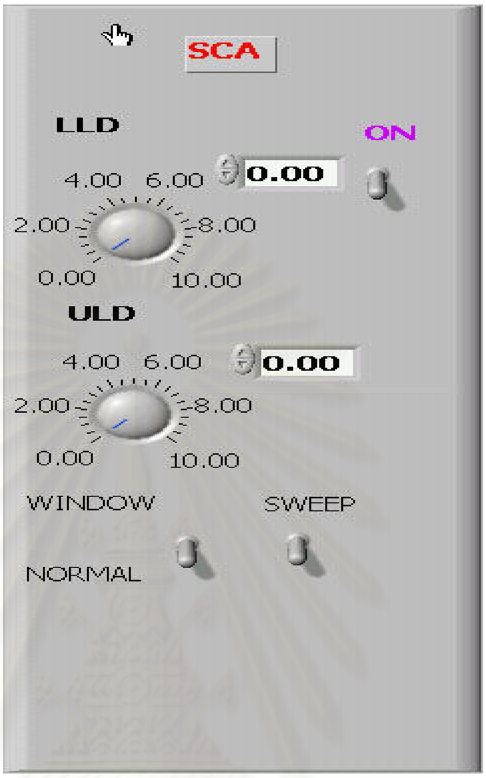
สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 3.16แผนภาพแสดงโปรแกรมเรตมิเตอร์แบบเสมือน

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

3.6.2 โปรแกรมเครื่องวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยว (Virtual Single Channel Analyser)



รูปที่ 3.17 เครื่องวิเคราะห์ความสูงของพัลส์แบบช่องเดี่ยวแบบเสมือน

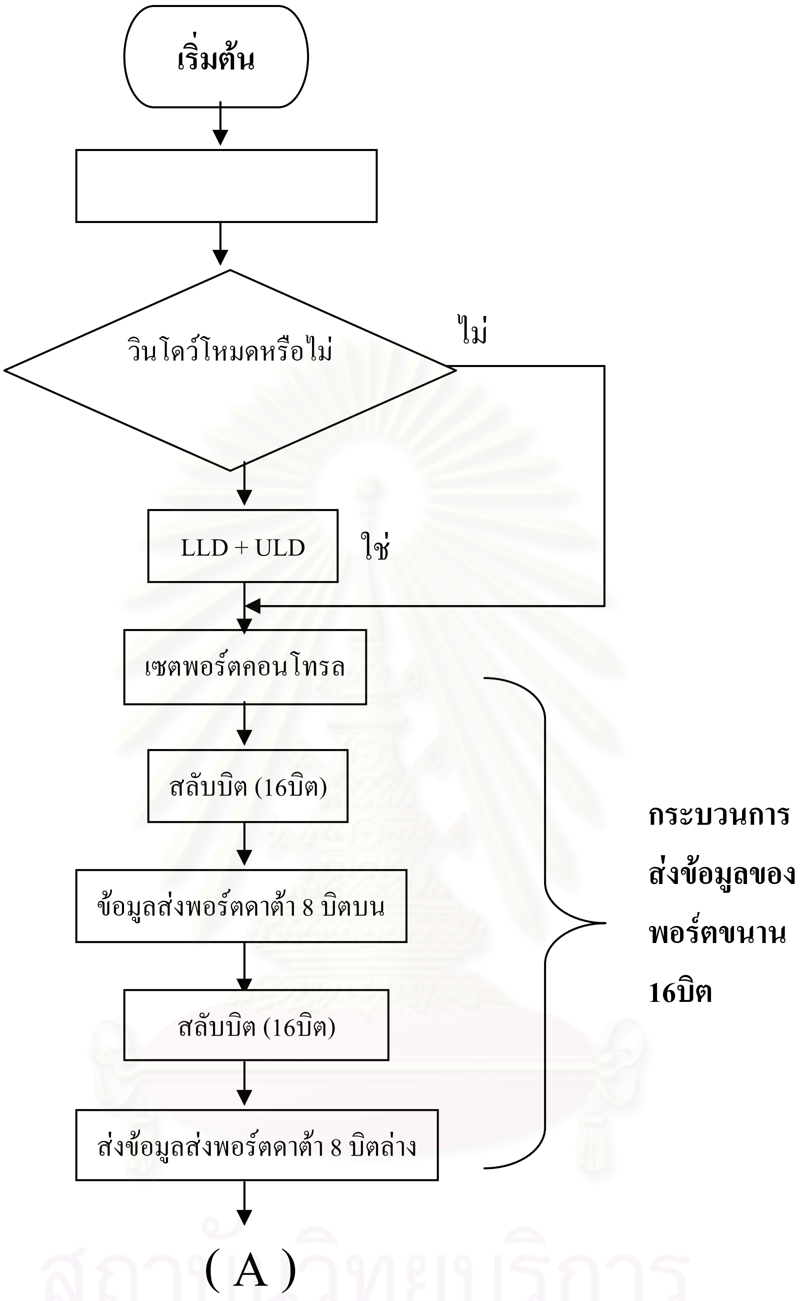
จากแผนภาพจะเห็นว่าในช่วงของ 6 ขั้นตอนของแผนภาพนั้นจะเป็นส่วนของการส่งออกของข้อมูลผ่านพอร์ตขนานจากคอมพิวเตอร์เพื่อเป็นข้อมูลกำหนดค่าของ Digital to Analog Conversion (DAC) ที่อยู่ในไมโครคอนโทรลเลอร์ซึ่งจะกล่าวถึงแต่ละขั้นตอนดังนี้

1. กำหนดค่าของ ULD และ LLD
2. เลือกโหมดแบบวินโดว์หรือโหมดปกติ โดยกำหนดจากพอร์ตคอนโทรล
3. ถ้าเลือกเงื่อนไขวินโดว์โหมด ก็จะรวมค่าของแรงดันจาก DAC0 และ DAC1 เข้าด้วยกัน
4. เข้าสู่กระบวนการส่งข้อมูลออก (Data out)16 บิตจากพอร์ตดาต้าซึ่งกำหนดพอร์ตคอนโทรล (control port = 37AH) ให้มีค่า C5 = 0 โดยกำหนดให้พอร์ตดาต้า (data port = 378H) มีทิศทางส่งข้อมูลออกจากพอร์ต และอีกส่วนหนึ่งเพื่อสร้างจังหวะการ

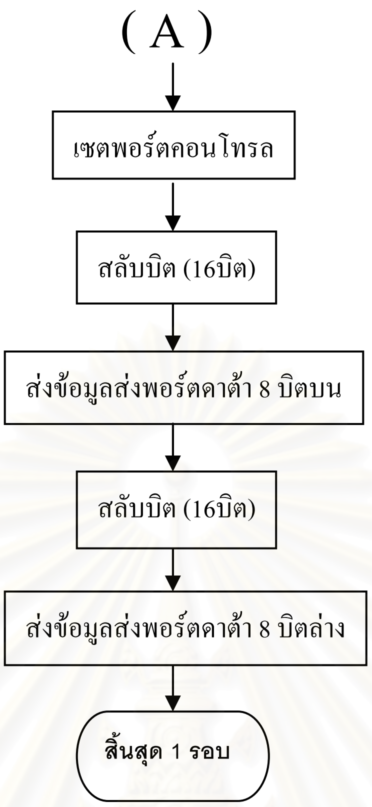
สอดคล้องกันของการส่งข้อมูลเข้าไมโครคอนโทรลเลอร์ที่เป็น DAC 0 ภายในไมโครคอนโทรลเลอร์ (DAC0,DAC1)

5. สลับบิตส่วนละ 8 บิตจาก 16 บิต (Swap bit) เพื่อแยกกลุ่ม 8 บิตบน
6. ข้อมูลส่งพอร์ตดาต้า 8 บิตบนออกพอร์ตขนานเป็นข้อมูลตำแหน่งหลักที่สี่และสาม
7. สลับบิตส่วนละ 8 บิตจาก 16 บิต (Swap bit) เพื่อแยกกลุ่ม 8 บิตล่าง
8. ข้อมูลส่งพอร์ตดาต้า 8 บิตบนออกพอร์ตขนานเป็นข้อมูลตำแหน่งหลักแรกและหลักที่สอง
9. เข้าสู่กระบวนการส่งข้อมูลออก (Data out) 16 บิตจากพอร์ตดาต้าซึ่งกำหนดพอร์ตคอนโทรล (control port = 37AH) ให้มีค่า C5 = 0 โดยกำหนดให้พอร์ตดาต้า (data port = 378H) มีทิศทางส่งข้อมูลออกจากพอร์ต และอีกส่วนหนึ่งเพื่อสร้างจังหวะการสอดคล้องกันของการส่งข้อมูลเข้าไมโครคอนโทรลเลอร์ที่เป็น DAC 1 ภายในไมโครคอนโทรลเลอร์ (DAC0,DAC1)
10. สลับบิตส่วนละ 8 บิตจาก 16 บิต (Swap bit) เพื่อแยกกลุ่ม 8 บิตบน
11. ข้อมูลส่งพอร์ตดาต้า 8 บิตบนออกพอร์ตขนานเป็นข้อมูลตำแหน่งหลักที่สี่และสาม
12. สลับบิตส่วนละ 8 บิตจาก 16 บิต (Swap bit) เพื่อแยกกลุ่ม 8 บิตล่าง
13. ข้อมูลส่งพอร์ตดาต้า 8 บิตบนออกพอร์ตขนานเป็นข้อมูลตำแหน่งหลักแรกและหลักที่สอง

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย



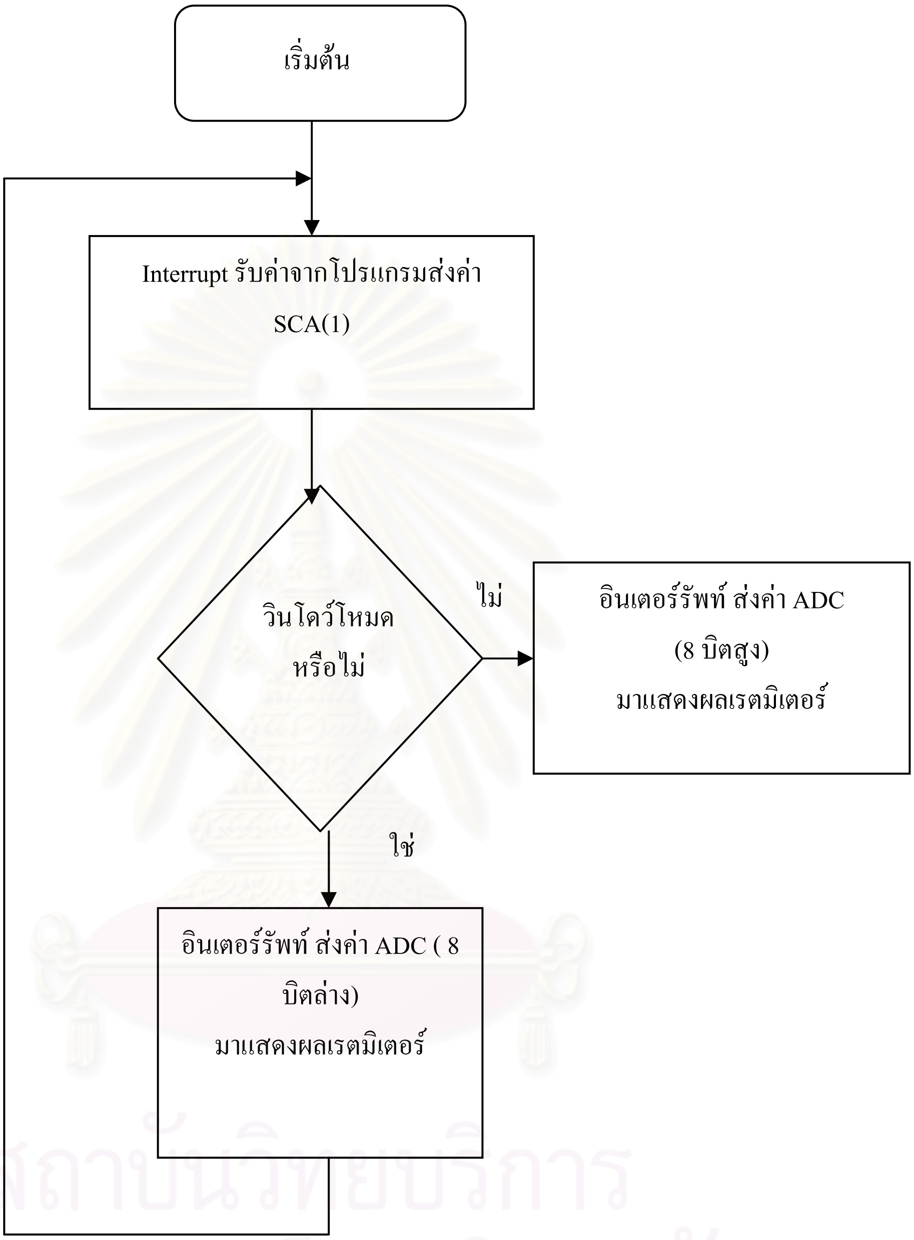
รูปที่ 3.18 แผนภาพแสดงโปรแกรมควบคุมวิเคราะห์ความสูงของพัลส์แบบเสมือน



รูปที่ 3.19 แผนภาพแสดงโปรแกรมควบคุมวิเคราะห์ความสูงของพัลส์แบบเสมือน (ต่อ)

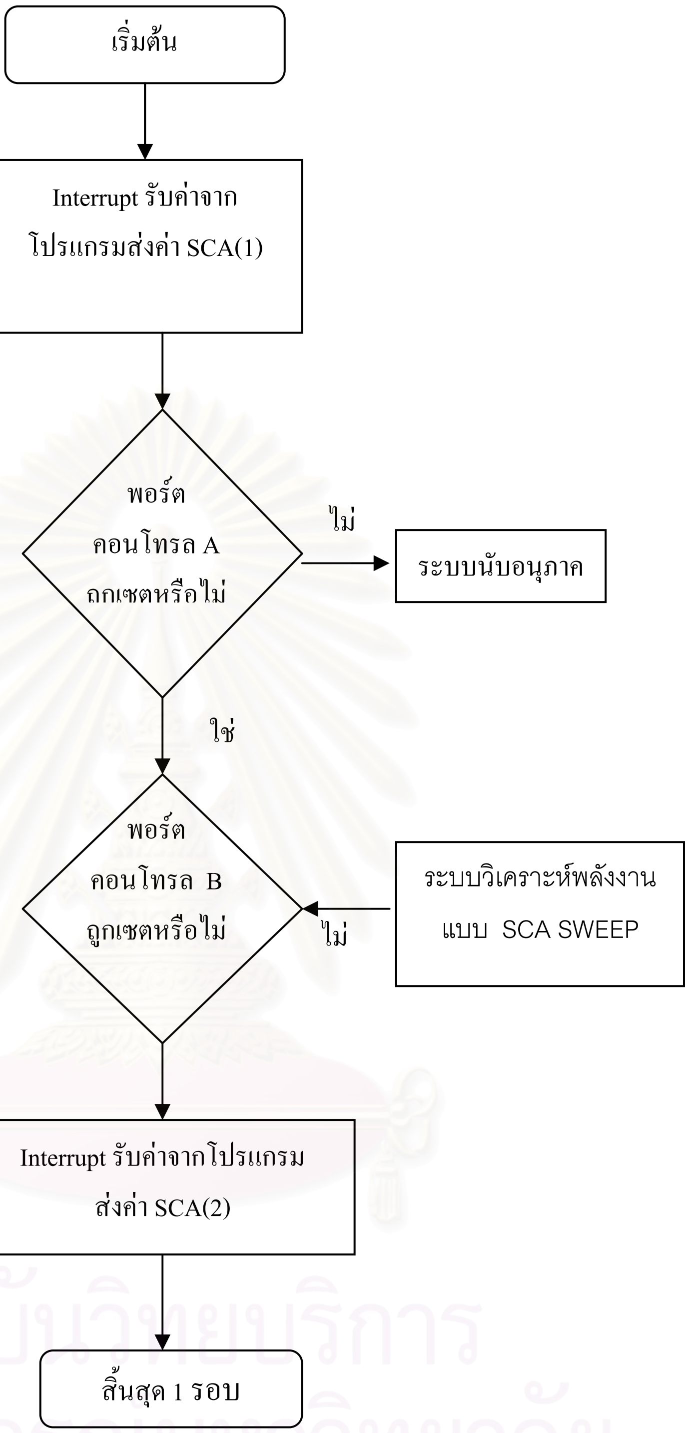
สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

3.6.3 โปรแกรมควบคุมและสนับสนุนการทำงานของไมโครคอนโทรลเลอร์



รูปที่ 3.20 แผนภาพโปรแกรมควบคุมการรับค่าเรตมิเตอร์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 3.21 แผนภาพโปรแกรมไมโครคอนโทรลเลอร์ควบคุมการจัดระบบวัด

บทที่ 4

การทดสอบสมรรถนะและการทำงานของเครื่อง

เครื่องมือวัดนิวเคลียร์แบบเสมือนที่พัฒนาขึ้นเป็นระบบที่รวมกันของวงจรขยายสัญญาณพัลส์ วงจรวิเคราะห์พลังงานแบบช่องเดี่ยว และเรตมิเตอร์มารวมเป็นระบบวิเคราะห์พลังงาน โดยการควบบคุมของไมโครคอนโทรลเลอร์ซึ่งเมื่อประกอบเครื่องวัดสมบูรณ์แล้วได้ทำการทดสอบระบบต่างๆ ดังนี้

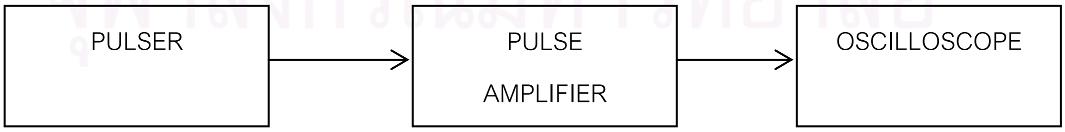
1. ทดสอบวงจรภาคขยาย
2. ทดสอบวงจรวิเคราะห์พลังงานแบบช่องเดี่ยว
3. ทดสอบวงจรเรตมิเตอร์
4. ทดสอบการแปลงข้อมูลของวงจรแปลงสัญญาณเชิงเลข
5. ทดสอบระบบวิเคราะห์พลังงาน

4.1 การทดสอบวงจรภาคขยาย

4.1.1 เครื่องมือและอุปกรณ์

1. เครื่องกำเนิดสัญญาณเลียนแบบหัววัดรังสี (Pulser) ของ Canberra รุ่น 807
2. เครื่องอ่านสัญญาณไฟฟ้า (Oscilloscope) ของ HAMEG
3. อุปกรณ์ขยายสัญญาณพัลส์ที่พัฒนาขึ้น

4.1.2 ขั้นตอนการทดสอบ



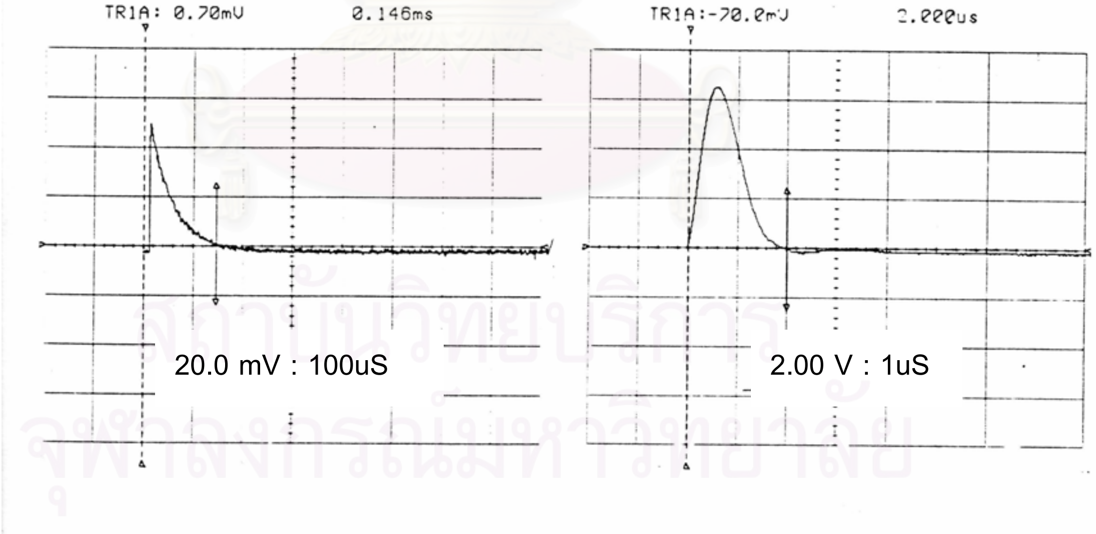
รูปที่ 4.1 แผนภาพการจัดอุปกรณ์ทดสอบวงจรขยายสัญญาณพัลส์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

1. จัดอุปกรณ์ทดสอบดังแผนภาพรูปที่ 4.1
2. ทดสอบการตอบสนองสัญญาณพัลส์ของวงจรขยายโดยป้อนสัญญาณพัลส์ขาขึ้นขนาด 50 มิลิโวลต์ ดังในรูปที่ 4.2 ก. ให้กับอุปกรณ์ขยายสัญญาณพัลส์ อ่านรูปสัญญาณจากอุปกรณ์ขยายสัญญาณพัลส์หลังการปรับ Pole-Zero Concellation และ Base Line Restorer ที่สมบูรณ์แล้วจะได้สัญญาณดังรูปที่ 4.2 ข.
3. ทดสอบความเป็นเชิงเส้นของอัตราขยายแบบดิฟเฟอเรนเชียล (differential non- linearity) โดยตั้งอัตราขยายคงที่และแปรเปลี่ยนขนาดสูงของสัญญาณพัลส์ทางเข้าจากอุปกรณ์กำเนิดสัญญาณเลียนแบบหัววัดรังสี บันทึกผลในตารางที่ 4.1และคำนวณอัตราขยาย

4.1.3 ผลการทดสอบ

ผลการทดสอบการตอบสนองสัญญาณพัลส์ของวงจรขยายสัญญาณในรูปที่ 4.2 มีความเป็นเชิงเส้นของอัตราขยายแบบดิฟเฟอเรนเชียล 0.9935 ดังเส้นกราฟรูปที่ 4.3

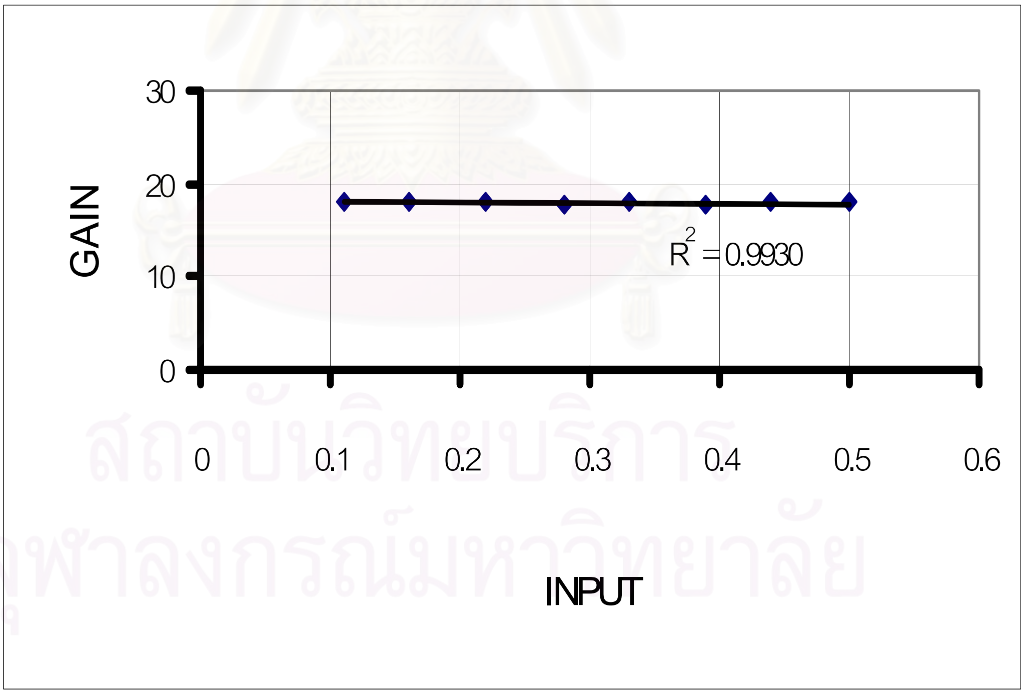


ก.สัญญาณทางเข้า ข.สัญญาณทางออก

รูปที่ 4.2 แผนภาพสัญญาณพัลส์ทางเข้าและออกจากวงจรขยายสัญญาณพัลส์

ตารางที่ 4.1 ผลทดสอบความเป็นเชิงเส้นของอัตราขยายแบบดิฟเฟอเรนเชียล

สัญญาณพัลส์ ทางเข้า (V)	สัญญาณพัลส์ ทางออก (V)	อัตราขยาย
0.315	2	6.25
0.48	3	6.25
0.63	4	6.34
0.79	5	6.32
0.96	6	6.25
1.12	7	6.25
1.28	8	6.25
1.43	9	6.25



รูปที่ 4.3 เส้นกราฟความเป็นเชิงเส้นของอัตราขยายซึ่งทดสอบแบบดิฟเฟอเรนเชียล

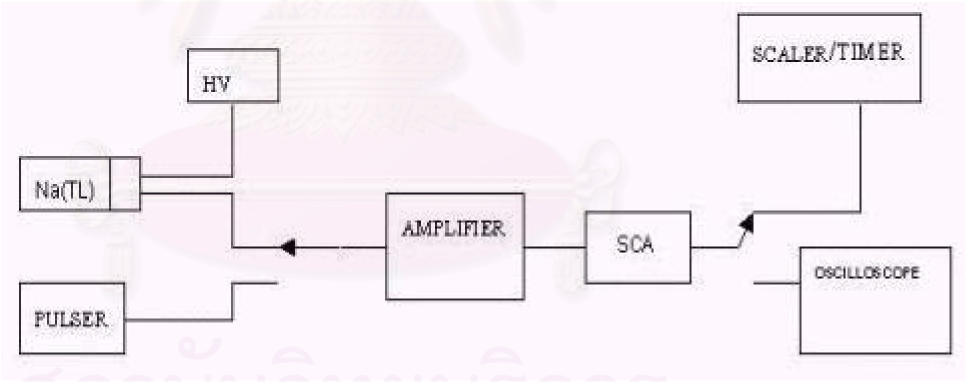
4.2 การทดสอบวงจรวิเคราะห์พลังงานแบบช่องเดี่ยว

4.2.1 เครื่องมือและอุปกรณ์

1. เครื่องกำเนิดสัญญาณเลียนแบบหัววัดรังสีของ ORTEC รุ่น 807
2. อุปกรณ์นับรังสีและอุปกรณ์ตั้งเวลา (Scaler/timer) ของ Canberra รุ่น 1772
3. เครื่องวัดสัญญาณไฟฟ้า (Oscilloscope) รุ่น HM1507-3
4. ระบบนับรังสีที่พัฒนาขึ้นได้แก่วงจรขยายสัญญาณพัลส์และวงจรวิเคราะห์พลังงานแบบช่องเดี่ยว

4.2.2 ขั้นตอนการทดสอบ

การทดสอบวงจรวิเคราะห์พลังงานแบบช่องเดี่ยวเป็นการทดสอบความเป็นเชิงเส้นของสเกลศักดาไฟฟ้าอ้างอิงของ LLD และ ΔE



รูปที่ 4.4 แผนภาพการจัดอุปกรณ์ทดสอบวงจรวิเคราะห์พลังงานแบบช่องเดี่ยว

1. จัดอุปกรณ์เพื่อทดสอบการทำงานของ SCA ดังแผนภาพในรูปที่.4.4 (ตำแหน่ง สวิทซ์ A)

2. ทดสอบความเป็นเชิงเส้นของสเกลศักดาไฟฟ้าอ้างอิง LLD โดยการแปรเปลี่ยนค่าความสูงของพัลส์และบันทึกสเกลศักดาไฟฟ้าอ้างอิง ณ ตำแหน่งที่เกิด HT (half triggering) ดังตารางที่ 4.2

3. ตั้งศักดาอ้างอิง LLD ที่ 1.0 V และทดสอบความเป็นเชิงเส้นของสเกลศักดาไฟฟ้าอ้างอิง E โΔยการแปรเปลี่ยนค่าความสูงของพัลส์และบันทึกสเกลศักดาไฟฟ้าอ้างอิง ณ ตำแหน่งที่เกิด HT ดังตารางที่ 4.3

4.2.3 ผลการทดสอบ

ผลการสอบเป็นเชิงเส้นของสเกลศักดาไฟฟ้าอ้างอิงของ LLD และ ΔE ให้ผลตามตารางที่ 4.2 และ 4.3

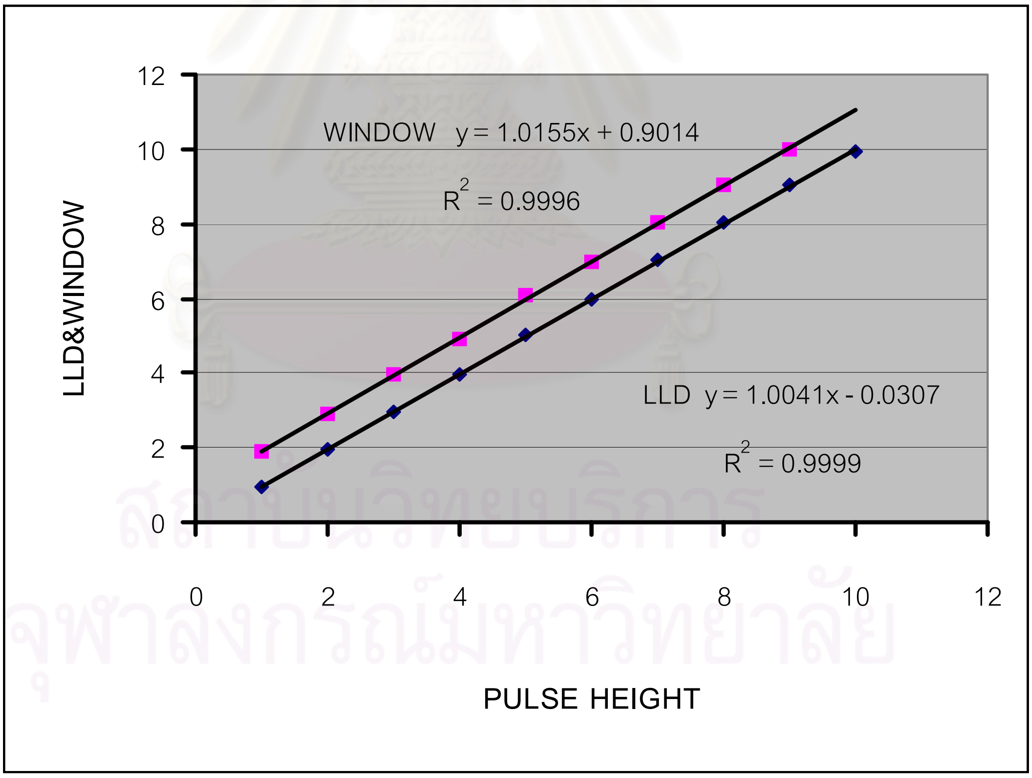
ตารางที่ 4.2 ผลทดสอบความเป็นเชิงเส้นของสเกล LLD

ความสูงของพัลส์	สเกล LLD(V)
1.0	0.96
2.0	1.96
3.0	2.98
4.0	3.99
5.0	5.01
6.0	6.00
7.0	7.01
8.0	8.04
9.0	9.02
10.0	9.95

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ตารางที่ 4.3 ผลทดสอบความเป็นเชิงเส้นของสเกล ΔE

ความสูงของพัลส์	สเกล ΔE (V)
1.0	1.92
2.0	2.89
3.0	3.99
4.0	4.89
5.0	6.08
6.0	6.98
7.0	8.01
8.0	9.05
9.0	10.00



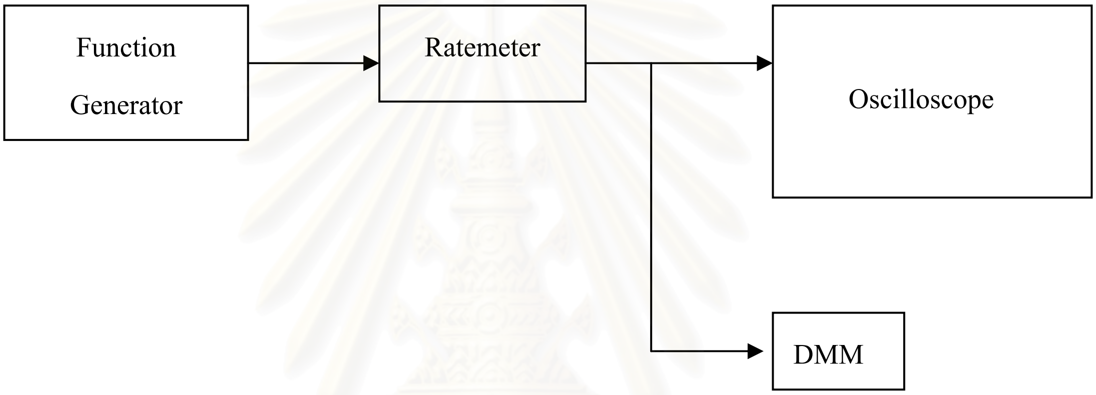
รูปที่ 4.5 เส้นกราฟความเป็นเชิงเส้นของสเกลศักดาไฟฟ้าอ้างอิง LLD และ ΔE

4.3 การทดสอบวงจรเรตมิเตอร์

4.3.1 เครื่องมือและอุปกรณ์

1. เครื่องกำเนิดรูปสัญญาณ (function generator)
2. วงจรเรตมิเตอร์ที่พัฒนาขึ้น
3. เครื่องวัดปริมาณไฟฟ้า (digital multimeter)

4.3.2 ขั้นตอนการทดสอบ



รูปที่ 4.6 แผนภาพการจัดอุปกรณ์ทดสอบเรตมิเตอร์

1. จัดอุปกรณ์ทดสอบเรตมิเตอร์
2. เลือกย่านการทำงานของเรตมิเตอร์ที่ X1 (10^0)
3. ป้อนสัญญาณพัลส์จาก Function generator ให้กับวงจรเรตมิเตอร์โดยเริ่มปรับความถี่ตั้งแต่ 0 ถึง 100 เฮิรตซ์ โดยการเพิ่มความถี่ครั้งละ 10 เฮิรตซ์
4. อ่านและบันทึกค่าที่อ่านได้จาก DMM และสังเกตลักษณะของสัญญาณที่ปรากฏบนเครื่องอ่านรูปสัญญาณ
5. ทำซ้ำจากข้อ 2 ถึงข้อ 4 แต่เปลี่ยนย่านการทำงานเป็น X 10 (10^1) และปรับความถี่ตั้งแต่ 100 ถึง 1 กิโลเฮิรตซ์ โดยเพิ่มความถี่ครั้งละ 100 ฮิรตซ์
6. ทำซ้ำ ในข้อ 5 แต่เลือกย่านการทำงาน X 100 (10^2) และความถี่ 1 ถึง 10 กิโลเฮิรตซ์ เพิ่มความถี่ครั้งละ 1 กิโลเฮิรตซ์
7. ทำซ้ำในข้อ 6 แต่เลือกย่านการทำงาน X 1000 (10^3) และความถี่ 10 ถึง 100 กิโลเฮิรตซ์ เพิ่มความถี่ครั้งละ 10 กิโลเฮิรตซ์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

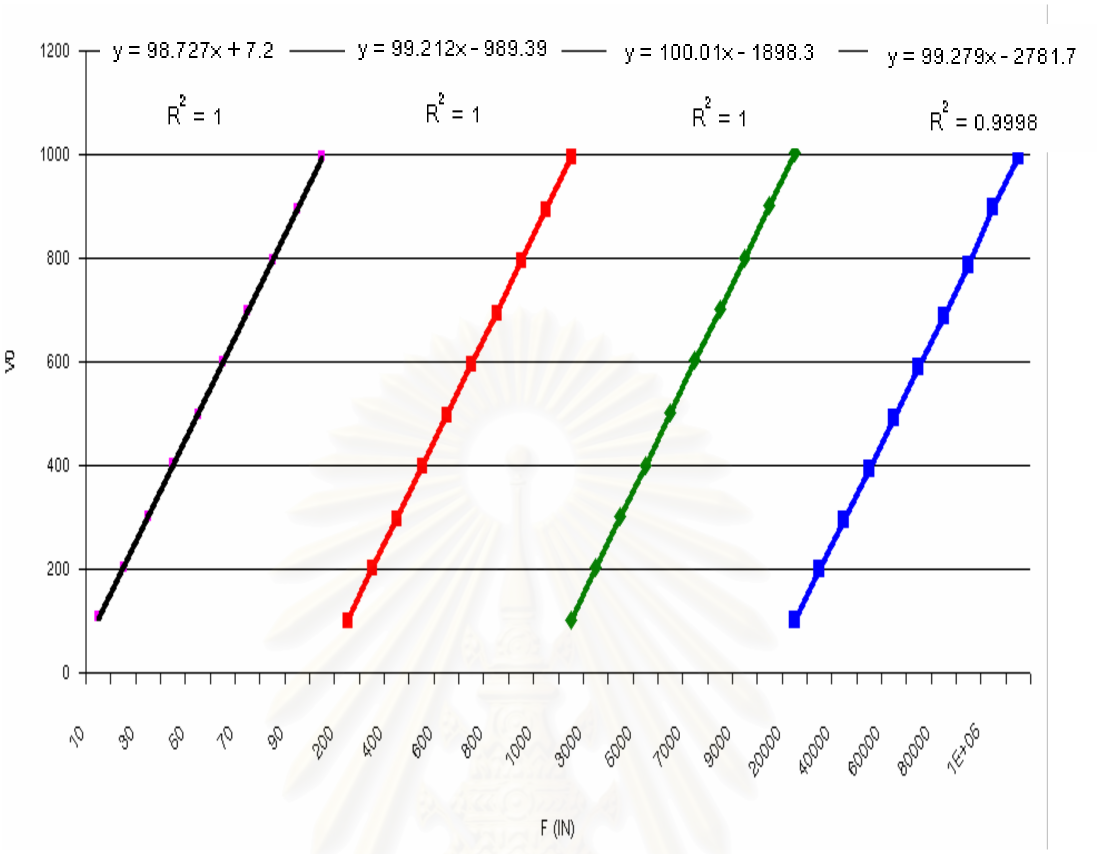
4.3.3 ผลการทดสอบ

ความเป็นเชิงเส้นของสเกลศักดาไฟฟ้าที่ได้จากทางออกของวงจรเรตมิเตอร์กับความถี่ที่ป้อนเข้าทางด้านขาเข้าของวงจรแต่ละย่านการทำงานได้ผลตามตารางที่ 4.4 และเส้นกราฟความเป็นเชิงเส้นแสดงดังรูปที่ 4.7

ตารางที่ 4.4 ผลการทดสอบความเป็นเชิงเส้นของเรตมิเตอร์

Range X 1		Range X 10		Range X 100		Range X 1000	
F(IN) Hz	Vo (mV)	F(IN) Hz	Vo (mV)	F(IN) kHz	Vo (mV)	F(IN) kHz	Vo (mV)
10	107	100	103	1	103	10	101
20	205	200	202	2	202	20	199
30	303	300	300	3	302	30	296
40	402	400	399	4	401	40	394
50	500	500	498	5	501	50	492
60	599	600	597	6	602	60	590
70	698	700	696	7	703	70	688
80	796	800	797	8	801	80	787
90	896	900	896	9	902	90	899
100	996	1000	996	10	1003	100	995

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

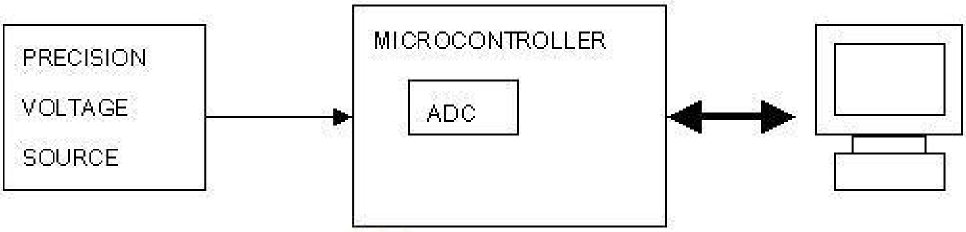


รูปที่ 4.7 เส้นกราฟความเป็นเชิงเส้นของเรตมิเตอร์

4.4 การทดสอบวงจรแปลงสัญญาณเชิงตัวเลข (ADC)

4.4.1 เครื่องมือและอุปกรณ์

1. แหล่งจ่ายไฟปรับค่าได้เที่ยงตรงสูง
2. ไมโครคอมพิวเตอร์พร้อมโปรแกรมเครื่องวัดแบบเสมือนสำหรับถ่ายโอนข้อมูล
3. วงจรแปลงสัญญาณเชิงตัวเลขที่พัฒนาขึ้น(อยู่ร่วมกับไมโครคอนโทรลเลอร์)



รูปที่ 4.8 แผนภาพการจัดอุปกรณ์ทดสอบวงจรแปลงสัญญาณเชิงตัวเลข

4.4.2 ขั้นตอนการทดสอบ

1. จัดอุปกรณ์ทดลองดังภาพรูปที่ 4.8
2. โหลดโปรแกรมสำรหรับถ่ายโอนข้อมูลให้ไมโครคอมพิวเตอร์พร้อมรับข้อมูลเชิงตัวเลขจากวงจรแปลงสัญญาณเชิงตัวเลข จากนั้นแปรเปลี่ยนศักดาไฟฟ้าทางเข้าและบันทึกข้อมูลเชิงตัวเลขจากไมโครคอมพิวเตอร์ดังในตารางที่ 4.5

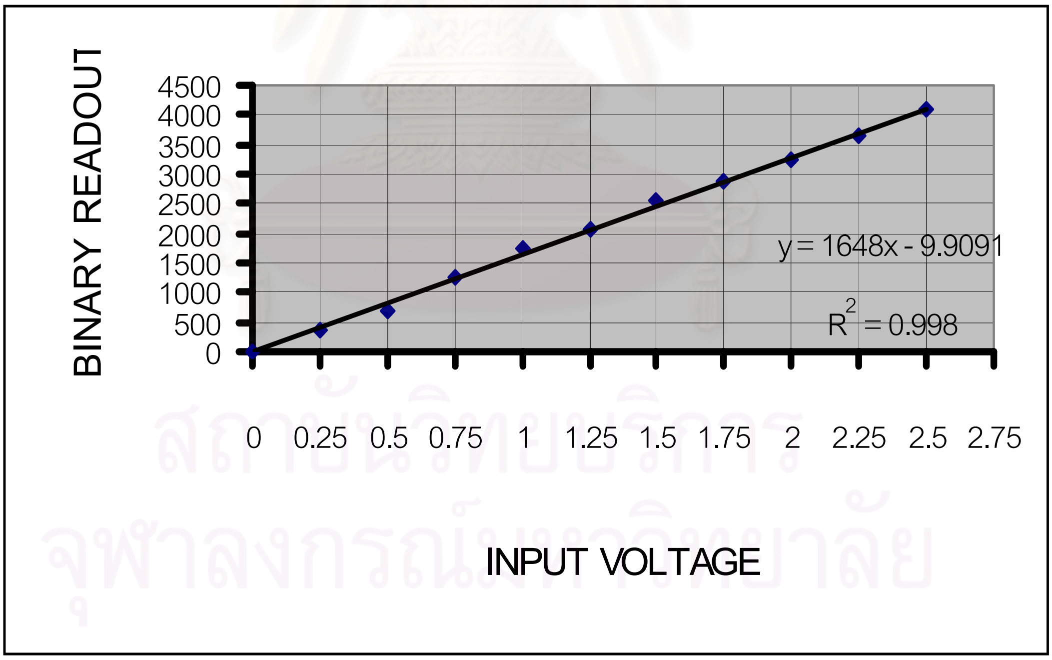
4.4.3 ผลการทดสอบ

ผลการทดสอบความเป็นเชิงเส้นของวงจรแปลงสัญญาณเชิงตัวเลข เป็นไปตามตารางที่ 4.5 และเส้นกราฟความสัมพันธ์ของศักดาไฟฟ้าทางเข้าและข้อมูลเชิงตัวเลขในรูปที่ 4.9 มีค่าสหสัมพันธ์ความเป็นเชิงเส้นเท่ากับ 0.9980

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ตารางที่ 4.5 ผลทดสอบการแปลงสัญญาณเชิงตัวเลขของวงจร ADC

ศักดาไฟฟ้า (V)	ค่าที่แปลงได้
0	0
0.25	374
0.50	701
0.75	1242
1.00	1723
1.25	2073
1.50	2571
1.75	2881
2.00	3246
2.25	3645
2.50	4095

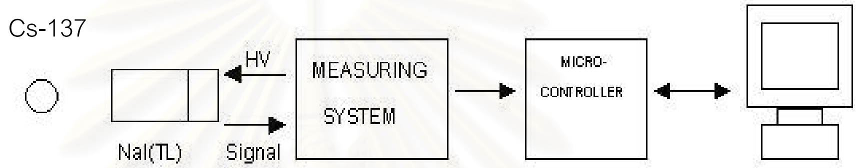


รูปที่ 4.9 เส้นกราฟความเป็นเชิงเส้นของการแปลงสัญญาณเชิงเลขของวงจร ADC

4.5 การทดลองระบบวิเคราะห์พลังงานแบบ SCA SWEEP

4.5.1 เครื่องมือและอุปกรณ์

1. ต้นกำเนิดรังสี Cs - 137 ความแรง 10 uCi
2. หัววัดรังสีโซเดียมไอโอไดด์(ทัลเลียม)ขนาด 1”x1”
3. ระบบวัดรังสีที่พัฒนาขึ้น
4. ไมโครคอนโทรลเลอร์พร้อมโปรแกรมมอนิเตอร์ที่พัฒนาขึ้น
5. โปรแกรมเครื่องวัดนิวเคลียร์แบบเสมือนที่พัฒนาขึ้น



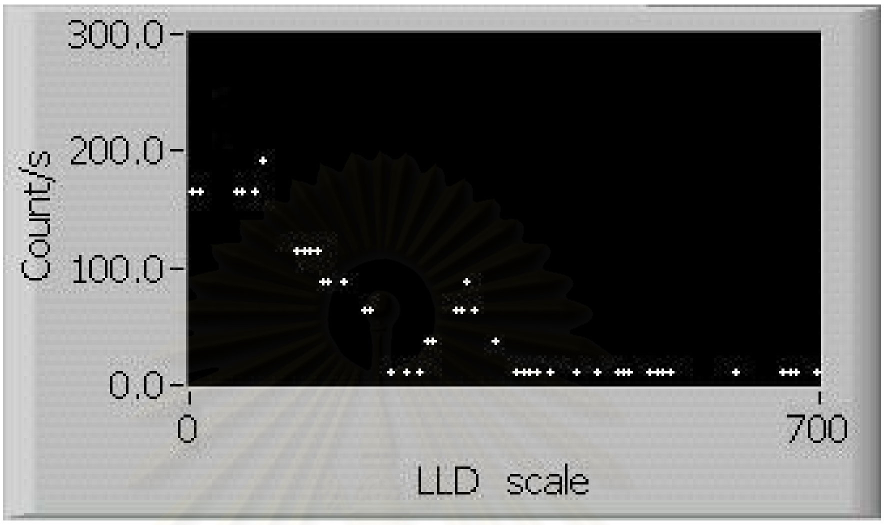
รูปที่ 4.10 แผนภาพการจัดระบบวิเคราห์พลังงานแบบ SCA SWEEP

4.5.2 ขั้นตอนการทดสอบ

1. จัดอุปกรณ์ทดสอบดังในแผนภาพรูปที่ 4.11
2. ปรับแหล่งจ่ายไฟฟ้าศักดาสูง ณ จุดทำงาน (850 โวล์ต) พร้อมทั้งตั้งช่องวิเคราะห์พลังงานของวงจรวิเคราะห์พลังงานแบบช่องเดี่ยวให้วิเคราะห์พลังงานเฉพาะ 662 KeVของธาตุ Cs - 137
3. โปรแกรมเครื่องมือวัดนิวเคลียร์แบบเสมือนโดยเลือกระบบวัดรังสีแบบวิเคราะห์พลังงานแบบ SCA SWEEPผ่านการอ่านข้อมูลของไมโครคอนโทรลเลอร์เพื่อวิเคราะห์สเปกตรัมโดยอัตโนมัติ

4.5.3 ผลการทดสอบ

ผลการวิเคราะห์สเปกตรัมของ Cs - 137 แสดงในรูปที่ 4.11 เมื่อใช้ไบอัส 850 โวล์ต



รูปที่ 4.11 แผนภาพสเปกตรัมของ Cs – 137

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 5

สรุปผลการวิจัยและเสนอแนะ

5.1 สรุปผลการวิจัย

จากผลการพัฒนาเครื่องมือวัดนิวเคลียร์แบบเสมือนบนไมโครคอมพิวเตอร์ได้ข้อมูลสรุปดังนี้

1. ผลการพัฒนาเครื่องต้นแบบนี้พบว่ามีความเป็นไปได้ในการที่จะพัฒนาเครื่องมือวัดนิวเคลียร์แบบเสมือนบนไมโครคอมพิวเตอร์โดยใช้วัสดุและอุปกรณ์ที่หาได้ภายในประเทศเป็นส่วนใหญ่ ยกเว้นต้นกำเนิดรังสีและหัววัดรังสีเท่านั้นที่จำเป็นต้องสั่งซื้อจากต่างประเทศโดยตรง นอกจากนี้ในปัจจุบันผู้นำเข้าอุปกรณ์และชิ้นส่วนอิเล็กทรอนิกส์มีการนำเข้าผลิตภัณฑ์ทันสมัยและมีคุณภาพสูงทำให้การออกแบบเพื่อประกอบเครื่องมือวัดมีขนาดกระทัดรัดและมีความเชื่อมั่นในการทำงานสูงขึ้น

2. การใช้ไมโครคอนโทรลเลอร์ควบคุมการทำงานของระบบวัดและประมวลผลการวัดปริมาณรังสีจะช่วยลดความซับซ้อนของวงจรอิเล็กทรอนิกส์ลง รวมทั้งลดการสูญเสียเวลาในการออกแบบวงจรอิเล็กทรอนิกส์และแผ่นพิมพ์วงจรและเนื่องจากเทคโนโลยีความก้าวหน้าในการโปรแกรมสู่ไมโครคอนโทรลเลอร์ที่ก้าวหน้าทำให้มีความสะดวกและยืดหยุ่นมากขึ้นในการพัฒนาโปรแกรมมอนิเตอร์สำหรับควบคุมการทำงานของระบบ

3. การพัฒนาการเชื่อมโยงสัญญาณโดยใช้พอร์ตขนานของไมโครคอมพิวเตอร์ในการรับและส่งข้อมูลนั้นพบว่าแม้จะมีความซับซ้อนของการควบคุมในการรับส่งข้อมูลให้ได้ 16 บิตเพราะในการส่งข้อมูลธรรมดาของพรินเตอร์จะเป็น8บิต แต่ข้อมูลที่ได้จะมีความเร็วกว่าเมื่อใช้พอร์ตอนุกรมซึ่งจำเป็นในการใช้งานกับอุปกรณ์วัดทางนิวเคลียร์ซึ่งมีลักษณะของข้อมูลแบบสุ่ม (RANDOM)

4. การพัฒนาโปรแกรมเครื่องมือวัดแบบเสมือนเพื่อควบคุมการทำงานและแสดงผลของข้อมูลต่างๆจะช่วยให้สามารถเพิ่มสมรรถนะของระบบได้อย่างมากเนื่องจากออกแบบโปรแกรมตามความต้องการของผู้ใช้งานได้ไม่จำกัดทำให้ระบบสามารถขยายออกไปได้มากตาม

การประยุกต์ของการเขียนโปรแกรมและจะลดการใช้อุปกรณ์ส่วนที่เป็นหน้าปัทม์หรือสวิทช์บางอย่างซึ่งจัดหาค่อนข้างยากและราคาแพง

5. ผลการทดสอบเครื่องวัดรังสีที่พัฒนาขึ้นพบว่า ด้านทางเข้าของสัญญาณของวงจรขยายสัญญาณพัลส์สามารถรับสัญญาณพัลส์ขาลบโดยปรับอัตราขยายสัญญาณจากภาคขยายส่วนหน้าได้ และภาคขยายหลักให้สัญญาณออกในรูปยูนิโพล่าร์ที่มีความสูงของพัลส์ 0 ถึง 10 โวล์ตในส่วนของวงจรวิเคราะห์พลังงานแบบช่องเดี่ยวทำงานแบบ normal mode และ window mode โดยศักดาไฟฟ้าอ้างอิง LLD ปรับค่าได้จาก 0 ถึง 10 โวล์ตและศักดาไฟฟ้าอ้างอิง (Δ E) ปรับค่าได้ 0 ถึง 10 โวล์ตหรือ 0 ถึง 1 โวล์ต ส่วนท้ายสุดของระบบวัดรังสีคือ เรตมิเตอร์ สามารถเลือกค่าเต็มสเกลของการวัดอัตรานับรังสีได้จาก 100 cps 1 kcps 10 kcps และ100 kcps

5.2 ปัญหาและอุปสรรค

1. ปัญหาในการออกแบบและประกอบเครื่องต้นแบบที่พบได้แก่ในการออกแบบที่ต้องรวมกราวด์ของแหล่งจ่ายไฟของระบบวัดที่ออกแบบกับส่วนของไมโครคอมพิวเตอร์ซึ่งมีแหล่งจ่ายไฟแบบสวิทต์ชิ่ง ซึ่งจะเป็นส่วนที่ผลิตสัญญาณรบกวนออกมาด้วยทำให้ประสบปัญหาเรื่องสัญญาณรบกวนทั้งในส่วนของวงจรขยายสัญญาณ วงจรวิเคราะห์พลังงานแบบช่องเดี่ยวซึ่งต้องออกแบบส่วนกันสัญญาณรบกวนทำให้ประกอบได้ลำบาก

2. ปัญหาการเชื่อมโยงสัญญาณแบบสองทิศทางของข้อมูลในพอร์ตดาต้าของพอร์ตขนานของไมโครคอมพิวเตอร์ไม่สามารถใช้กับคอมพิวเตอร์รุ่นเก่าที่เป็น SPP MODE อย่างเดียวได้เนื่องจากต้องปรับเป็น EPP MODE ซึ่งจะมีในเครื่องคอมพิวเตอร์รุ่นหลังจาก CPU 486 เป็นต้นมา

5.3 ข้อเสนอแนะ

1. เครื่องวัดและส่วนควบคุมควรออกแบบเป็นโมดูลอิสระ เพื่อความสะดวกและลดเวลาในการซ่อมบำรุง เมื่อเกิดปัญหาขัดข้อง

2. เครื่องวัดนิวเคลียร์แบบเสมือนที่พัฒนาขึ้นจะเป็นแนวทางในการปรับสมรรถนะของเครื่องวัดนิวเคลียร์แบบโมดูลล่าร์แบบเก่าซึ่งอาจจะมีปัญหาของอุปกรณ์ส่วนภายนอก เช่นส่วนสวิตช์ Selector ส่วนแสดงผลตัวปรับต่างๆ และส่วนของวงจรยังใช้งานได้โดยสามารถนำกลับมาทำใช้ใหม่ (Refurbishment) โดยใช้วิธีการเครื่องมือวัดแบบเสมือนเข้าช่วยแก้ปัญหา

3.เนื่องจากการเชื่อมโยงผ่านพอร์ต USB มีความก้าวหน้าไปรวดเร็วดังนั้นการควบคุมผ่าน USB โดยการแปลงผ่านส่วนวงจรการแปลงพอร์ตขนานเป็นพอร์ตUSBซึ่งมีไอซีแปลงจำหน่ายโดยสามารถจะเพิ่มสมรรถนะการอินเทอร์เฟสได้โดยเพิ่มส่วนของข้อดีของพอร์ต USB มารวมกับการควบคุมของพอร์ตขนานซึ่งจะเพิ่มความสะดวกยิ่งขึ้นสำหรับการเขียนโปรแกรมไดร์เวอร์

รายการอ้างอิง

1. สุวิทย์ ปุณณชัยยะ. Nuclear Radiation Detection and Instrumentation. เอกสารการสอนวิชา 2111606นิวเคลียร์เทคโนโลยี คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย, 2538
2 เดโช ทองอร่าม .การพัฒนาระบบควบคุมความหนาแบบนิวคลีโอนิกสำหรับเครื่องรีดโลหะบาง. วิทยานิพนธ์ปริญญามหาบัณฑิต ภาควิชานิวเคลียร์เทคโนโลยี คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย,2538.
3. ธีรบูลย์ หล่อวิเชียรรุ่ง. เรียนรู้และปฏิบัติการระบบดาต้าแอกควิซิชั่น, หน้า 6-30. กรุงเทพมหานคร: บริษัท อินโนเวตีฟเอ็กเพอริเมนต์ จำกัด, 2544.
4. P.W Nicholson. Nuclear Electronics.(n.p): John Wiley & sons, 1974
5. Glenn F. Knoll. Radiation Detection and Measurment. 3rd ed. (n.p) : John Wiley & sons, 1999
6. Nicholas Tsoulfanidid. Measurment and Detection of Radiation. (n.p) :McGraw Hill, 1983
7. Dhanajay V.Gadre.Programming the parallel port. (n.p) :CMP Books,1998
8. P.A. Egelstaff and E.R. Rae. Proceedings Conference on Automatic Acquisition and Reduction of Nuclear Data. (n.p) :EANDC Karlsruhe,1964
9. A.M Boyaski. Proceedings for the Skytop conference on computer systems in experimental nuclear physics. (n.p) : Boyasi, 1969
10. S. Nuccio and C. Spataro. Approaches to Evaluate the Virtual Instrumentation Measurement Uncertainties.IEEE Instrumentation and Measurment. Vol.12(2001) : 84 – 89

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ภาคผนวก

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ภาคผนวก ก.

คุณลักษณะและรายละเอียดของไมโครคอนโทรลเลอร์ AduC812

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

SPECIFICATIONS[1, 2]

($AV_{DD} = DV_{DD}$ = 3.0 V or 5.0 V ± 10%, REF_{IN}/REF_{OUT} = 2.5 V Internal Reference, MCLKIN = 11.0592 MHz, f_{SAMPLE} = 200 kHz, DAC V_{OUT} Load to AGND; R_L = 2 kΩ, C_L = 100 pF. All specifications $T_A = T_{MIN}$ to T_{MAX}, unless otherwise noted.)

Parameter	ADuC812BS V_{DD} = 5 V	ADuC812BS V_{DD} = 3 V	Unit	Test Conditions/Comments
ADC CHANNEL SPECIFICATIONS				
DC ACCURACY[3, 4]				
Resolution	12	12	Bits	
Integral Nonlinearity	±1/2	±1/2	LSB typ	f_{SAMPLE} = 100 kHz
	±1.5	±1.5	LSB max	f_{SAMPLE} = 100 kHz
	±1.5	±1.5	LSB typ	f_{SAMPLE} = 200 kHz
Differential Nonlinearity	±1	±1	LSB typ	f_{SAMPLE} = 100 kHz. Guaranteed No Missing Codes at 5 V
CALIBRATED ENDPOINT ERRORS[5, 6]				
Offset Error	±5	±5	LSB max	
	±1	±1	LSB typ	
Offset Error Match	1	1	LSB typ	
Gain Error	±6	±6	LSB max	
	±1	±1	LSB typ	
Gain Error Match	1.5	1.5	LSB typ	
USER SYSTEM CALIBRATION[7]				
Offset Calibration Range	±5	±5	% of V_{REF} typ	
Gain Calibration Range	±2.5	±2.5	% of V_{REF} typ	
DYNAMIC PERFORMANCE				f_{IN} = 10 kHz Sine Wave f_{SAMPLE} = 100 kHz
Signal-to-Noise Ratio (SNR)[8]	70	70	dB typ	
Total Harmonic Distortion (THD)	–78	–78	dB typ	
Peak Harmonic or Spurious Noise	–78	–78	dB typ	
ANALOG INPUT				
Input Voltage Ranges	0 to V_{REF}	0 to V_{REF}	V	
Leakage Current	±1	±1	μA max	
	±0.1	±0.1	μA typ	
Input Capacitance[9]	20	20	pF max	
TEMPERATURE SENSOR[10]				
Voltage Output at 25°C	600	600	mV typ	Can vary significantly (> ±20%)
Voltage TC	–3.0	–3.0	mV/°C typ	from device to device
DAC CHANNEL SPECIFICATIONS				
DC ACCURACY[11]				
Resolution	12	12	Bits	
Relative Accuracy	±3	±3	LSB typ	
Differential Nonlinearity	±0.5	±1	LSB typ	Guaranteed 12-Bit Monotonic
Offset Error	±60	±60	mV max	
	±15	±15	mV typ	
Full-Scale Error	±30	±30	mV max	
	±10	±10	mV typ	
Full-Scale Mismatch	±0.5	±0.5	% typ	% of Full-Scale on DAC1
ANALOG OUTPUTS				
Voltage Range_0	0 to V_{REF}	0 to V_{REF}	V typ	
Voltage Range_1	0 to V_{DD}	0 to V_{DD}	V typ	
Resistive Load	10	10	kΩ typ	
Capacitive Load	100	100	pF typ	
Output Impedance	0.5	0.5	Ω typ	
I_{SINK}	50	50	μA typ	

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ADuC812

SPECIFICATIONS[1, 2] (continued)

Parameter	ADuC812BS		Unit	Test Conditions/Comments
	V_{DD} = 5 V	V_{DD} = 3 V		
DAC AC CHARACTERISTICS				
Voltage Output Settling Time	15	15	µs typ	Full-Scale Settling Time to within 1/2 LSB of Final Value
Digital-to-Analog Glitch Energy	10	10	nV sec typ	1 LSB Change at Major Carry
REFERENCE INPUT/OUTPUT				
REF_{IN} Input Voltage Range[9]	2.3/V_{DD}	2.3/V_{DD}	V min/max	
Input Impedance	150	150	kΩ typ	
REF_{OUT} Output Voltage	2.5 ± 2.5%	2.5 ± 2.5%	V min/max	Initial Tolerance @ 25°C
	2.5	2.5	V typ	
REF_{OUT} Tempco	100	100	ppm/°C typ	
FLASH/EE MEMORY PERFORMANCE CHARACTERISTICS[12, 13]				
Endurance	10,000		Cycles min	
	50,000	50,000	Cycles typ	
Data Retention	10		Years min	
WATCHDOG TIMER CHARACTERISTICS				
Oscillator Frequency	64	64	kHz typ	
POWER SUPPLY MONITOR CHARACTERISTICS				
Power Supply Trip Point Accuracy	±2.5	±2.5	% of Selected Nominal Trip Point Voltage max	
	±1.0	±1.0	% of Selected Nominal Trip Point Voltage typ	
DIGITAL INPUTS				
Input High Voltage (V_{INH})	2.4	2.4	V min	
XTAL1 Input High Voltage (V_{INH}) Only	4		V min	
Input Low Voltage (V_{INL})	0.8	0.8	V max	
Input Leakage Current (Port 0, $\overline{EA}$)	±10	±10	µA max	V_{IN} = 0 V or V_{DD}
	±1	±1	µA typ	V_{IN} = 0 V or V_{DD}
Logic 1 Input Current (All Digital Inputs)	±10	±10	µA max	V_{IN} = V_{DD}
	±1	±1	µA typ	V_{IN} = V_{DD}
Logic 0 Input Current (Port 1, 2, 3)	–80	–40	µA max	
	–40	–20	µA typ	V_{IL} = 450 mV
Logic 1-0 Transition Current (Port 1, 2, 3)	–700	–500	µA max	V_{IL} = 2 V
	–400	–200	µA typ	V_{IL} = 2 V
Input Capacitance	10	10	pF typ	

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

Parameter	ADuC812BS V_{DD} = 5 V	ADuC812BS V_{DD} = 3 V	Unit	Test Conditions/Comments
DIGITAL OUTPUTS				
Output High Voltage (V_{OH})	2.4	2.4	V min	V_{DD} = 4.5 V to 5.5 V I_{SOURCE} = 80 µA
	4.0	2.6	V typ	V_{DD} = 2.7 V to 3.3 V I_{SOURCE} = 20 µA
Output Low Voltage (V_{OL})				
ALE, PSEN, Ports 0 and 2	0.4	0.4	V max	I_{SINK} = 1.6 mA
	0.2	0.2	V typ	I_{SINK} = 1.6 mA
Port 3	0.4	0.4	V max	I_{SINK} = 8 mA
	0.2	0.2	V typ	I_{SINK} = 8 mA
Floating State Leakage Current	±10	±10	µA max	
	±1	±1	µA typ	
Floating State Output Capacitance	10	10	pF typ	
POWER REQUIREMENTS[14, 15, 16]				
I_{DD} Normal Mode[17]	43	25	mA max	MCLKIN = 16 MHz
	32	16	mA typ	MCLKIN = 16 MHz
	26	12	mA typ	MCLKIN = 12 MHz
	8	3	mA typ	MCLKIN = 1 MHz
I_{DD} Idle Mode	25	10	mA max	MCLKIN = 16 MHz
	18	6	mA typ	MCLKIN = 16 MHz
	15	6	mA typ	MCLKIN = 12 MHz
	7	2	mA typ	MCLKIN = 1 MHz
I_{DD} Power-Down Mode[18]	30	15	µA max	
	5	5	µA typ	

NOTES

1 Specifications apply after calibration.

2 Temperature range –40°C to +85°C.

3 Linearity is guaranteed during normal MicroConverter core operation.

4 Linearity may degrade when programming or erasing the 640 byte Flash/EE space during ADC conversion times due to on-chip charge pump activity.

5 Measured in production at V_{DD} = 5 V after Software Calibration Routine at 25°C only.

6 User may need to execute Software Calibration Routine to achieve these specifications, which are configuration dependent.

7 The offset and gain calibration spans are defined as the voltage range of user system offset and gain errors that the ADuC812 can compensate.

8 SNR calculation includes distortion and noise components.

9 Specification is not production tested, but is supported by characterization data at initial product release.

10 The temperature sensor will give a measure of the die temperature directly; air temperature can be inferred from this result.

11 DAC linearity is calculated using:
Reduced code range of 48 to 4095, 0 to V_{REF} range
Reduced code range of 48 to 3995, 0 to V_{DD} range
DAC output load = 10 kΩ and 50 pF.

12 Flash/EE Memory Performance Specifications are qualified as per JEDEC Specification (Data Retention) and JEDEC Draft Specification A117 (Endurance).

13 Endurance Cycling is evaluated under the following conditions:
Mode = Byte Programming, Page Erase Cycling
Cycle Pattern = 00H to FFH
Erase Time = 20 ms
Program Time = 100 µs

14 I_{DD} at other MCLKIN frequencies is typically given by:
Normal Mode (V_{DD} = 5 V): I_{DD} = (1.6 nAs × MCLKIN) + 6 mA
Normal Mode (V_{DD} = 3 V): I_{DD} = (0.8 nAs × MCLKIN) + 3 mA
Idle Mode (V_{DD} = 5 V): I_{DD} = (0.75 nAs × MCLKIN) + 6 mA
Idle Mode (V_{DD} = 3 V): I_{DD} = (0.25 nAs × MCLKIN) + 3 mA
where MCLKIN is the oscillator frequency in MHz and resultant I_{DD} values are in mA.

15 I_{DD} currents are expressed as a summation of analog and digital power supply currents during normal MicroConverter operation.

16 I_{DD} is not measured during Flash/EE program or erase cycles; I_{DD} will typically increase by 10 mA during these cycles.

17 Analog I_{DD} = 2 mA (typ) in normal operation (internal V_{REF}, ADC, and DAC peripherals powered on).

18 EA = Port0 = DV_{DD}, XTAL1 (Input) tied to DV_{DD}, during this measurement.

Typical specifications are not production tested, but are supported by characterization data at initial product release.

Timing Specifications—See Pages 46–55.

Specifications subject to change without notice.

Please refer to User Guide, Quick Reference Guide, Application Notes, and Silicon Errata Sheet at www.analog.com/microconverter for additional information.

ADuC812

ABSOLUTE MAXIMUM RATINGS*

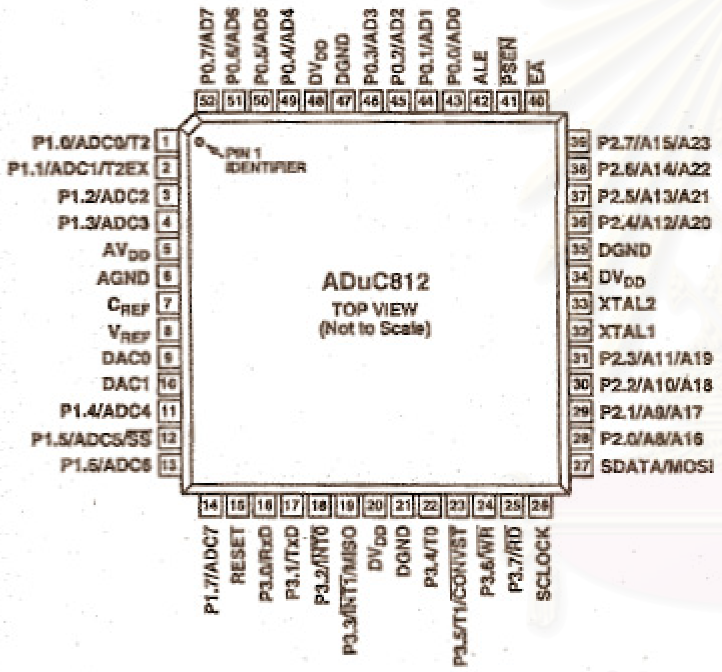
(T_A = 25°C, unless otherwise noted.)

AV_{DD} to DV_{DD}	–0.3 V to +0.3 V
AGND to DGND	–0.3 V to +0.3 V
DV_{DD} to DGND, AV_{DD} to AGND	–0.3 V to +7 V
Digital Input Voltage to DGND	–0.3 V to DV_{DD} + 0.3 V
Digital Output Voltage to DGND	–0.3 V to DV_{DD} + 0.3 V
V_{REF} to AGND	–0.3 V to AV_{DD} + 0.3 V
Analog Inputs to AGND	–0.3 V to AV_{DD} + 0.3 V
Operating Temperature Range Industrial (B Version)	–40°C to +85°C
Storage Temperature Range	–65°C to +150°C
Junction Temperature	150°C
θ_{JA} Thermal Impedance	90°C/W
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

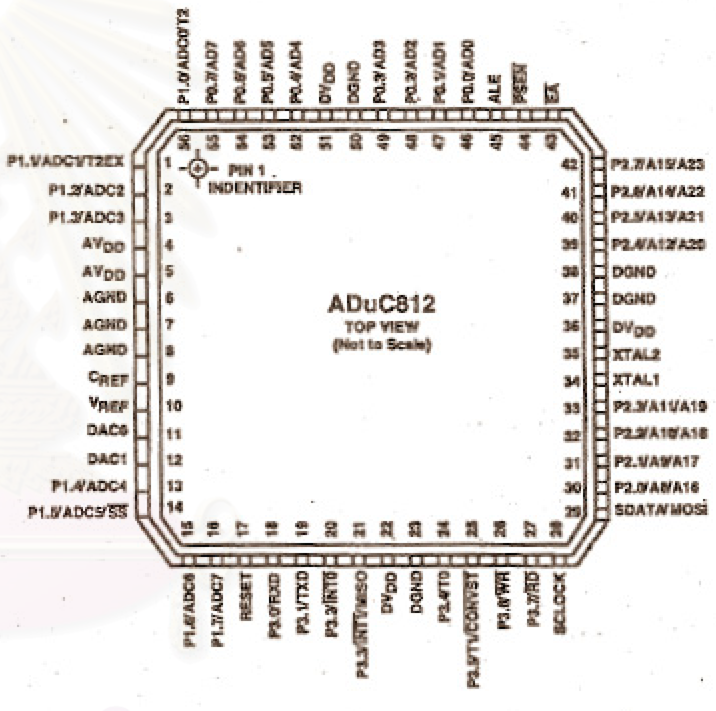
δStresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those listed in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PIN CONFIGURATIONS

52-Lead MQFP



56-Lead LFCSP



ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option
ADuC812BS	–40°C to +85°C	52-Lead Metric Quad Flat Package	S-52
ADuC812BS	–40°C to +85°C	56-Lead Lead Frame Chip Scale Package	CP-56
EVAL-ADuC812QS		QuickStart Development System	
EVAL-ADuC812QSP		QuickStart Development System Plus	

CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the ADuC812 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.

WARNING! ESD SENSITIVE DEVICE

PIN FUNCTION DESCRIPTIONS

Mnemonic	Type	Function
DV_{DD}	P	Digital Positive Supply Voltage, 3 V or 5 V Nominal.
AV_{DD}	P	Analog Positive Supply Voltage, 3 V or 5 V Nominal.
C_{REF}	I	Decoupling Input for On-Chip Reference. Connect 0.1 µF between this pin and AGND.
V_{REF}	I/O	Reference Input/Output. This pin is connected to the internal reference through a series resistor and is the reference source for the ADC. The nominal internal reference voltage is 2.5 V, which appears at the pin. This pin can be overdriven by an external reference.
AGND	G	Analog Ground. Ground reference point for the analog circuitry.
P1.0–P1.7	I	Port 1 is an 8-bit input port only. Unlike other ports, Port 1 defaults to Analog Input mode. To configure any of these Port Pins as a digital input, write a 0 to the port bit. Port 1 pins are multifunctional and share the following functionality.
ADC0–ADC7	I	Analog Inputs. Eight single-ended analog inputs. Channel selection is via ADCCON2 SFR.
T2	I	Timer 2 Digital Input. Input to Timer/Counter 2. When enabled, Counter 2 is incremented in response to a 1 to 0 transition of the T2 input.
T2EX	I	Digital Input. Capture/Reload trigger for Counter 2; also functions as an Up/Down control input for Counter 2.
$\overline{SS}$	I	Slave Select Input for the SPI Interface.
SDATA	I/O	User selectable, I^2C Compatible or SPI Data Input/Output Pin.
SCLOCK	I/O	Serial Clock Pin for I^2C Compatible or SPI Serial Interface Clock.
MOSI	I/O	SPI Master Output/Slave Input Data I/O Pin for SPI Interface.
MISO	I/O	SPI Master Input/Slave Output Data I/O Pin for SPI Serial Interface.
DAC0	O	Voltage Output from DAC0.
DAC1	O	Voltage Output from DAC1.
RESET	I	Digital Input. A high level on this pin for 24 master clock cycles while the oscillator is running resets the device. External power-on reset (POR) circuitry must be implemented to drive the RESET pin as described in the Power-On Reset Operation section.
P3.0–P3.7	I/O	Port 3 is a bidirectional port with internal pull-up resistors. Port 3 pins that have 1s written to them are pulled high by the internal pull-up resistors; in that state they can be used as inputs. As inputs, Port 3 pins being pulled externally low will source current because of the internal pull-up resistors. Port 3 pins also contain various secondary functions that are described below.
RxD	I/O	Receiver Data Input (Asynchronous) or Data Input/Output (Synchronous) of Serial (UART) Port
TxD	O	Transmitter Data Output (Asynchronous) or Clock Output (Synchronous) of Serial (UART) Port
$\overline{INT0}$	I	Interrupt 0, programmable edge or level triggered Interrupt input, $\overline{INT0}$ can be programmed to one of two priority levels. This pin can also be used as a gate control input to Timer 0.
$\overline{INT1}$	I	Interrupt 1, programmable edge or level triggered Interrupt input, $\overline{INT1}$ can be programmed to one of two priority levels. This pin can also be used as a gate control input to Timer 1.
T0	I	Timer/Counter 0 Input.
T1	I	Timer/Counter 1 Input.
$\overline{CONVST}$	I	Active Low Convert Start Logic Input for the ADC Block when the External Convert Start Function is Enabled. A low-to-high transition on this input puts the track-and-hold into its hold mode and starts conversion.
$\overline{WR}$	O	Write Control Signal, Logic Output. Latches the data byte from Port 0 into the external data memory.
$\overline{RD}$	O	Read Control Signal, Logic Output. Enables the external data memory to Port 0.
XTAL2	O	Output of the Inverting Oscillator Amplifier.
XTAL1	I	Input to the Inverting Oscillator Amplifier and to the Internal Clock Generator Circuits.
DGND	G	Digital Ground. Ground reference point for the digital circuitry.
P2.0–P2.7 (A8–A15) (A16–A23)	I/O	Port 2 is a bidirectional port with internal pull-up resistors. Port 2 pins that have 1s written to them are pulled high by the internal pull-up resistors; in that state they can be used as inputs. As inputs, Port 2 pins being pulled externally low will source current because of the internal pull-up resistors. Port 2 emits the high order address bytes during fetches from external program memory and middle and high order address bytes during accesses to the external 24-bit external data memory space.

PIN FUNCTION DESCRIPTIONS (continued)

Mnemonic	Type	Function
$\overline{PSEN}$	O	Program Store Enable, Logic Output. This output is a control signal that enables the external program memory to the bus during external fetch operations. It is active every six oscillator periods except during external data memory accesses. This pin remains high during internal program execution. $\overline{PSEN}$ can also be used to enable serial download mode when pulled low through a resistor on power-up or RESET.
ALE	O	Address Latch Enable, Logic Output. This output is used to latch the low byte (and page byte for 24-bit address space accesses) of the address into external memory during normal operation. It is activated every six oscillator periods except during an external data memory access.
$\overline{EA}$	I	External Access Enable, Logic Input. When held high, this input enables the device to fetch code from internal program memory locations 0000H to 1FFFH. When held low, this input enables the device to fetch all instructions from external program memory.
P0.7–P0.0 (A0–A7)	I/O	Port 0 is an 8-bit open-drain bidirectional I/O port. Port 0 pins that have 1s written to them float and in that state can be used as high impedance inputs. Port 0 is also the multiplexed low order address and data bus during accesses to external program or data memory. In this application, it uses strong internal pull-ups when emitting 1s.

TERMINOLOGY

ADC SPECIFICATIONS

Integral Nonlinearity

This is the maximum deviation of any code from a straight line passing through the endpoints of the ADC transfer function. The endpoints of the transfer function are zero scale, a point 1/2 LSB below the first code transition, and full scale, a point 1/2 LSB above the last code transition.

Differential Nonlinearity

This is the difference between the measured and the ideal 1 LSB change between any two adjacent codes in the ADC.

Offset Error

This is the deviation of the first code transition (0000 . . . 000) to (0000 . . . 001) from the ideal, i.e., +1/2 LSB.

Full-Scale Error

This is the deviation of the last code transition from the ideal AIN voltage (Full Scale – 1.5 LSB) after the offset error has been adjusted out.

Signal-to-(Noise + Distortion) Ratio

This is the measured ratio of signal-to-(noise + distortion) at the output of the ADC. The signal is the rms amplitude of the fundamental. Noise is the rms sum of all nonfundamental signals up to half the sampling frequency ($f_S/2$), excluding dc. The ratio is dependent upon the number of quantization levels in the digitization process; the more levels, the smaller the quantization noise. The theoretical signal-to-(noise + distortion) ratio for an ideal N-bit converter with a sine wave input is given by:

$$\textit{Signal-to-(Noise + Distortion)} = (6.02N + 1.76)\ dB$$

Thus for a 12-bit converter, this is 74 dB.

Total Harmonic Distortion

Total Harmonic Distortion is the ratio of the rms sum of the harmonics to the fundamental.

DAC SPECIFICATIONS

Relative Accuracy

Relative accuracy or endpoint linearity is a measure of the maximum deviation from a straight line passing through the endpoints of the DAC transfer function. It is measured after adjusting for zero-scale error and full-scale error.

Voltage Output Settling Time

This is the amount of time it takes for the output to settle to a specified level for a full-scale input change.

Digital-to-Analog Glitch Impulse

This is the amount of charge injected into the analog output when the inputs change state. It is specified as the area of the glitch in nV sec.

ARCHITECTURE, MAIN FEATURES

The ADuC812 is a highly integrated, true 12-bit data acquisition system. At its core, the ADuC812 incorporates a high performance 8-bit (8052 compatible) MCU with on-chip reprogrammable nonvolatile Flash program memory controlling a multichannel (eight input channels) 12-bit ADC.

The chip incorporates all secondary functions to fully support the programmable data acquisition core. These secondary functions include User Flash Memory, Watchdog Timer (WDT), Power Supply Monitor (PSM), and various industry-standard parallel and serial interfaces.

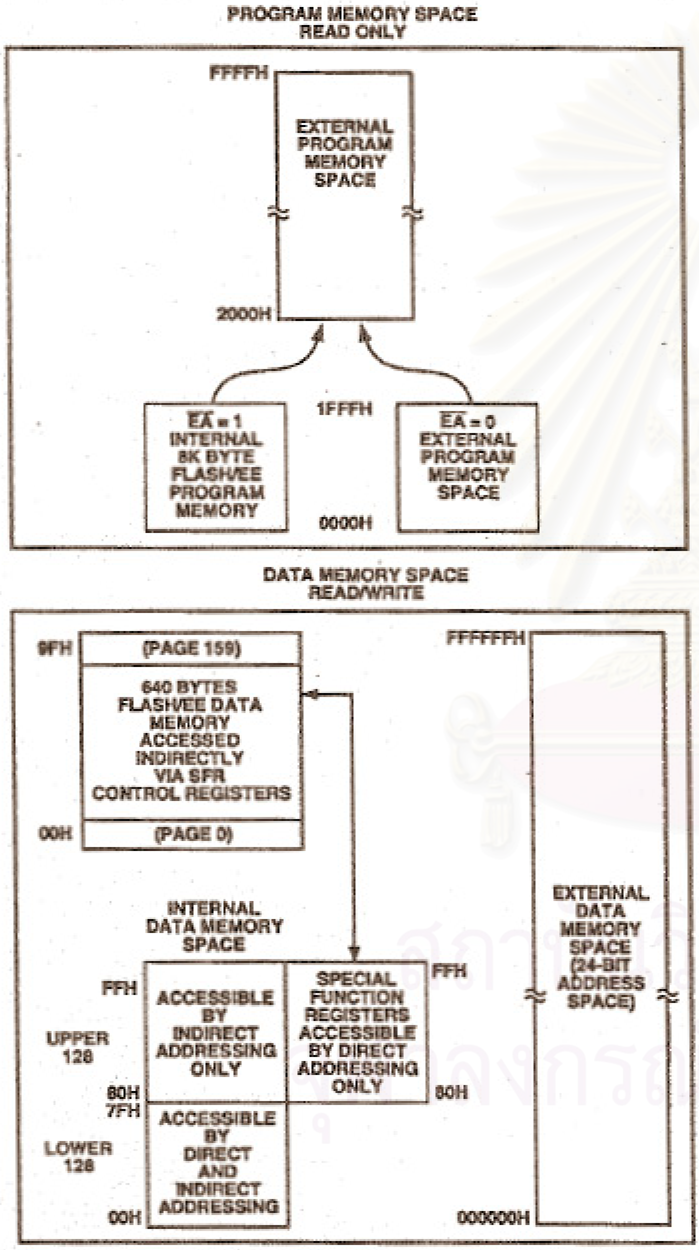


Figure 1. Program and Data Memory Maps

The lower 128 bytes of internal data memory are mapped as shown in Figure 2. The lowest 32 bytes are grouped into four banks of eight registers addressed as R0 through R7. The next 16 bytes (128 bits) above the register banks form a block of bit addressable memory space at bit addresses 00H through 7FH.

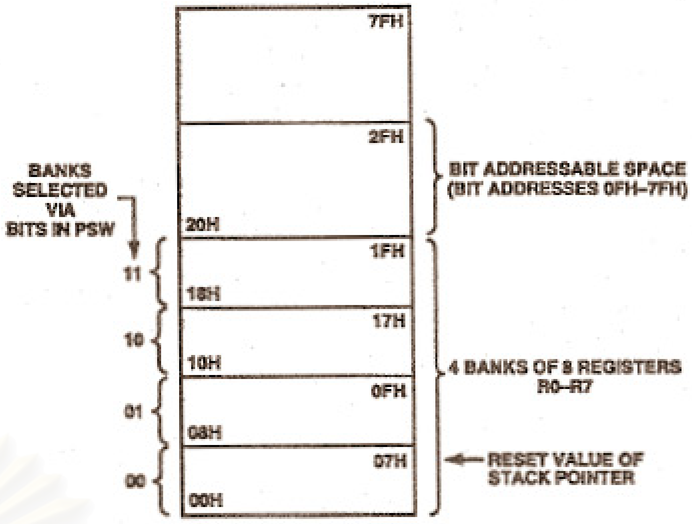


Figure 2. Lower 128 Bytes of Internal RAM

MEMORY ORGANIZATION

As with all 8052 compatible devices, the ADuC812 has separate address spaces for program and data memory as shown in Figure 1. Also as shown in Figure 1, an additional 640 bytes of User Data Flash EEPROM are available to the user. The User Data Flash Memory area is accessed indirectly via a group of control registers mapped in the Special Function Register (SFR) area in the Data Memory Space.

The SFR space is mapped in the upper 128 bytes of internal data memory space. The SFR area is accessed by direct addressing only and provides an interface between the CPU and all on-chip peripherals. A block diagram showing the programming model of the ADuC812 via the SFR area is shown in Figure 3.

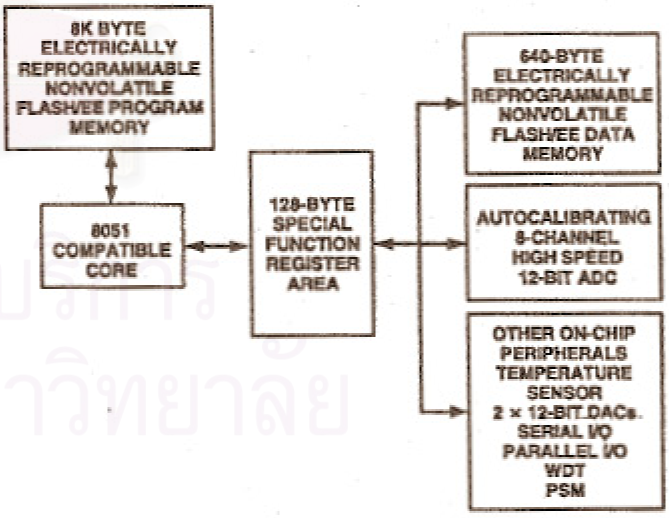


Figure 3. Programming Model

OVERVIEW OF MCU-RELATED SFRs

Accumulator SFR

ACC is the Accumulator register and is used for math operations including addition, subtraction, integer multiplication and division, and Boolean bit manipulations. The mnemonics for accumulator-specific instructions refer to the Accumulator as A.

B SFR

The B register is used with the ACC for multiplication and division operations. For other instructions, it can be treated as a general-purpose scratch pad register.

Stack Pointer SFR

The SP register is the stack pointer and is used to hold an internal RAM address that is called the "top of the stack." The SP register is incremented before data is stored during PUSH and CALL executions. While the stack may reside anywhere in on-chip RAM, the SP register is initialized to 07H after a reset. This causes the stack to begin at location 08H.

Data Pointer

The Data Pointer is made up of three 8-bit registers: DPP (page byte), DPH (high byte), and DPL (low byte). These are used to provide memory addresses for internal and external code access and external data access. It may be manipulated as a 16-bit register (DPTR = DPH, DPL), although INC DPTR instructions will automatically carry over to DPP, or as three independent 8-bit registers (DPP, DPH, and DPL).

Program Status Word SFR

The PSW register is the Program Status Word that contains several bits reflecting the current status of the CPU as detailed in Table I.

SFR Address	D0H
Power-On Default Value	00H
Bit Addressable	Yes

CY	AC	F0	RS1	RS0	OV	F1	P

Table I. PSW SFR Bit Designations

Bit	Name	Description		
7	CY	Carry Flag		
6	AC	Auxiliary Carry Flag		
5	F0	General-Purpose Flag		
4	RS1	Register Bank Select Bits		
3	RS0	RS1	RS0	Selected Bank
		0	0	0
		0	1	1
		1	0	2
		1	1	3
2	OV	Overflow Flag		
1	F1	General-Purpose Flag		
0	P	Parity Bit		

Power Control SFR

The Power Control (PCON) register contains bits for power saving options and general-purpose status flags as shown in Table II.

SFR Address	87H
Power-On Default Value	00H
Bit Addressable	No

SMOD	——	——	ALEOFF	GF1	GF0	PD	IDL

Table II. PCON SFR Bit Designations

Bit	Name	Description
7	SMOD	Double UART Baud Rate
6	——	Reserved
5	——	Reserved
4	ALEOFF	Disable ALE Output
3	GF1	General-Purpose Flag Bit
2	GF0	General-Purpose Flag Bit
1	PD	Power-Down Mode Enable
0	IDL	Idle Mode Enable

SPECIAL FUNCTION REGISTERS

All registers except the program counter and the four general-purpose register banks reside in the special function register (SFR) area. The SFR registers include control, configuration, and data registers that provide an interface between the CPU and other on-chip peripherals.

Figure 4 shows a full SFR memory map and SFR contents on reset. Unoccupied SFR locations are shown dark shaded (NOT USED). Unoccupied locations in the SFR address space are not implemented, i.e., no register exists at this location. If an unoccupied location is read, an unspecified value is returned. SFR locations reserved for on-chip testing are shown lighter shaded (RESERVED) and should not be accessed by user software. Sixteen of the SFR locations are also bit addressable and denoted by "1" i.e., the bit addressable SFRs are those whose address ends in 0H or 8H.

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 0	SPR1 F9H 0	SPR0 F8H 0	BITS
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS
ADCI DFH 0	DMA DEH 0	CCONV DDH 0	SCONV DCH 0	CS3 DBH 0	CS2 DAH 0	CS1 D9H 0	CS0 D8H 0	BITS
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	FI D1H 0	P D0H 0	BITS
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS
PRE2 C7H 0	PRE1 C6H 0	PRE0 C5H 0	C4H 0	WDR1 C3H 0	WDR2 C2H 0	WDS C1H 0	WDE C0H 0	BITS
PSI BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	TI 99H 0	RI 98H 0	BITS
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS

SPICON[1] F8H 00H	DAC0L F9H 00H	DAC0H FAH 00H	DAC1L FBH 00H	DAC1H FCH 00H	DACCON FDH 04H	RESERVED	NOT USED
B[1] F0H 00H	ADCOFSL[2] F1H 00H	ADCOFSH[2] F2H 20H	ADCGAINL[2] F3H 00H	ADCGAINH[2] F4H 00H	ADCCON3 F5H 00H	RESERVED	SPIDAT F7H 00H
I2CCON[1] E8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ADCCON1 EFH 20H
ACC[1] E0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
ADCCON2[1] D8H 00H	ADCDATAL D9H 00H	ADCDATAH DAH 00H	RESERVED	RESERVED	RESERVED	RESERVED	PSMCON DFH DEH
PSW[1] D0H 00H	RESERVED	DMAL D2H 00H	DMAH D3H 00H	DMAP D4H 00H	RESERVED	RESERVED	RESERVED
T2CON[1] C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
WDCON[1] C0H 00H	NOT USED	NOT USED	NOT USED	ETIM3 C4H C9H	RESERVED	EDARL C6H 00H	RESERVED
IP[1] B8H 00H	ECON B9H 00H	ETIM1 BAH 52H	ETIM2 BBH 04H	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
P3[1] B0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
IE[1] A8H 00H	IE2 A9H 00H	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
P2[1] A0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
SCON[1] 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CADD 9BH 55H	NOT USED	NOT USED	NOT USED	NOT USED
P1[1,3] 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TCON[1] 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	NOT USED	NOT USED
P0[1] 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

SFR MAP KEY:

THESE BITS ARE CONTAINED IN THIS BYTE.

MNEMONIC → IE0 | IT0 → TCON ← MNEMONIC
SFR ADDRESS → 89H 0 | 88H 0 → 88H 00H ← DEFAULT VALUE
DEFAULT VALUE; SFR ADDRESS

SFR NOTES
[1]SFRs WHOSE ADDRESS ENDS IN 0H OR 8H ARE BIT ADDRESSABLE.
[2]CALIBRATION COEFFICIENTS ARE PRECONFIGURED ON POWER-UP TO FACTORY CALIBRATED VALUES.
[3]THE PRIMARY FUNCTION OF PORT 1 IS AS AN ANALOG INPUT PORT; THEREFORE, TO ENABLE THE DIGITAL SECONDARY FUNCTIONS ON THESE PORT PINS, WRITE A "0" TO THE CORRESPONDING PORT 1 SFR BIT.

Figure 4. Special Function Register Locations and Reset Values

ADuC812

ADuC812 HARDWARE DESIGN CONSIDERATIONS

This section outlines some of the key hardware design considerations that must be addressed when integrating the ADuC812 into any hardware system.

Clock Oscillator

The clock source for the ADuC812 can come either from an external source or from the internal clock oscillator. To use the internal clock oscillator, connect a parallel resonant crystal between Pins 32 and 33, and connect a capacitor from each pin to ground as shown below.

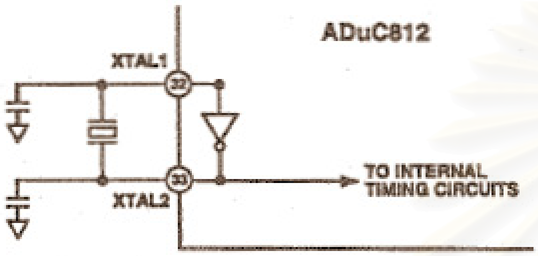


Figure 35. External Parallel Resonant Crystal Connections

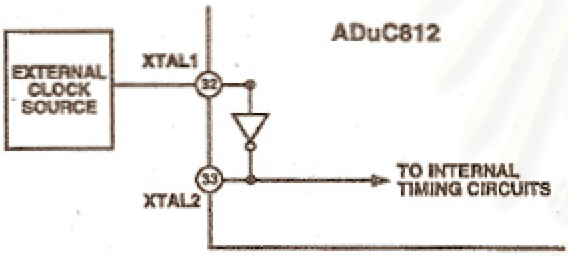


Figure 36. Connecting an External Clock Source

Whether using the internal oscillator or an external clock source, the ADuC812's specified operational clock speed range is 300 kHz to 16 MHz. The core is static, and will function all the way down to dc. But at clock speeds slower that 400 kHz the ADC will no longer function correctly. Therefore, to ensure specified operation, use a clock frequency of at least 400 kHz and no more than 16 MHz.

External Memory Interface

In addition to its internal program and data memories, the ADuC812 can access up to 64 K bytes of external program memory (ROM, PROM, etc.) and up to 16 M bytes of external data memory (SRAM).

To select from which code space (internal or external program memory) to begin executing instructions, tie the $\overline{EA}$ (external access) pin high or low, respectively. When $\overline{EA}$ is high (pulled up to V_{DD}), user program execution will start at address 0 of the internal 8 K bytes Flash/EE code space. When $\overline{EA}$ is low (tied to ground) user program execution will start at address 0 of the external code space. In either case, addresses above 1FFFH (8K) are mapped to the external space.

Note that a second very important function of the $\overline{EA}$ pin is described in the Single Pin Emulation Mode section.

External program memory (if used) must be connected to the ADuC812 as illustrated in Figure 37. Note that 16 I/O lines (Ports 0 and 2) are dedicated to bus functions during external program memory fetches. Port 0 (P0) serves as a multiplexed address/data bus. It emits the low byte of the program counter (PCL) as an address, and then goes into a float state awaiting the arrival of the code byte from the program memory. During the time that the low byte of the program counter is valid on P0, the signal ALE (Address Latch Enable) clocks this byte into an address latch. Meanwhile, Port 2 (P2) emits the high byte of the program counter (PCH), then $\overline{PSEN}$ strobes the EPROM and the code byte is read into the ADuC812.

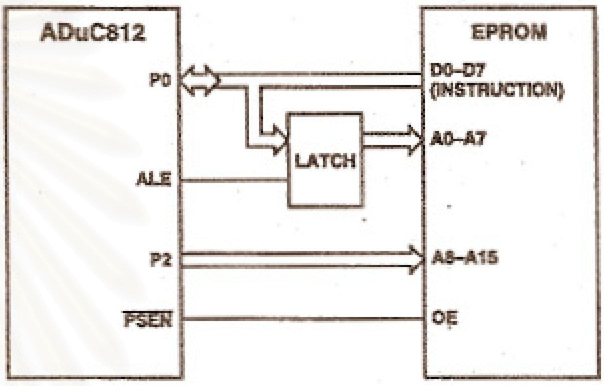


Figure 37. External Program Memory Interface

Note that program memory addresses are always 16 bits wide, even in cases where the actual amount of program memory used is less than 64 K bytes. External program execution sacrifices two of the 8-bit ports (P0 and P2) to the function of addressing the program memory. While executing from external program memory, Ports 0 and 2 can be used simultaneously for read/write access to external data memory, but not for general-purpose I/O.

Though both external program memory and external data memory are accessed by some of the same pins, the two are completely independent of each other from a software point of view. For example, the chip can read/write external data memory while executing from external program memory.

Figure 38 shows a hardware configuration for accessing up to 64 K bytes of external RAM. This interface is standard to any 8051 compatible MCU.

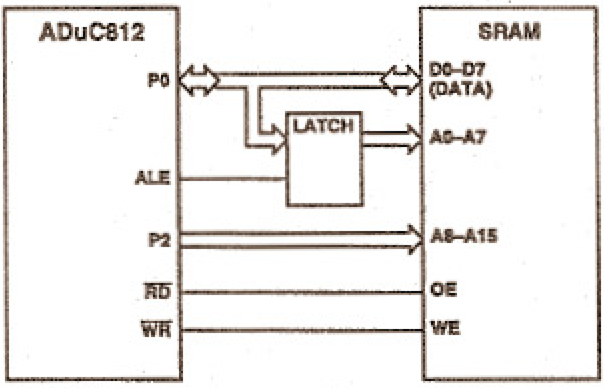


Figure 38. External Data Memory Interface (64K Address Space)

If access to more than 64K bytes of RAM is desired, a feature unique to the ADuC812 allows addressing up to 16 MBytes of external RAM simply by adding an additional latch as illustrated in Figure 39.

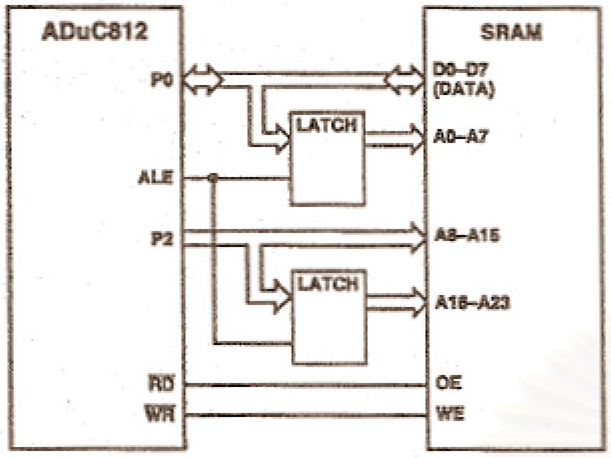


Figure 39. External Data Memory Interface (16 M Bytes Address Space)

In either implementation, Port 0 (P0) serves as a multiplexed address/data bus. It emits the low byte of the data pointer (DPL) as an address, which is latched by a pulse of ALE prior to data being placed on the bus by the ADuC812 (write operation) or the SRAM (read operation). Port 2 (P2) provides the data pointer page byte (DPP) to be latched by ALE, followed by the data pointer high byte (DPH). If no latch is connected to P2, DPP is ignored by the SRAM and the 8051 standard of 64K byte external data memory access is maintained.

Detailed timing diagrams of external program and data memory read and write access can be found in the Timing Specification sections.

Power-On Reset Operation

External POR (power-on reset) circuitry must be implemented to drive the RESET pin of the ADuC812. The circuit must hold the RESET pin asserted (high) whenever the power supply (DV_{DD}) is below 2.5 V. Furthermore, V_{DD} must remain above 2.5 V for at least 10 ms before the RESET signal is deasserted (low), by which time the power supply must have reached at least a 2.7 V level. The external POR circuit must be operational down to 1.2 V or less. The timing diagram in Figure 40 illustrates this functionality under three separate events: power-up, brownout, and power-down. Notice that when RESET is asserted (high), it tracks the voltage on DV_{DD}. These recommendations must be adhered to through the manufacturing flow of your ADuC812 based system as well as during its normal power-on operation. Failure to adhere to these recommendations can result in permanent damage to device functionality.

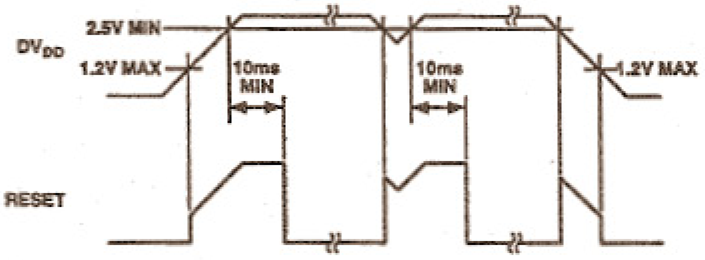


Figure 40. External POR Timing

The best way to implement an external POR function to meet the above requirements involves the use of a dedicated POR chip, such as the ADM809/ADM810 SOT-23 packaged PORs from Analog Devices. Recommended connection diagrams for both active high ADM810 and active low ADM809 PORs are shown in Figure 41 and Figure 42, respectively.

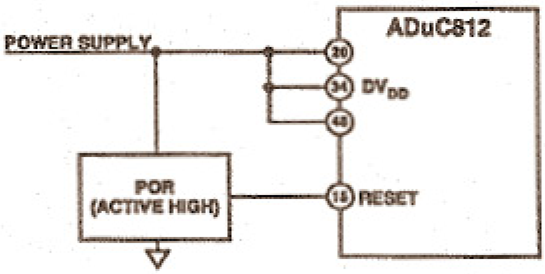


Figure 41. External Active High POR Circuit

Some active-low POR chips, such as the ADM809, can be used with a manual push-button as an additional reset source as illustrated by the dashed line connection in Figure 42.

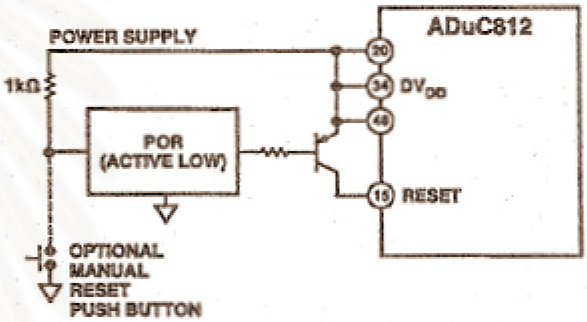


Figure 42. External Active Low POR Circuit

Power Supplies

The ADuC812's operational power supply voltage range is 2.7 V to 5.25 V. Although the guaranteed data sheet specifications are given only for power supplies within 2.7 V to 3.6 V or ±10% of the nominal 5 V level, the chip will function equally well at any power supply level between 2.7 V and 5.5 V.

Separate analog and digital power supply pins (AV_{DD} and DV_{DD}, respectively) allow AV_{DD} to be kept relatively free of noisy digital signals often present on the system DV_{DD} line. However, though you can power AV_{DD} and DV_{DD} from two separate supplies if desired, you must ensure that they remain within ±0.3 V of one another at all times in order to avoid damaging the chip (as per the Absolute Maximum Ratings section). Therefore it is recommended that unless AV_{DD} and DV_{DD} are connected directly together, you connect back-to-back Schottky diodes between them as shown in Figure 43.

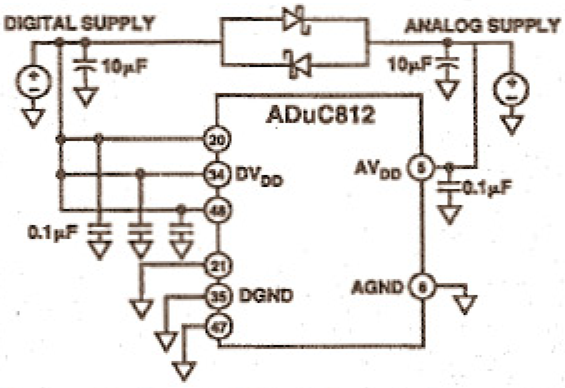


Figure 43. External Dual-Supply Connections

ADuC812

As an alternative to providing two separate power supplies, the user can help keep AV_{DD} quiet by placing a small series resistor and/or ferrite bead between it and DV_{DD}, and then decoupling AV_{DD} separately to ground. An example of this configuration is shown in Figure 44. With this configuration, other analog circuitry (such as op amps, voltage reference, and so on) can be powered from the AV_{DD} supply line as well. The user will still want to include back-to-back Schottky diodes between AV_{DD} and DV_{DD} in order to protect from power-up and power-down transient conditions that could separate the two supply voltages momentarily.

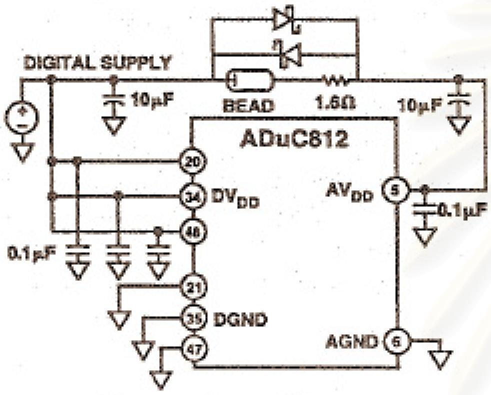


Figure 44. External Single-Supply Connections

Notice that in both Figure 43 and Figure 44, a large value (10 µF) reservoir capacitor sits on DV_{DD} and a separate 10 µF capacitor sits on AV_{DD}. Also, local small value (0.1 µF) capacitors are located at each V_{DD} pin of the chip. As per standard design practice, be sure to include all of these capacitors, and ensure the smaller capacitors are close to each AV_{DD} pin with trace lengths as short as possible. Connect the ground terminal of each of these capacitors directly to the underlying ground plane. Finally, it should also be noted that, at all times, the analog and digital ground pins on the ADuC812 must be referenced to the same system ground reference point.

Power Consumption

The currents consumed by the various sections of the ADuC812 are shown in Table XXVII. The CORE values given represent the current drawn by DV_{DD}, while the rest (ADC, DAC, Voltage Reference) are pulled by the AV_{DD} pin and can be disabled in software when not in use. The other on-chip peripherals (watchdog timer, power supply monitor, and so on) consume negligible current and are therefore lumped in with the CORE operating current here. Of course, the user must add any currents sourced by the DAC or the parallel and serial I/O pins, in order to determine the total current needed at the ADuC812's supply pins. Also, current drawn from the DV_{DD} supply will increase by approximately 10 mA during Flash/EE erase and program cycles.

Table XXVII. Typical I_{DD} of Core and Peripherals

	V_{DD} = 5 V	V_{DD} = 3 V
CORE (Normal Mode)	(1.6 nAs × MCLK) + 6 mA	(0.8 nAs × MCLK) + 3 mA
CORE (Idle Mode)	(0.75 nAs × MCLK) + 5 mA	(0.25 nAs × MCLK) + 3 mA
ADC	1.3 mA	1.0 mA
DAC (Each)	250 µA	200 µA
Voltage Ref	200 µA	150 µA

Since operating DV_{DD} current is primarily a function of clock speed, the expressions for CORE supply current in Table XXVII are given as functions of MCLK, the oscillator frequency. Plug in a value for MCLK in hertz to determine the current consumed by the core at that oscillator frequency. Since the ADC and DACs can be enabled or disabled in software, add only the currents from the peripherals you expect to use. The internal voltage reference is automatically enabled whenever either the ADC or at least one DAC is enabled. And again, do not forget to include current sourced by I/O pins, serial port pins, DAC outputs, and so forth, plus the additional current drawn during Flash/EE erase and program cycles.

A software switch allows the chip to be switched from normal mode into idle mode, and also into full power-down mode. Below are brief descriptions of power-down and idle modes.

In idle mode, the oscillator continues to run but is gated off to the core only. The on-chip peripherals continue to receive the clock, and remain functional. Port pins and DAC output pins retain their states in this mode. The chip will recover from idle mode upon receiving any enabled interrupt, or upon receiving a hardware reset.

In full power-down mode, the on-chip oscillator stops, and all on-chip peripherals are shut down. Port pins retain their logic levels in this mode, but the DAC output goes to a high impedance state (three-state). The chip will only recover from power-down mode upon receiving a hardware reset or when power is cycled. During full power-down mode, the ADuC812 consumes a total of approximately 5 µA.

Grounding and Board Layout Recommendations

As with all high resolution data converters, special attention must be paid to grounding and PC board layout of ADuC812 based designs in order to achieve optimum performance from the ADC and DACs.

Although the ADuC812 has separate pins for analog and digital ground (AGND and DGND), the user must not tie these to two separate ground planes unless the two ground planes are connected together very close to the ADuC812, as illustrated in the simplified example of Figure 45a. In systems where digital and analog ground planes are connected together somewhere else (for example, at the system's power supply), they cannot be connected again near the ADuC812 since a ground loop would result. In these cases, tie the ADuC812's AGND and DGND pins all to the analog ground plane, as illustrated in Figure 45b. In systems with only one ground plane, ensure that the digital and analog components are physically separated onto separate halves of the board such that digital return currents do not flow near analog circuitry and vice versa. The ADuC812 can then be placed between the digital and analog sections, as illustrated in Figure 45c.

In all of these scenarios, and in more complicated real-life applications, keep in mind the flow of current from the supplies and back to ground. Make sure the return paths for all currents are as close as possible to the paths the currents took to reach their destinations. For example, do not power components on the analog side of Figure 45b with DV_{DD} since that would force return currents from DV_{DD} to flow through AGND. Also, try to avoid digital currents flowing under analog circuitry, which could happen if the user placed a noisy digital chip on the left half of the board in Figure 45c. Whenever possible, avoid large discontinuities in the ground plane(s) (formed by a long trace on the same layer), since they force return signals to travel a longer path. And of course, make all connections to the ground plane directly, with little or no trace separating the pin from its via to ground.

If the user plans to connect fast logic signals (rise/fall time < 5 ns) to any of the ADuC812's digital inputs, add a series resistor to each relevant line to keep rise and fall times longer than 5 ns at the ADuC812 input pins. A value of 100 or 200 is usually sufficient to prevent high speed signals from coupling capacitively into the ADuC812 and affecting the accuracy of ADC conversions.

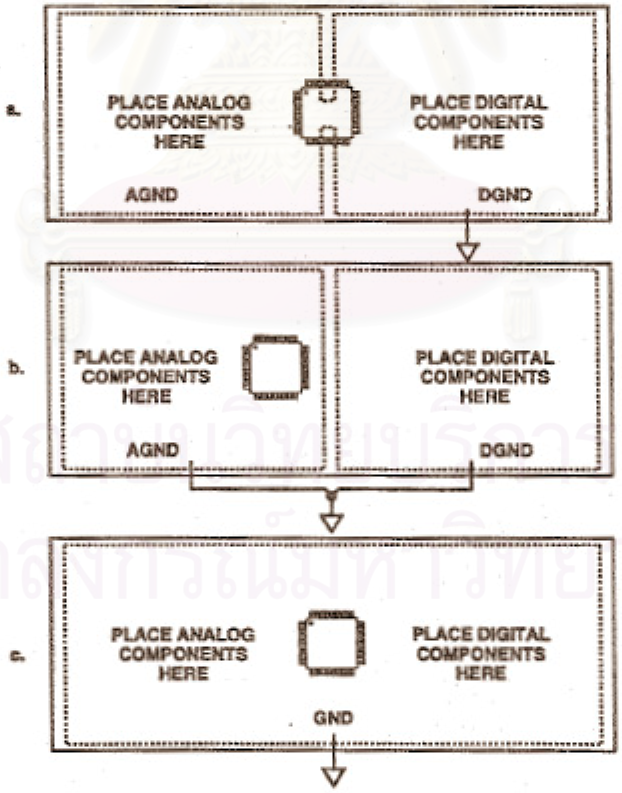


Figure 45. System Grounding Schemes

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ภาคผนวก ข.

โปรแกรมควบคุมของไมโครคอนโทรลเลอร์

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

โปรแกรมควบคุม SCA

```
$MOD812
CSEG
ORG 0000h

 MAIN:  MOV  DACCON,#07FH
 NEXT0:
        JB  P3.0,NEXT0_0
         JNB P3.0,NEXT2

 NEXT0_0:
         MOV   DACCON,#7FH   ;BOTH DACS ACTIVE ,Vdd=5V
          MOV   A,P0
  NEXT0_1:  MOV   DAC0L,A    ;DAC0
 NEXT1:  MOV    DAC0H,A
        AJMP  NEXT0

  NEXT2:
           MOV    DACCON,#7FH ; BOTH DACS ACTIVE,Vdd = 5V
          MOV   B,P0
  NEXT2_1:  MOV   DAC1L,B    ; DAC1

  NEXT2_2:  MOV    DAC1H,B
         JNB   P3.0,NEXT2
         AJMP  NEXT0

              END
```

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

โปรแกรมควบคุม SCA SWEEP

```
$MOD812
CSEG
ORG 0000h

 MAIN:  MOV  DACCON,#07FH

   AJMP  NEXT0_00

 NEXT0:
        JB  P3.0,NEXT0_0
         JNB P3.0,NEXT2

 NEXT0_0:  ; JB P3.1, RATE

            JB  P3.2,SWEEP

 NEXT0_00:         MOV   DACCON,#7FH   ;BOTH DACS ACTIVE ,Vdd=5V

          MOV   A,P0

  NEXT0_1:  MOV   DAC0L,A    ;DAC0

 NEXT1:  MOV    DAC0H,A
         JB P3.1,RATE
        AJMP  NEXT0

  NEXT2:   ;JB P3.1, RATE
               JB  P3.2,SWEEP

           MOV    DACCON,#7FH ; BOTH DACS ACTIVE,Vdd = 5V

          MOV   B,P0
```

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

```
NEXT2_1:  MOV   DAC1L,B    ; DAC1

NEXT2_2:  MOV    DAC1H,B
      JB P3.1,RATE
     JNB   P3.0,NEXT2
      AJMP  NEXT0

RATE:
          AJMP  RATE

SWEEP:    MOV    DACCON,#7FH ; BOTH DACS ACTIVE,Vdd = 5V

MOV   DAC0L,#000H   ; DAC0              ;0

MOV    DAC0H,#000H

LCALL   DELAY_1S

MOV   DAC1L,#003H    ; DAC1              ;X1

MOV    DAC1H,#000H

LCALL   DELAY_1S

MOV   DAC0L,#003H   ; DAC0              ;X1

MOV    DAC0H,#000H

LCALL   DELAY_1S

MOV   DAC1L,#006H    ; DAC1              ; X2
MOV    DAC1H,#000H
```

```
LCALL   DELAY_1S

 MOV   DAC0L,#006H   ; DAC0               ;X2

  MOV    DAC0H,#000H

 LCALL   DELAY_1S

   MOV   DAC1L,#009H    ; DAC1             ;X3

   MOV    DAC1H,#000H

LCALL   DELAY_1S

 MOV   DAC0L,#009H   ; DAC0             ;X3

  MOV    DAC0H,#000H

 LCALL   DELAY_1S

.
.
..                 เพิ่มค่าแรงดันต่อเนื่อง
.
.

  MOV   DAC1L,#081H    ; DAC1        ;X299

   MOV    DAC1H,#003H

 LCALL   DELAY_1S

 MOV   DAC0L,#081H   ; DAC0         ;X299
```

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

```
 MOV    DAC0H,#003H

 LCALL   DELAY_1S

 MOV   DAC1L,#084H    ; DAC1         ;X300

  MOV    DAC1H,#003H

 LCALL   DELAY_1S

 MOV   DAC0L,#084H   ; DAC0         ;X300

 MOV    DAC0H,#003H

 LCALL   DELAY_1S

LJMP   SWEEP

 DELAY_100MS:  MOV R5,#10
DELAY_100MS_1:  ACALL     DELAY_10MS
                  DJNZ  R5,DELAY_100MS_1
              RET
 DELAY_500MS:  MOV R5,#50
DELAY_500MS_1:  ACALL     DELAY_10MS
                  DJNZ  R5,DELAY_500MS_1
              RET

 DELAY_1S:     MOV    R5,#200     ;1 minute
DELAY_1S_1:  ACALL   DELAY_10MS
 DJNZ     R5,DELAY_1S_1
              RET
```

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

```
; DELAY_1S:     MOV    R5,#100
;DELAY_1S_1:  ACALL   DELAY_10MS
 DJNZ     R5,DELAY_1S_1
                 RET

 DELAY_10MS:   MOV R7,#010
 DELAY_10MS_1:  MOV R6,#0E6H
 DELAY_10MS_2:  NOP
              NOP
                DJNZ  R6,DELAY_10MS_2
                DJNZ  R7,DELAY_10MS_1
                RET

               END
```

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

ประวัติผู้เขียนวิทยานิพนธ์

นายรุจพันธ์ เกตุกล่ำ เกิดเมื่อวันที่ 27 พฤศจิกายน พ.ศ.2514 ที่จังหวัดกรุงเทพมหานคร สำเร็จการศึกษาวิศวกรรมศาสตรบัณฑิต (วิศวกรรมอิเล็กทรอนิคส์) จากคณะวิศวกรรมศาสตร์ มหาวิทยาลัยหอการค้าไทย เมื่อปีการศึกษา 2538 และเข้าศึกษาต่อในหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต ภาควิชานิวเคลียร์เทคโนโลยี คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย เมื่อปี พ.ศ. 2543 ปัจจุบันรับราชการที่สำนักงานปรมาณูเพื่อสันติ

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย